

Федеральное Государственное бюджетное образовательное учреждение
высшего образования
Владимирский государственный университет имени Александра
Григорьевича и Николая Григорьевича Столетовых

Кафедра «Биомедицинские и электронные средства технологии»

Автоматизированное проектирование электронных схем

Методические указания к лабораторным работам

Составитель
Д.Д. Павлов

Владимир 2018

ВВЕДЕНИЕ

Автоматизированным называют проектирование, осуществляемое человеком при взаимодействии с ЭВМ. Степень автоматизации может быть различной, и оценивается долей проектных работ, выполняемых на ЭВМ без участия человека. При $=0$ проектирование называется неавтоматизированным, при $=1$ - автоматическим.

Система автоматизированного проектирования - организационно-техническая система, состоящая из комплекса средств автоматизации проектирования, взаимодействующего с подразделениями проектной организации и выполняющая автоматизированное проектирование.

Разработка средств автоматизации проектирования сложных электронных систем преследует следующие цели:

- сокращение сроков и снижение стоимости разработки и внедрения изделий;
- уменьшение количества ошибок при проектировании;
- обеспечение возможности изменения проектных решений и сокращения сроков проверки и тестирования изделий.

В настоящее время существует достаточно большое количество различных САПР печатных плат. Несмотря на различия представленных программных продуктов, последовательность действий при проектировании печатных плат практически одинаковая и включает в себя следующие этапы: разработка условных графических обозначений и посадочных мест электронных компонентов; разработка схемы электрической принципиальной; создание списка соединений компонентов; чтение списка соединений в редакторе печатных плат; размещение компонентов на плате; трассировка проводников печатной платы. Для приобретения навыков работы предлагается САПР печатных плат KiCAD – это свободно распространяемое ПО, что позволяет студентам бесплатно устанавливать его на свои ПК и заниматься вне аудиторий.

УДК 519.876.5

ББК 22.18

Рецензент

Колесник Г.П., к.т.н., проф., кафедры ЭТ ЭН Владимирского
государственного университета

Печатается по решению редакционного совета
Владимирского государственного университета

Автоматизированное проектирование электронных схем: Метод. указания
к лабораторным работам / Владим. гос. ун-т.; Сост.: Д.Д. Павлов.
Владимир, 2018. __ с. 42

Приведены методики выполнения лабораторных работ по проектированию
электронных схем в САПР KiCAD по дисциплине «Автоматизированное
проектирование электронных схем и устройств», «Компьютерное
проектирование электронных схем и узлов». Рассматриваются принципы
построения электрических схем и печатных плат.

Предназначены для студентов 2-го курса дневного отделения,
обучающихся по направлению 12.03.01 «Приборостроение».

УДК 519.876.5

ББК 22.18

Лабораторная работа №1

Знакомство с САПР печатных плат KiCAD. Создание простой печатной платы.

Цель работы: Знакомство со средой разработки электронных схем KiCAD, получение навыков работы в программе.

Оборудование: дисплейный класс, САПР KiCAD.

1. Общие сведения о САПР KiCAD.

Система KiCAD - это пакет прикладных программ для автоматизированной разработки электрических схем и проектирования печатных плат, который работает в следующих операционных системах:

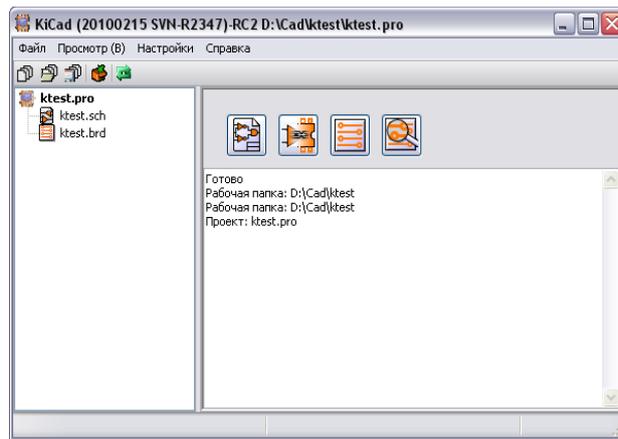
- LINUX
- Windows XP
- Mac OS

Головная программа kicad - это менеджер проектов, который упрощает использование других программ, необходимых для разработки электрических схем и компоновки плат, формирования и проверки файлов для производства плат:

- *EESchema*: редактор электрических схем;
- *Pcbnew*: редактор топологии печатных плат;
- *Cvpcb*: программа ассоциирования компонентов схемы с физическими модулями (посадочными местами корпусов) для размещения на плате;
- *Gerbview*: программа визуализации файлов Gerber.

2. Редактор проектов

Основное окно



Основное окно состоит из окна дерева проекта, панели с кнопками запуска различных утилит, и окна сообщений. Меню и инструментальная панель могут быть использованы для создания, чтения и сохранения файлов проекта (*.pro).

Панель запуска утилит



Кнопки панели относятся к следующим командам:



запустить редактор электрических схем EESchema;



запустить программу Svcb сопоставления схеме начального проекта печатной платы (компонентам - модулей);



запустить редактор проекта печатной платы Pcbnew;

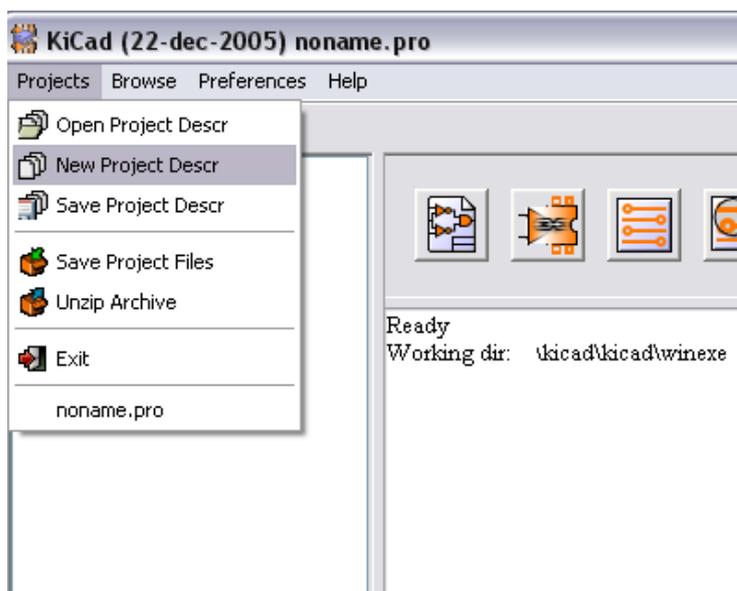


запустить Gerbview – программу для визуального контроля файлов рисунка платы в формате Gerber.

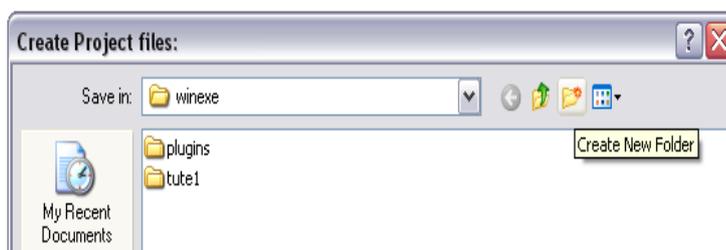
3. Создание проекта

1. Запустите “KiCad.exe”.
2. Теперь вы в основном окне (Main Window).
3. Создайте новый проект: “Projects” -> “New Project Descr”.

4. Щелкните по клавише “Create New Folder (создать новую папку)” и назовите новую папку “tute1”.



5. Откройте новую папку двойным щелчком по ней.



6. Введите имя проекта в “File Name”, в этом руководстве мы назовем его “tute1”.

7. Щелкните по “Save”. Вы увидите, что имя проекта изменилось на “tute1”.

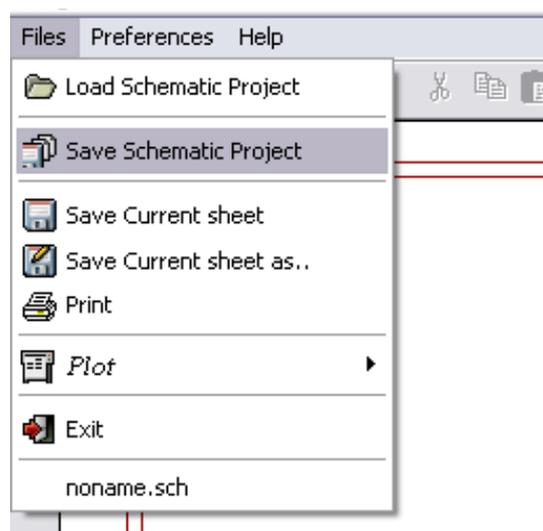


8. Дважды щелкните по “tute1.sch”.

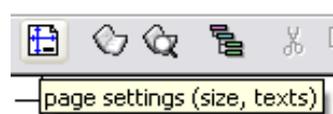
9. Появится окно “Infos”, показывая вам, что это новый проект. Щелкните по “ОК”.

10. Теперь вы в окне “EESchema”. Это окно используется для ввода схемы.

11. Вначале следует сохранить проект схемы: “Files” -> “Save Schematic Project”.



12. Щелкните по клавише “page settings (установки страницы)” в верхней части инструментальной панели.



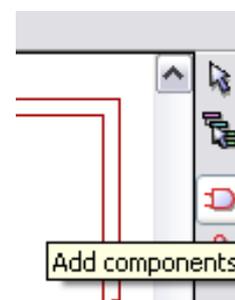
13. Выберите “page size (размер страницы)” как “A4” и “Title” как “Tute 1”.

14. Сохраните изменения.

4. Создание схемы электрической принципиальной

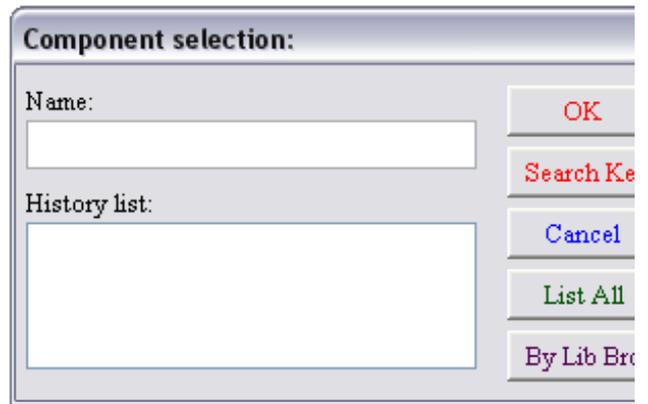
1. Откройте проект созданный в первой лабораторной работе и откройте файл проекта с расширением .sch.

2. Щелкните по клавише «Add components» (добавить компоненты), которая находится на правой инструментальной панели.

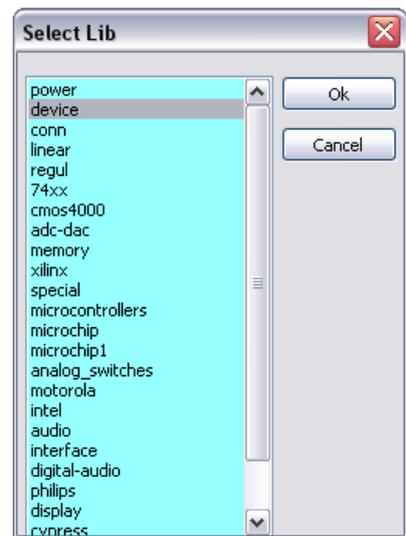


3. Щелкните в том месте экрана, где вы хотели бы разместить первый компонент.

4. Появится окно «Component selection» (выбор компонентов).

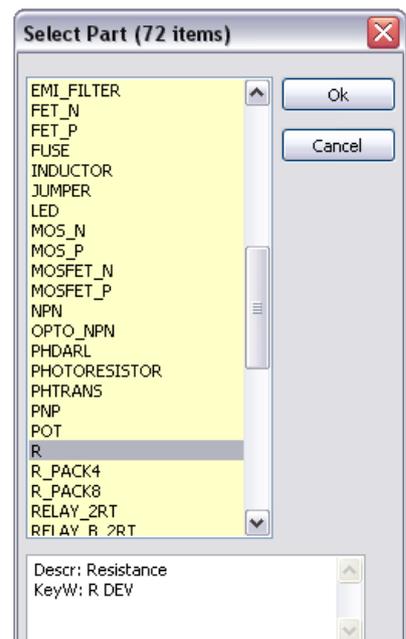


5. Щелкните по «List All» (весь список). Появится окно «Select Lib» (выбор библиотеки).



6. Дважды щелкните по “device (устройство)”.

7. Появится окно «Select Part» (выбор элемента).



8. Поместите компонент в рабочем пространстве, щелкнув левой клавишей

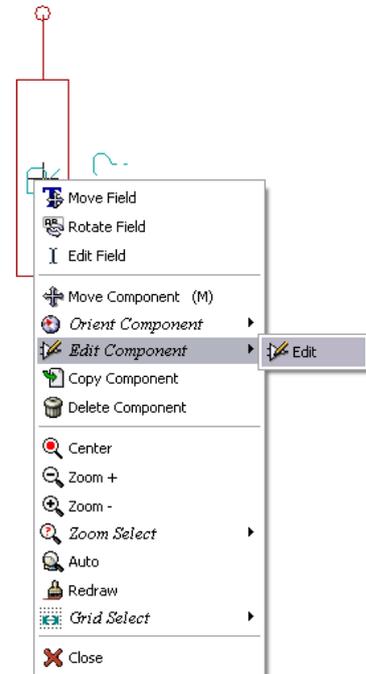
мышки, в месте его желаемого расположения.

9. Щелкните по увеличительному стеклу дважды, чтобы увеличить компонент.



10. Щелкните правой клавишей мышки в середине компонента.

11. Выберите: “Edit Component” -> “Edit”.



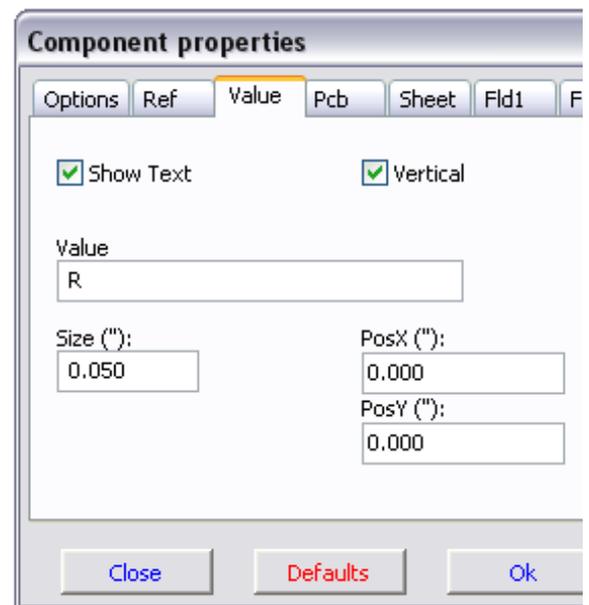
12. Появится окно “Component properties (свойства компонента)”.

13. Выберите закладку «Значение».

14. Замените текущее значение «R» на «1k».

15. Щелкните «ОК».

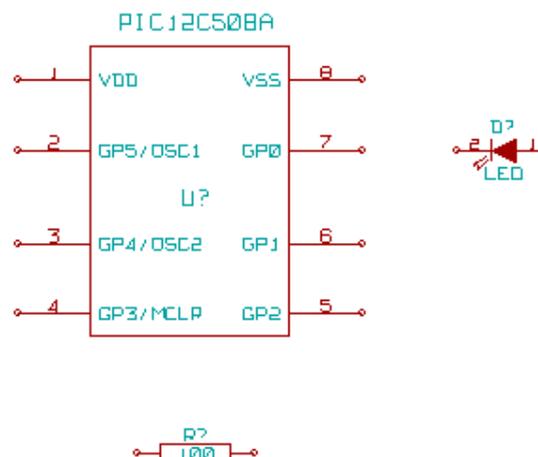
16. Значение внутри резистора будет теперь «1k» .



17. Поместите другой резистор, щелкнув в месте, где вы хотели бы его расположить. Появится окно «Component selection».

18. Резистор, который вы выбрали в прошлый раз, теперь появился в списке истории разработки, как «R».

19. Щелкните по «R».
20. Поместите резистор на страницу.
21. Повторите и поместите третий резистор на странице.
22. Аналогично выберите «microcontrollers» вместо «device» и «PIC12C508A» вместо «R».
23. Разместите компонент на странице.
24. Аналогично разместите на листе компонент «LED» из библиотеки «device».
25. Организуйте расположение компонентов на странице следующим образом:

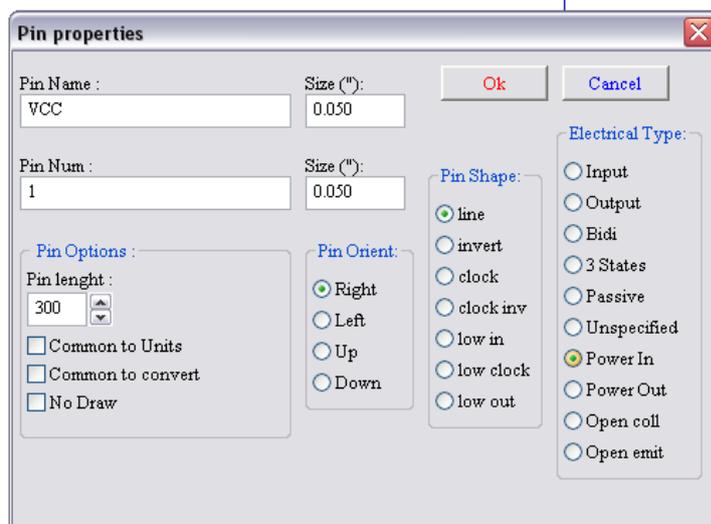


5. Создание компонента в библиотеке

1. Щелкните по клавише «library editor» (редактор библиотек) на верхней инструментальной панели.
2. При этом откроется окно «Libedit».
3. Щелкните по клавише «Select working library» (выбрать рабочую библиотеку).
4. В окне «select lib» (выбрать библиотеку) щелкните по «conn».
5. Щелкните по клавише «New part» (новый элемент).
6. Назовите новый элемент, например: «MYCONN3».
7. Впечатайте префикс, как «J», а число частей – «1».
8. Имя компонента появится в середине чертежа.
9. Щелкните по клавише «Add Pins» (добавить выводы) на правой инструментальной панели.
10. Щелкните левой клавишей мышки по месту будущего расположения вывода.

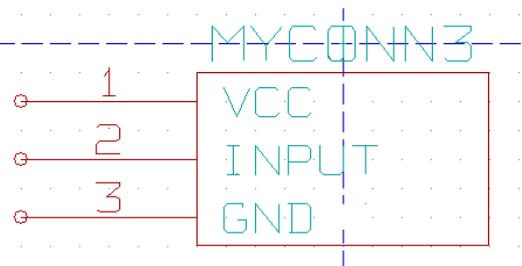
11. В диалоге «Pin Properties» (свойства вывода) введите имя «VCC» и номер вывода «1».

12. Выберите «Electrical Type» (электрический тип) как «Power Out», затем щелкните по «ОК». И, наконец, разместите вывод в том месте, где вы хотели бы его видеть.



13. Аналогично создайте еще 2 вывода с именами («Pin Name») «INPUT» и «GND», номера которых («Pin Number») «2» и «3» соответственно и электрический тип («Electrical Type») «Input» и «Power Out» соответственно.

14. Создаем условное обозначение компонента при помощи клавиши «Add rectangle» (добавить прямоугольник). Щелчком левой клавиши и удержанием ее нажатой, расположим прямоугольник вокруг имен выводов.



15. Щелкните по «Save current part into current loaded library (in memory)» – сохранить текущую часть в текущей загруженной библиотеке (в памяти) на верхней инструментальной панели.

16. Щелкните по «Save current loaded library on disk (file update)» – сохранить текущую загруженную библиотеку на диске (файл обновится) на верхней инструментальной панели.

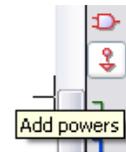
17. Щелкните «yes» в диалоге запроса подтверждения.

18. Теперь можно закрыть окно «Libedit».

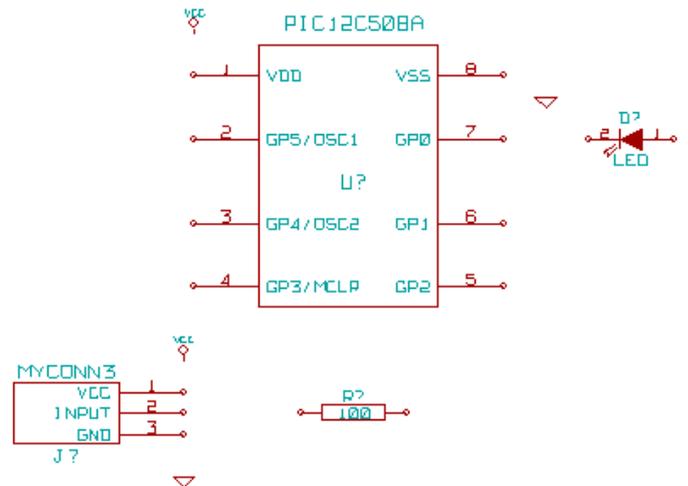
6. Завершение создания схемы

1. Вернитесь в окно «EeSchema».
2. Разместите на листе компонент «MYCONN3» из библиотеки «conn».
3. Щелкните по клавише “Add powers” на правой

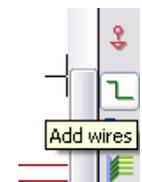
панели.



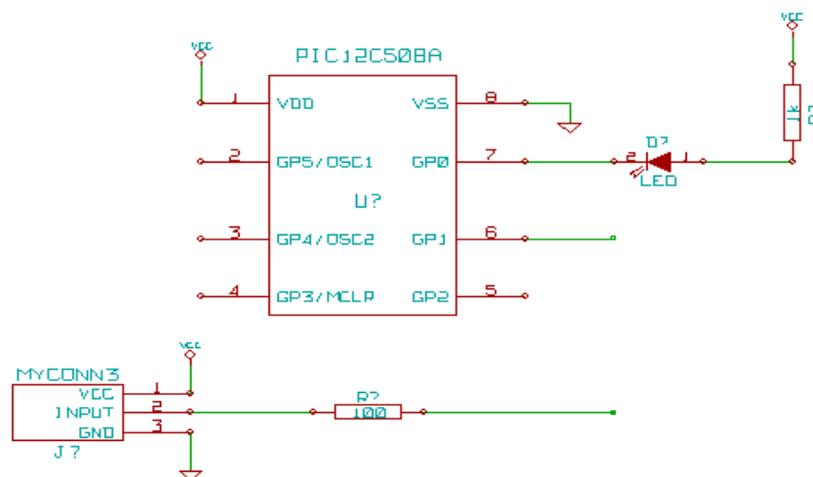
4. Разместите на схеме три элемента питания «VCC» и элемент заземления «GND».



5. Щелкните по «Add wires» (добавить провода) правой панели.



6. Щелкните левой клавишей мышки по маленькому кружочку на конце вывода 7 microcontroller, а затем по маленькому кружочку на выводе два LED.



7. Повторите этот процесс, чтобы соединить другие компоненты, как показано ниже.

8. Программа автоматически проверяет на наличие ошибок, следовательно, любые проводники, которые не присоединены, могут генерировать предупреждения. Чтобы избежать этих предупреждений, вы можете проинструктировать программу, что не присоединенные проводники оставлены так преднамеренно.



9. Щелкните по клавише флага «Add no connect» (добавить отсутствие соединения) на правой панели.

10. Щелкните по маленьким кружочкам на конце линий 2, 3, 4 и

11. Теперь компоненты нуждаются в получении уникальных идентификаторов. Чтобы это сделать щелкните по клавише «Schematic Annotation».

12. В «EESchema Annotation» выберите «Current Sheet» и «all components».

13. Щелкните по «Annotate».

14. Щелкните по «yes» предупреждающего сообщения.

15. Все «?» на компонентах были заменены числами. Каждый идентификатор уникален. В нашем примере «R1», «R2», «U1», «D1» и «J1».

16. Щелкните по «Netlist generation» (генерация netlist) на верхней панели.



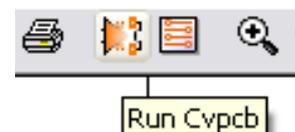
17. Щелкните «Netlist», затем по «save» для сохранения с предопределенным именем файла.

18. Сохраните проект щелчком по «files» -> «Save Schematic Project».

19. Переключитесь в основное окно KiCad.

7. Создание печатной платы

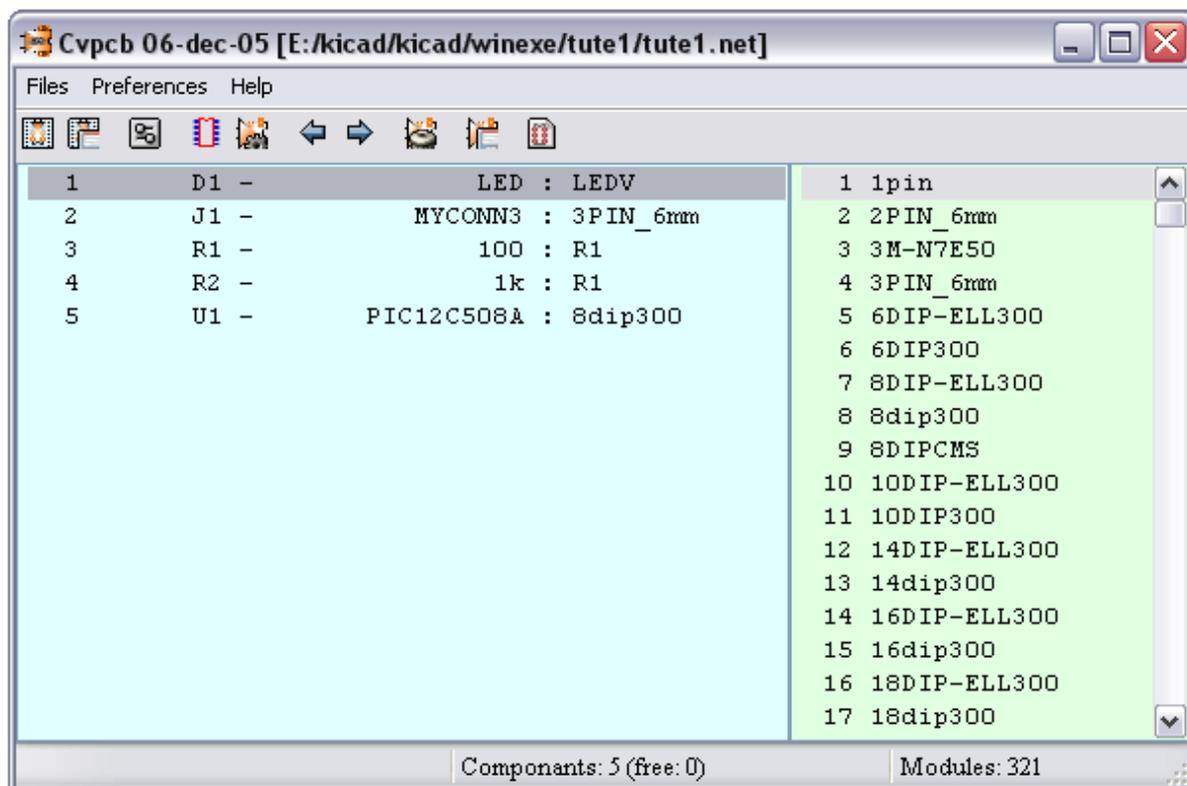
1. Щелкните по «Run Cypcb» на верхней панели редактора схем или запустите редактор печатных плат из



менеджера проектов.

2. Cvsrb позволяет вам соединить компоненты с шаблонами цоколевки.

3. В широкой части окна выберите «D1», и прокрутите список вниз в узкой части окна к «LEDV», и дважды щелкните по нему.



4. Для «J1» выберите «3PIN_6mm» цоколевку (footprint).

5. Для «R1» и «R2» выберите «R1» из узкого окна.

6. Выберите 8dip300 для «U1».

7. Щелкните по «files»-> «Save netlist». Предопределенное «tute1.net» вполне подходит, поэтому щелкните по save.

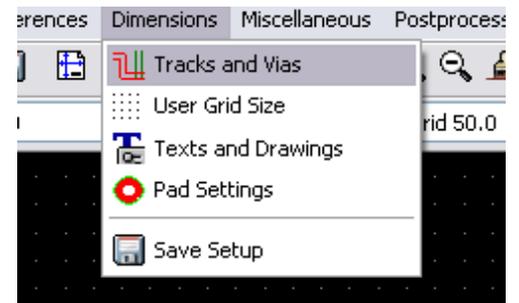
8. Сохраните проект щелчком по «files» -> «Save Schematic Project».

9. Переключитесь в основное окно KiCad.

10. Теперь щелкните по клавише «Run Pcbnew» верхней панели.

11. Откроется окно «Pcbnew».

12. Щелкните по «Dimensions» -> «Tracks and Vias».



13. Установите значения так, чтобы они подходили к возможностям вашего производства РСВ. Проконсультируйтесь с вашим производителем РСВ на этот счет. Для нашего примера увеличим зазор (clearance) до 0.0150.

14. Щелкните по клавише «Read Netlist» на верхней панели.

15. Щелкните по клавише «Select» для выбора «tutel.net», и щелкните по «open», а затем щелкните по клавише «Read». Наконец, щелкните по клавише «Close».

16. Компоненты будут расположены в верхнем левом углу, как раз над страницей, прокрутите страницу, чтобы увидеть их.

17. После щелчка правой клавишей на компоненте выберите «move component» (переместить компонент), и позиционируйте его на середину страницы.

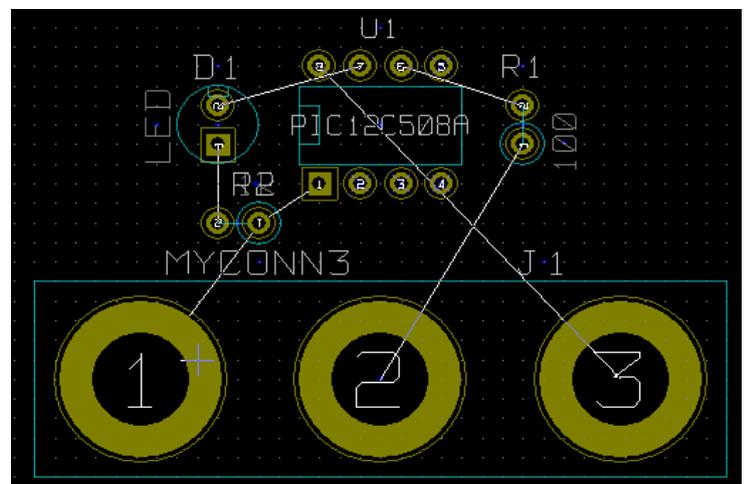
18. Повторите предыдущий шаг, пока все компоненты не окажутся на середине страницы.

19. Подвигайте компоненты вокруг, пока не минимизируется количество пересечений.

20. Щелкните по клавише «Add Tracks and vias» на правой панели.

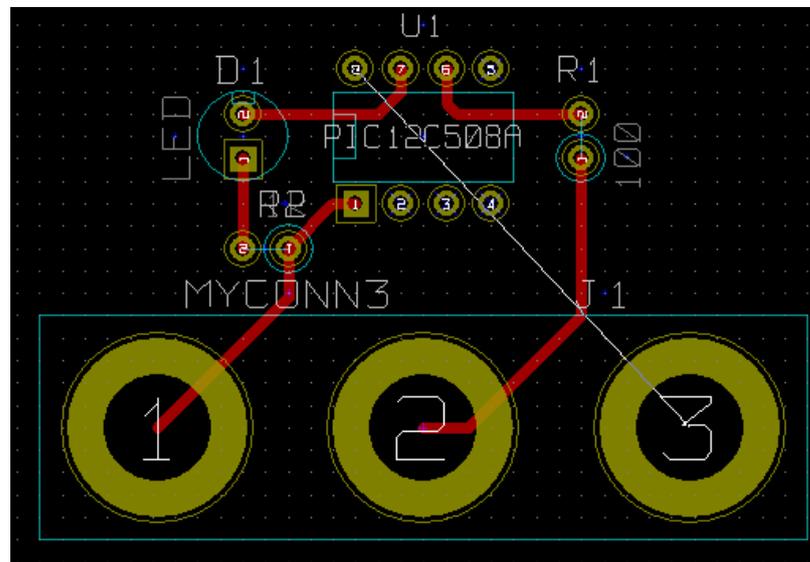
21. Выберите «Component» из выпадающего меню на верхней панели.

22. Щелкните на середине вывода 1 компонента «J1» и



проведите дорожку к площадке «R2».

23. Повторите этот процесс, пока все проводники ни будут соединены.



8. Содержание отчета

Отчет оформляется каждым студентом самостоятельно. Защита проходит в начале каждого следующего занятия с демонстрацией выполненной работы на ПК. Студент, не подготовивший или не защитивший отчет по работе, к следующей лабораторной работе не допускается. Отчет включает в себя: Титульный лист; Цель работы; Результат выполнения работы; Выводы по работе.

9. Контрольные вопросы

1. Какую функцию выполняет утилита Cvrpcb?
2. Каковы возможности редактора печатных плат?
3. Для чего предназначен редактор PCBnew?
4. Опишите основные этапы выполнения данной работы.
5. Основные требования при размещении элементов на печатной плате.
6. Основные требования к размещению проводников на печатной плате.

Лабораторная работа №2

Создание электронного компонента для библиотеки KiCAD.

Цель работы: научиться самостоятельно создавать электронные компоненты схем в САПР KiCAD.

Оборудование: дисплейный класс, САПР KiCAD.

1. Описание редактора компонентов

Все компоненты, используемые в схеме, описаны в библиотеке компонентов. Чтобы иметь возможность управления этими компонентами, компоненты в библиотеках группируются по различным принципам (функциональное назначение, производитель и т.д.)

В САПР KiCAD предусмотрена возможность создавать библиотеки, добавлять в них, или удалять из них, или трансформировать компоненты.

Компонент в библиотеке состоит из:

графического изображения (линий, окружностей, текстовых полей); выводов, которые описывают электрические свойства, используемые функцией ERC; текстовые поля, такие как ссылки, значения, соответствующие имена посадочных мест модулей для разработки платы.

Для создания компонента в библиотеке необходимо выполнить следующие действия:

- определить его основные параметры (для этого необходимо найти описание компонента или datasheet компонента);
- выполнить прорисовку образа компонента (исключая выводы) с использованием линий, прямоугольников, окружностей, многоугольников и текста;
- добавить выводы, задавая их графическую проработку, имена и число выводов, их электрические свойства (вход, выход, 3 состояние, порт питания и др.);

- добавить псевдонимы, если другие компоненты имеют такой же вид и цоколевку;
- добавить поля, если нужно (и, возможно, имя модуля используемого в программе разработки платы) и/или определить их видимость;
- сделать описание компонента;
- сохранить компонент в выбранной библиотеке.

2. Задание на работу

Создать электронный компонент – микроконтроллер Atmega8

3. Выполнение работы

Как было сказано выше первым этапом создания компонента будет определение его параметров. Из технических характеристик узнаем, что: микроконтроллер ATmega8 выполнен по технологии CMOS, 8-разрядный, микропотребляющий, основан на AVR-архитектуре RISC. Выполняя одну полноценную инструкцию за один такт, ATmega8 достигает производительности 1 MIPS на МГц, позволяя достигнуть оптимального соотношения производительности к потребляемой энергии.

Память для программ составляет 8 Кб с возможностью перезаписать 10 000 раз

512 байт флеш-памяти для хранения переменных (100 000 циклов перезаписи)

1 Кб ОЗУ и 32 регистра общего назначения

Два 8-разрядных Таймера/Счетчика с отдельным прескалером, режим сравнения

16-разрядный Таймер/Счетчик с отдельным прескалером, режим сравнения, режим захвата

Таймер реального времени с независимым генератором

3 канала ШИМ

6 каналов 10-разрядного АЦП

Двухпроводный последовательный интерфейс
Программируемый последовательный USART
Интерфейс SPI с режимами Master/Slave
Программируемый сторожевой таймер с отдельным независимым генератором

Встроенный аналоговый компаратор
Сброс при включении питания, программируемая защита от провалов питания

Встроенный калиброванный RC-генератор
Обработка внутренних и внешних прерываний
5 режимов с пониженным энергопотреблением: Idle, ADC Noise Reduction, Power-save, Power-down, и Standby

Напряжение питания 4.5 - 5.5В

Тактовая частота 0-16 МГц

23 порта ввода/вывода, объединенных в 3 группы:

Порт В (PB0 - PB7): Два вывода (PB6 и PB7) используются для подключения кварцевого резонатора. Выводы PB2 - PB5 зарезервированы для внутрисхемного программирования. Таким образом, для общего применения остаются порты PB0 и PB1.

Порт С (PC0 - PC6 : 7 выводов): Порты PC0 - PC5 можно использовать в качестве аналоговых входов. PC6 обычно используется для сброса.

Порт D (PD0 - PD7 : 8 выводов): Эти порты можно использовать для общего применения.

Описание выводов микроконтроллера ATmega8:

Питание:

№	Название	Тип	Описание
---	----------	-----	----------

7	VCC	Вход	напряжение питания от +4.5 до +5.5 В
---	-----	------	--------------------------------------

8,22	GND	Вход Общий (земля)
20	AVcc	Вход напряжение питания + 5 В для модуля АЦП
21	AREf	Вход вход опорного напряжения для АЦП

Порт В:

№	Название	Тип	Описание
14	PB0	Вход/Выход	цифровой порт PB0
14	ICP1	Вход	захват входа 1
15	PB1	Вход/Выход	цифровой порт PB1
15	OC1A	Выход	выход сравнения/ШИМ 1А
16	PB2	Вход/Выход	цифровой порт PB2
16	OC1B	Выход	выход сравнения/ШИМ 1В
16	SS	Вход	вход Slave для SPI
17	PB3	Вход/Выход	цифровой порт PB3
17	OC2	Выход	выход сравнения/ШИМ 2
17	MOSI	Вход/Выход	вход данных в режиме Slave для SPI и ISP / выход данных в режиме Master для SPI и ISP
18	PB4	Вход/Выход	цифровой порт PB4
18	MISO	Вход/Выход	вход данных в режиме Master для SPI и ISP / выход данных в режиме Slave для SPI и ISP
19	PB5	Вход/Выход	цифровой порт PB5
19	SCK	Вход/Выход	тактовый вход в режиме Slave для SPI и ISP / тактовый выход в режиме Master для SPI и ISP
9	PB6	Вход/Выход	цифровой порт PB6 при работе от встроенного генератора
9	XTAL1	Вход	тактовый вход, кварцевый или керамический

		резонатор
9	TOSC1	Вход не используется при работе от внешнего генератора
10	PB7	Вход/Выход цифровой порт PB7 при работе от встроенного генератора
10	XTAL2	Вход для подключения кварцевого или керамического резонатора
10	TOSC2	Выход тактовый выход при работе от встроенного генератора

Порт С:

№	Название	Тип	Описание
23	PC0	Вход/Выход цифровой	порт PC0
23	ADC0	Вход	аналоговый вход канал 0
24	PC1	Вход/Выход цифровой	порт PC1
24	ADC1	Вход	аналоговый вход канал 1
25	PC2	Вход/Выход цифровой	порт PC2
25	ADC2	Вход	аналоговый вход канал 2
26	PC3	Вход/Выход цифровой	порт PC3
26	ADC3	Вход	аналоговый вход канал 3
27	PC4	Вход/Выход цифровой	порт PC4
27	ADC4	Вход	аналоговый вход канал 4
27	SDA	Вход/Выход	канал данных для 2-проводного последовательного интерфейса
28	PC5	Вход/Выход цифровой	порт PC5
28	ADC5	Вход	аналоговый вход канал 5
28	SCL	Выход	тактовый выход для 2-проводного

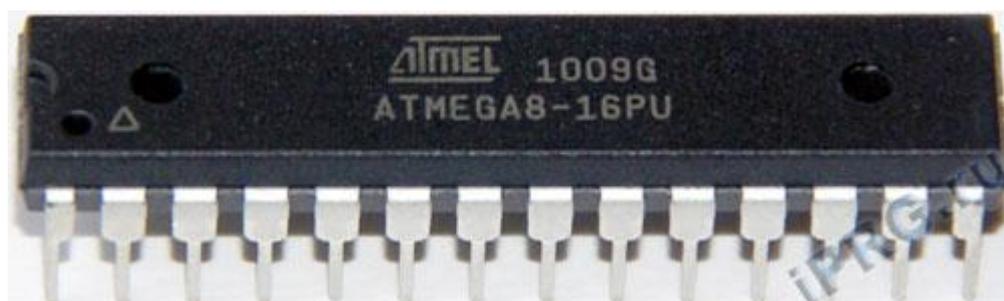
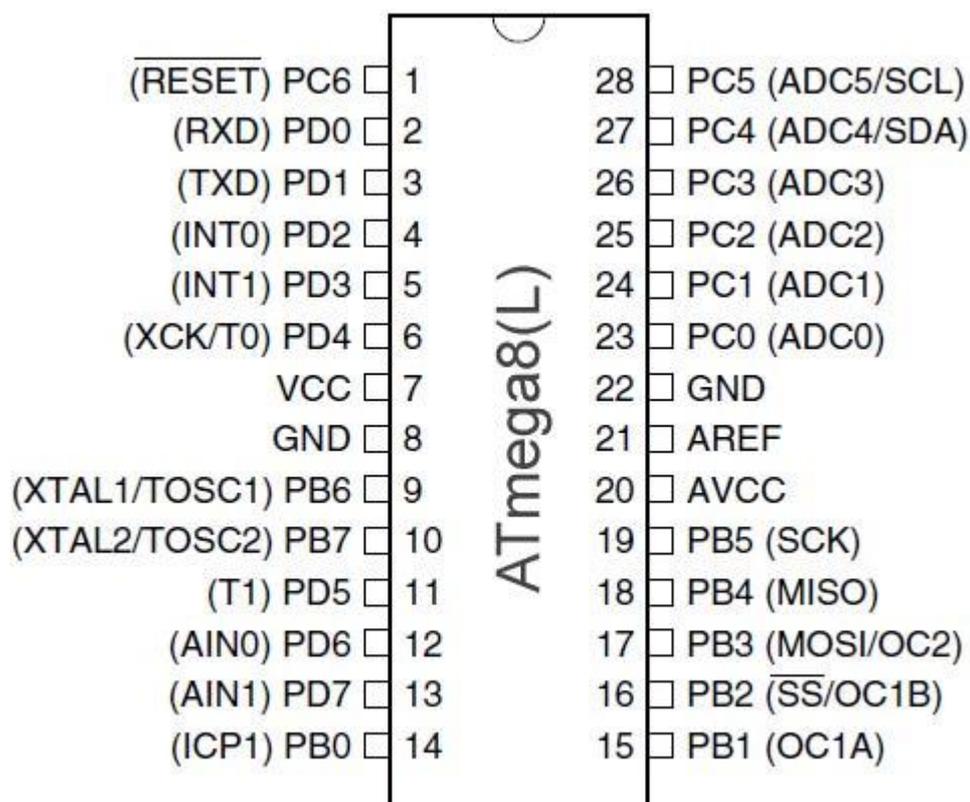
последовательного интерфейса

1 PC6 Вход/Выход цифровой порт PC6

1 RESET Вход внешний сброс

Порт D:

№	Название	Тип	Описание
2	PD0	Вход/Выход	цифровой порт PD0
2	RxD	Вход	вход приемника USART
3	PD1	Вход/Выход	цифровой порт PD1
3	TxD	Выход	выход передатчика USART
4	PD2	Вход/Выход	цифровой порт PD2
4	INT0	Вход	внешнее прерывание канал 0
5	PD3	Вход/Выход	цифровой порт PD3
5	INT1	Вход	внешнее прерывание канал 1
6	PD4	Вход/Выход	цифровой порт PD4
6	XCK	Вход/Выход	внешний такт для USART
6	T0	Вход	внешний вход Timer 0
11	PD5	Вход/Выход	цифровой порт PD5
11	T1	Вход	внешний вход Timer 1
12	PD6	Вход/Выход	цифровой порт PD6
12	AIN0	Вход	вход аналогового компаратора канал 0
13	PD7	Вход/Выход	цифровой порт PD7
13	AIN1	Вход	вход аналогового компаратора канал 1



Расположение выводов и внешний вид микроконтроллера

Создание нового компонента

Новый компонент может быть создан командой Новый компонент (NewPart).



Вам будут заданы вопросы об имени компонента для размещения его в библиотеке (это имя одновременно является значением поля для редактора схем), об его ссылке (U, IC, R...), числе элементов в корпусе.

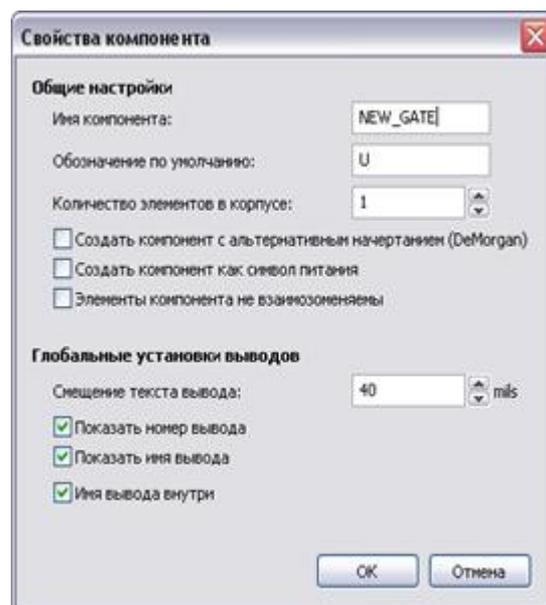
Если поле ссылки остается пустым, ссылка будет определена, как “U”. Все эти данные могут быть введены позже, но предпочтительней задать их в начале разработки компонента.

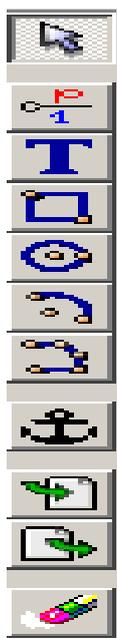
Эти характеристики должны быть заданы правильно, поскольку они запрашиваются при создании компонента или приходят из модели аналогичного компонента.

Для модификации компонента необходимо вызвать команду редактора.



При помощи средств вертикальной инструментальной панели создайте элементы компонента.





Для прорисовки компонента вы можете использовать следующие графические элементы:

- линии и многоугольники (простые или с заливкой);
- прямоугольники;
- окружности;
- дуги окружности;
- тексты (иные, чем поля и тексты выводов).

Выводы и поля (значение, ссылка) стоят особняком, поскольку они не чисто графические элементы.

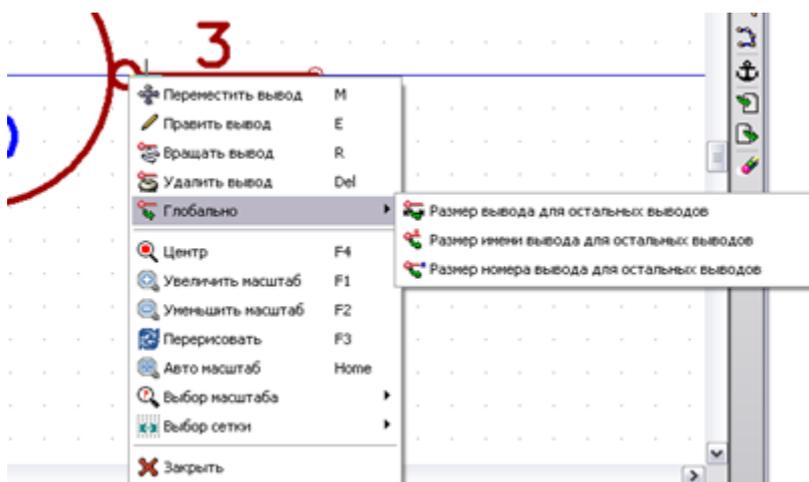
Каждый графический элемент может быть определен как обычный или специальный, либо по типу представления (нормальное или конвертированное), или по различным элементам компонента.

Создание и редактирование выводов

Выберите инструмент для создания вывода компонента.



Редактирование выполняется после двойного щелчка по выводу. Вы можете щелкнуть правой клавишей, чтобы открыть меню быстрого редактирования.



Выводы должны создаваться тщательно, поскольку любые ошибки будут иметь последствия при разработке платы, или вызовут проблемы при контроле схемы типа ERC.

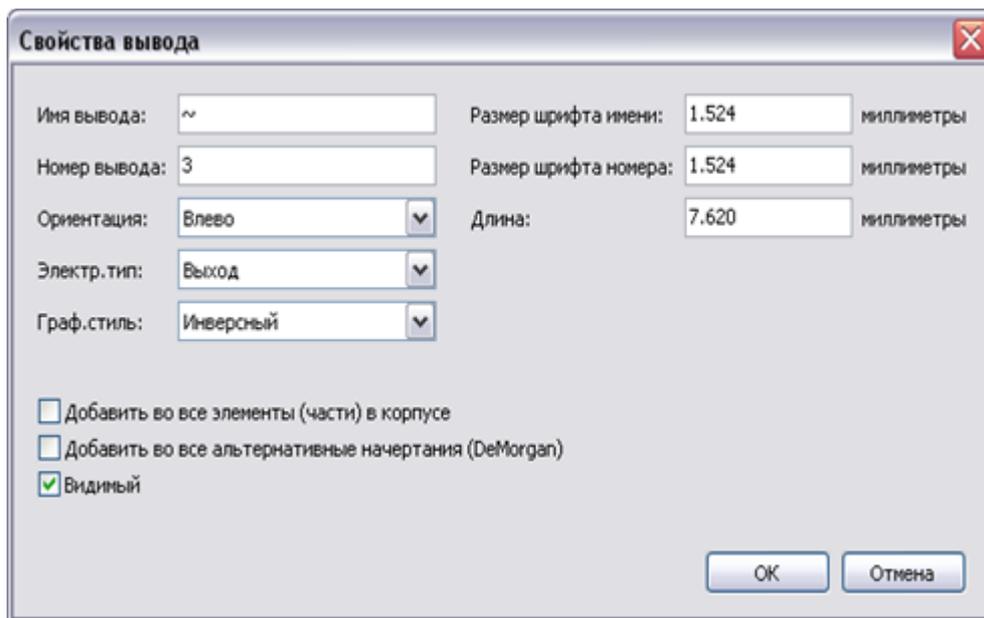
Любой вывод, уже размещенный, может редактироваться, удаляться или перемещаться.

Вывод определяется по его форме (длине, графическому виду), имени и его номеру, который всегда число (выводы гнезда PGA определяются буквами и числом, подобно A12 или AB45)

В EESchema номер контакта (pin number) определяется множеством символов из 4 букв или цифр.

Для ERC «электрический» тип выводов (вход, выход, три состояния...) должен также быть определен. Если этот тип не будет определен, то ERC проверка схемы будет неработоспособной.

Окно свойств вывода позволяет редактировать характеристики вывода.



Выбор типа важен для функции ERC контроля схемы. Разновидности ВЫВОДОВ:

- Двухнаправленный тип (BiDi) указывает двухнаправленные выводы, коммутируемые между входом и выходом (микропроцессорная шина данных, например).
- Тип Три состояния (3 States) – это обычный выход с тремя состояниями.
- Пассивный тип (Passive) используется для выводов пассивных компонент – резисторы, разъемы....
- Тип Не определено (Unspec - неспецифицированный) может использоваться, когда проверка ERC схемы безразлична.
- Тип Вход питания (Power In) должен использоваться для выводов питания компонент.
- Тип Выход питания (Power Out) - для выходов регуляторов. В частности, если вывод - это порт питания (Power In или Out, описанный как невидимый вывод не отображается на чертеже схемы и автоматически соединяется с другими выводами того же типа и с тем же именем - Invisible Power Pin).

– Вы также можете использовать типы Открытый коллектор и Открытый эмиттер (Open Emitter и Open Collector).

Редактирование полей. Поля – это тексты, ассоциированные с компонентом. Не следует путать их с текстами, принадлежащими графическому представлению этого компонента. Поля значения и ссылки задаются в процессе создания компонента и могут здесь модифицироваться. Возможно, что редактирование поля Name ассоциированных модулей может быть полезно для прямой генерации списка цепей netlist для программы PCBNEW, включающего имена соответствующих посадочных мест модулей на плате.

Редактирование полей Value и Reference для библиотеки позволяет определить их размер и позицию.

Поля от 1 до 8 не используются в библиотеке, поскольку они скорее предназначены для применения при разработке схемы и конструкторской документации.

По окончании процедуры создания компонента щелкните по “Save current part into current loaded library (in memory) – сохранить текущую часть в текущей загруженной библиотеке (в памяти)” на верхней инструментальной панели, затем по “Save current loaded library on disk (file update) – сохранить текущую загруженную библиотеку на диске (файл обновится)” на верхней инструментальной панели.

Созданный элемент появится в выбранной библиотеке.

4. Содержание отчета

Отчет оформляется каждым студентом самостоятельно. Защита проходит в начале каждого следующего занятия с демонстрацией выполненной работы на ПК. Студент, не подготовивший или не защитивший отчет по работе, к следующей лабораторной работе не допускается. Отчет включает в себя: Титульный лист; Цель работы; Результат выполнения работы; Выводы по работе.

5. Контрольные вопросы

1. Назначение редактора библиотек и компонентов.
2. Опишите процесс создания нового компонента.
3. Для чего необходимо задавать значения выводов компонентов.

Лабораторная работа №3

Создание схемы электрической принципиальной в САПР KiCAD.

Цель работы: Разработка схемы электрической принципиальной в САПР KiCAD.

Оборудование: дисплейный класс, САПР KiCAD.

1. Описание графического редактора EESchema

EESchema - это графический редактор для разработки принципиальных электрических схем, входящий в состав системы автоматизированного проектирования печатных плат KiCAD для операционных систем типа Linux и Windows. Независимо от используемой операционной системы создаваемые файлы схем полностью совместимы.

EESchema - интегрированная программа: из нее вызываются все функции управления, обслуживания библиотек, рисования и компоновки схемы и перехода к разработке печатной платы. Она допускает иерархическую разработку многостраничных схем.

EESchema работает совместно с графическим редактором проектов печатных плат и трассировки проводников PCBNEW, для которого она предоставляет файл netlist, описывающий электрические соединения для разработки печатной платы.

EESchema также включает редактор изображений компонент (символов элементов схем) LibEdit, который позволяет создавать, редактировать и просматривать компоненты, и поддерживать библиотеки символов (операции импорта, экспорта, добавления и удаления компонент библиотеки).

EESchema дополнительно выполняет следующие, важные для современного программного обеспечения разработки схем, функции:

- автоматизированная проверка правильности схемы (DRC) - контроль за правильностью ввода компонент и соединений, неподключенными компонентами и др.;
- генерация чертежей схем в форматах POSTSCRIPT, HPGL или DXF;
- распечатка схем на локальном принтере;
- формирование перечня материалов;
- формирование списков цепей (netlist) для моделирования электрической схемы проекта и проектирования печатной платы.

«Горячие» клавиши редактора схем (являются независимыми от ситуации).

? – Help: это сообщение	M – переместить компонент
F1 – увеличение изображения	A – добавить компонент
F2 – уменьшение изображения	R – вращать компонент или наименование
F3 – перерисовка экрана	X – зеркально отобразить компонент относительно X
F4 – центрирование изображения	Y – зеркально отобразить компонент относительно Y
Space – сброс локальных координат	N – нормальная (нулевая) ориентация компонента
Ctrl Z – откат	V – редактировать значение компонента
Ctrl Y – отмена отката	F – редактировать посадочное место компонента
F5 – следующий поиск	W – начать проводник
Delete – удаление элемента	
Insert – повторение последнего элемента	
Tab – перевод блока перемещения в drag-блок	
M – переместить компонент	

Головное меню редактора обеспечивает быстрый доступ к основным функциям EESchema.



Перечень инструментов меню:

-  Создать новую схему.
-  Открыть схему.
-  Сохранить полную схему (со всей иерархией).
-  Выбор размера листа и редактирование штампа чертежа.
-  Вызов редактора компонент Libedit для проверки и редактирования библиотеки компонент.
-  Показать компоненты библиотеки (Viewlib).
-  Вызов «навигатора», чтобы отобразить древовидную структуру иерархии схемы (если она содержит добавочные листы) и быстро перейти к любому листу иерархии.
-  Удалить выбранный элемент во время перемещения блока схемы (*move block*).
-  Копировать выбранный элемент в буфер обмена во время перемещения блока (*move block*).
-  Копировать последний выбранный элемент или блок с текущего листа.
-  Отменить последнее удаление (до 10 уровней).
-  Открыть меню печати схемы.
-  Вызвать программу CVPCB перехода к печатной плате.
-  Вызвать редактор печатных плат PCBNEW.
-  Zoom in и out - увеличение и уменьшение вокруг центра экрана.
-  Перерисовать экран с оптимальным Zoom (масштабом обзора).
-  Вызвать меню поиска компонент и текстов.
-  Создать netlist (список цепей в формате Pcbnew или Spice).
-  Формирование позиционных обозначений компонент схемы.
-  ERC (Electrical Rules Check): автоматическая проверка электрических соединений схемы.
-  Генерация перечня элементов схемы в формате BOM (Bill of

materials) и/или иерархических меток.

Перечень инструментов меню:

-  Приостановить порядок или действующий инструмент (текущую функцию редактора схем EESchema).
-  Навигация по иерархии схемы.
-  Вызвать меню размещения компонент в поле схемы.
-  Меню размещения компонент питания (Powers).
-  Рисование проводников для соединений схемы.
-  Рисование шин.
-  Подсоединение к шине. Эти элементы играют только декоративную роль, не осуществляя соединения; таким образом, они не могут использоваться для соединения проводников.
-  Соединения шины с шиной, могут соединить только две шины между собой.
-  Символ “No connection – нет соединения” для размещения на выводах компонент, которые не должны быть присоединены. Символ полезен при ERC-проверке, чтобы показать умышленно ли выводы оставлены свободными или были пропущены.
-  Размещение локальной метки. Два проводника могут иметь идентичные метки на одном листе. Для соединения между разными листами вы должны использовать глобальные символы.
-  Размещение глобальных меток, которое дает возможность осуществить связь между суб-листами и основным листом (имеет символ структуры).
-  Размещение пересечения (тройника). Для соединения пересекающихся проводников или проводника и вывода, когда оно не однозначно. (то есть, если конец проводника или вывод не соединен с одним из концов другого проводника).
-  Расположение символа иерархии листов (масштабируемый

прямоугольник). Вы должны назначить имя файла для сохранения данных этого суб-листа (subsheet).

 Импорт глобальной метки с суб-листа с целью создать соединение с символом суб-листа. Глобальные метки предполагаются уже размещенными на этом суб-листе. Для этого иерархического символа созданные точки соединения эквивалентны традиционным выводам компонент и должны быть соединены.

 Создание глобальной метки на суб-листе для создания точек соединения. Эта функция проще предыдущей, поскольку не требует уже определенных глобальных символов.

 Нанесение линий для формирования чертежа схемы с форматной рамкой (обрамления схемы). Соединения не выполняют.

 Размещение текста вспомогательных надписей.

 Удалит выбранный элемент. Если несколько наложенных элементов выбраны, приоритет отдается наименьшему (в убывающей последовательности: пересечение, признак НетСоединения (NoConnect), соединение, шина, текст, компонент). Это также касается иерархии листов. Обратите внимание: функция “Undelete” (отменить) - основной инструментальной панели, который позволяет отменить последние удаления.

2. Задание на работу

Из приложения 1 выберите схему, согласно своему варианту. Определите компоненты входящие в состав схемы устройства. Используя навыки работы с редактором схем EESchema, полученные при выполнении лабораторной работы №1 создайте в программе схему электрическую принципиальную.

3. Выполнение работы

Процесс создания схемы электрической принципиальной в САПР KiCAD

можно разделить на следующие этапы:

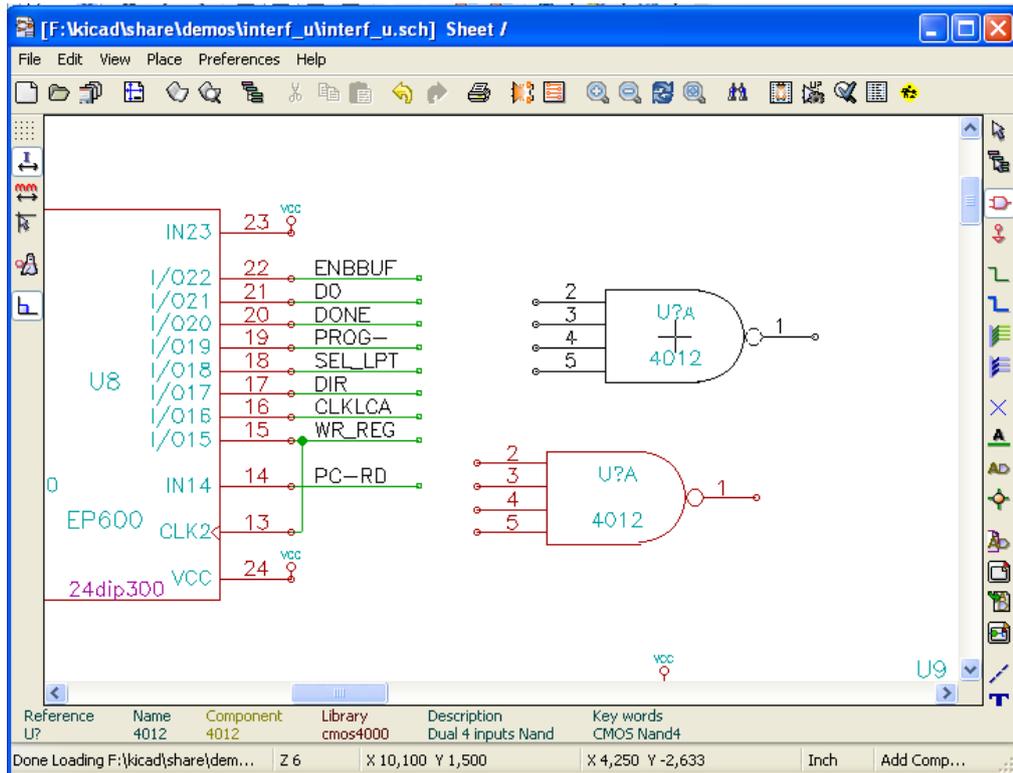
- анализ схемы устройства;
- определение компонентов входящих в состав разрабатываемой схемы;
- создание в редакторе компонентов не имеющих в библиотеке программы УГО электро- радиоэлементов (аналогично разделу 5 лабораторной работы №1);
- размещение в рабочей области всех необходимых элементов создаваемой схемы:

Для загрузки компонент в схему используется инструмент:



Для размещения нового компонента щелкните по месту его предполагаемой установки. Появившееся диалоговое окно позволит впечатать имя модуля для загрузки. В окне диалога отображаются два последних загруженных элемента. Если вы введете *, или если нажмете клавишу **Список всех** (List All), EESchema отобразит список библиотек, а затем их доступные компоненты. Если ввести символ “=”, сопровождаемый ключевыми словами, EESchema отобразит список компонент, соответствующих этим ключевым словам. Вы также можете ограничить список выбора имен: например, если введете LM2*, то все имена компонент, начинающиеся с LM2, будут представлены в списке. Выбранный компонент появится на экране в режиме размещения. Перед размещением в выбранном месте (щелчком левой клавиши мышки) вы можете повернуть компонент (на 90 градусов), осуществить отражение по оси X или Y, или выбрать его представление через выпадающее меню быстрого редактирования. Все это можно легко сделать и после размещения. Если нужный компонент отсутствует, то вы можете загрузить схожий компонент, а затем модифицировать его, например, если нужен 54LS00, вы можете, загрузить 74LS00 и изменить его имя с 74LS00 на 54LS00.

Пример процесса размещения компонента:

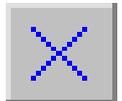


– соединение при помощи проводников элементов между собой:

Размещение проводников осуществляется инструментом:



Не используемые в схеме выводы перекрываются инструментом:

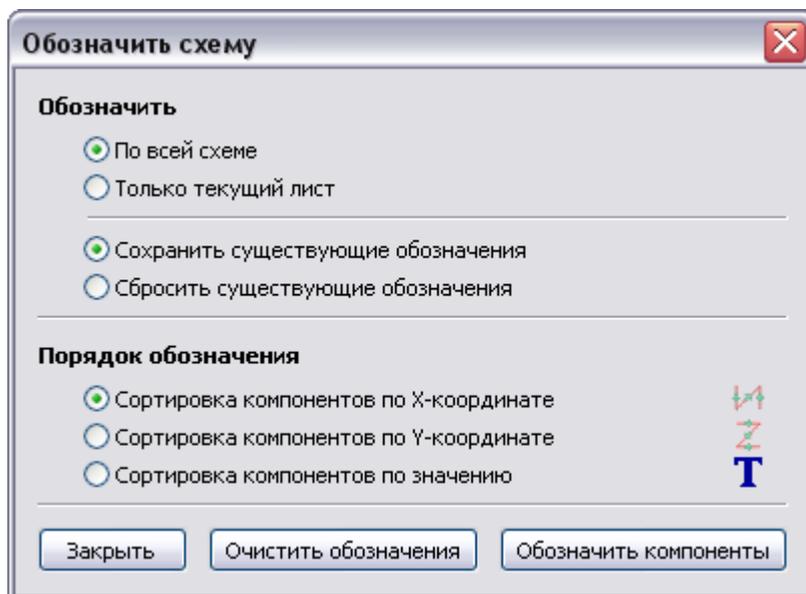


- Обозначение компонентов схемы:

Эта функция, вызывается с помощью инструмента:



Позволяет автоматически назначить позиционные обозначения для компонентов схемы, а для многоэлементных компонентов назначить общий суффикс, чтобы минимизировать количество корпусов на плате.



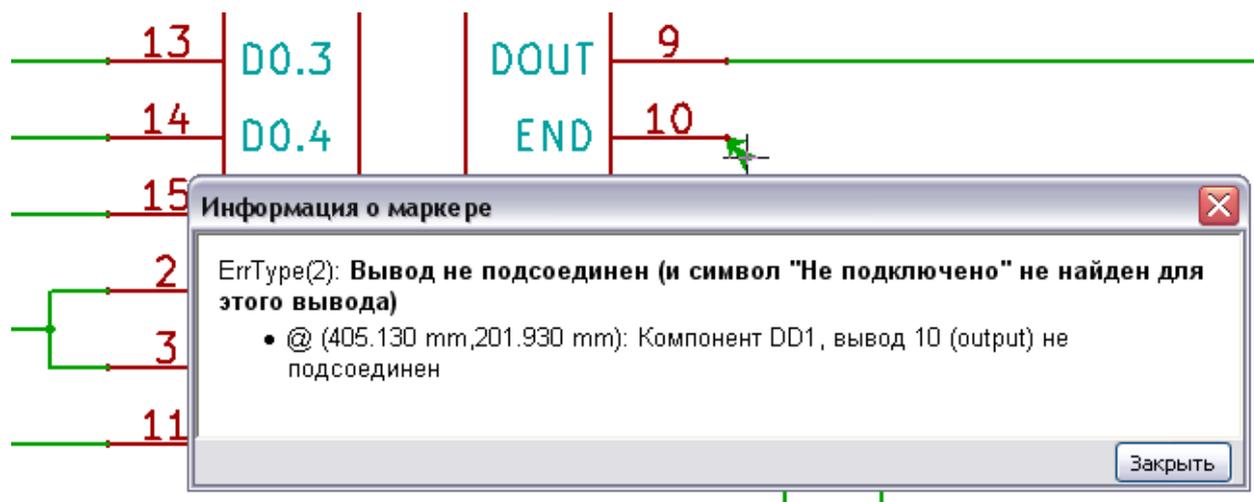
- Проверка проектирования:

Диалоговое окно ERC-проверки схемы запускается иконкой



Функция **ERC (Electrical Rules Check)** выполняет автоматическую проверку схемы. Она выявляет различные ошибки на листах схемы, такие как не присоединенные выводы, не присоединенные иерархические символы, замкнутые выходы. Естественно, автоматическая проверка не идеальна, а программа, позволяющая выявить абсолютно все ошибки в схеме, еще не написана. Но подобный контроль очень полезен, поскольку позволяет обнаружить множество промахов и небольших ошибок. Все обнаруженные ошибки должны быть проверены и исправлены для нормального продолжения. Качество проверки прямо зависит от аккуратности, с которой были объявлены электрические выводы при создании библиотеки. ERC ошибки в отчетах декларируются, как *errors* (ошибки) или *warnings*

(предупреждения).



4. Содержание отчета

Отчет оформляется каждым студентом самостоятельно. Защита проходит в начале каждого следующего занятия с демонстрацией выполненной работы на ПК. Студент, не подготовивший или не защитивший отчет по работе, к следующей лабораторной работе не допускается. Отчет включает в себя: Титульный лист; Цель работы; Результат выполнения работы; Выводы по работе.

5. Контрольные вопросы

1. Расскажите о назначении редактора EESchema.
2. Перечислите функции редактора.
3. Расскажите о назначении элементов головного меню.
4. Расскажите о назначении элементов инструментального меню.

Кратко расскажите о процессе создания своей электрической схемы, какие компоненты отсутствуют в библиотеке.

Лабораторная работа №4

Создание списка цепей и подбор посадочных мест компонентов.

Цель работы: По созданной схеме электрической принципиальной создать необходимые файлы для проектирования печатной платы в САПР KiCAD.

Оборудование: дисплейный класс, САПР KiCAD.

1. Основная информация

Список цепей (Netlist) – это файл, который описывает электрические соединения между компонентами. Netlist важен при использовании программ ввода схем, поскольку он необходим для перехода к другим программам САПР электроники:

- для проектирования (разводки) печатных плат;
- для схемотехнического моделирования;
- для компиляторов ПЛИС (типа PAL и других программируемых микросхем).

Первоначальный Netlist от EESchema не содержит данных о посадочных местах физических корпусов компонентов, с которыми будет оперировать программа PCBNEW при проектировании печатной платы.

Программа CVPCB системы автоматизированного проектирования печатных плат KiCAD позволяет сопоставить каждому компоненту схемы из списка цепей (netlist), созданного графическим редактором схем EESchema, файл модуля с посадочным местом (footprint) корпуса компонента, который будет представлять компонент на плате, и добавляет эту информацию в netlist-файл. Посадочное место (ПМ) – это плоское графическое изображение корпуса компонента схемы в проекте печатной платы.

2. Задание на работу

Создать для разрабатываемой схемы файлы списка цепей и сопоставления посадочных мест условным обозначениям компонентов.

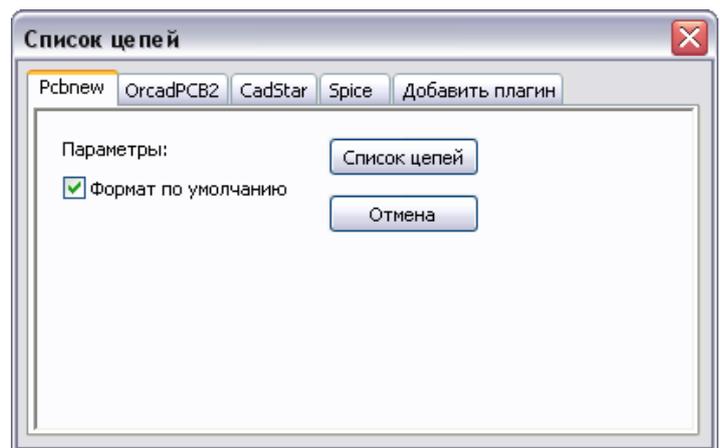
3. Выполнение работы

Диалоговое окно запускается иконкой



EESchema поддерживает несколько форматов netlist:

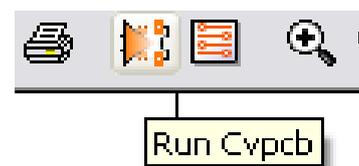
1. PCBNEW формат (печатные платы).
2. ORCAD PCB2 формат (печатные платы).
3. CADSTAR формат (печатные платы).
4. Spice формат (для симуляторов схем типа Spice и других).



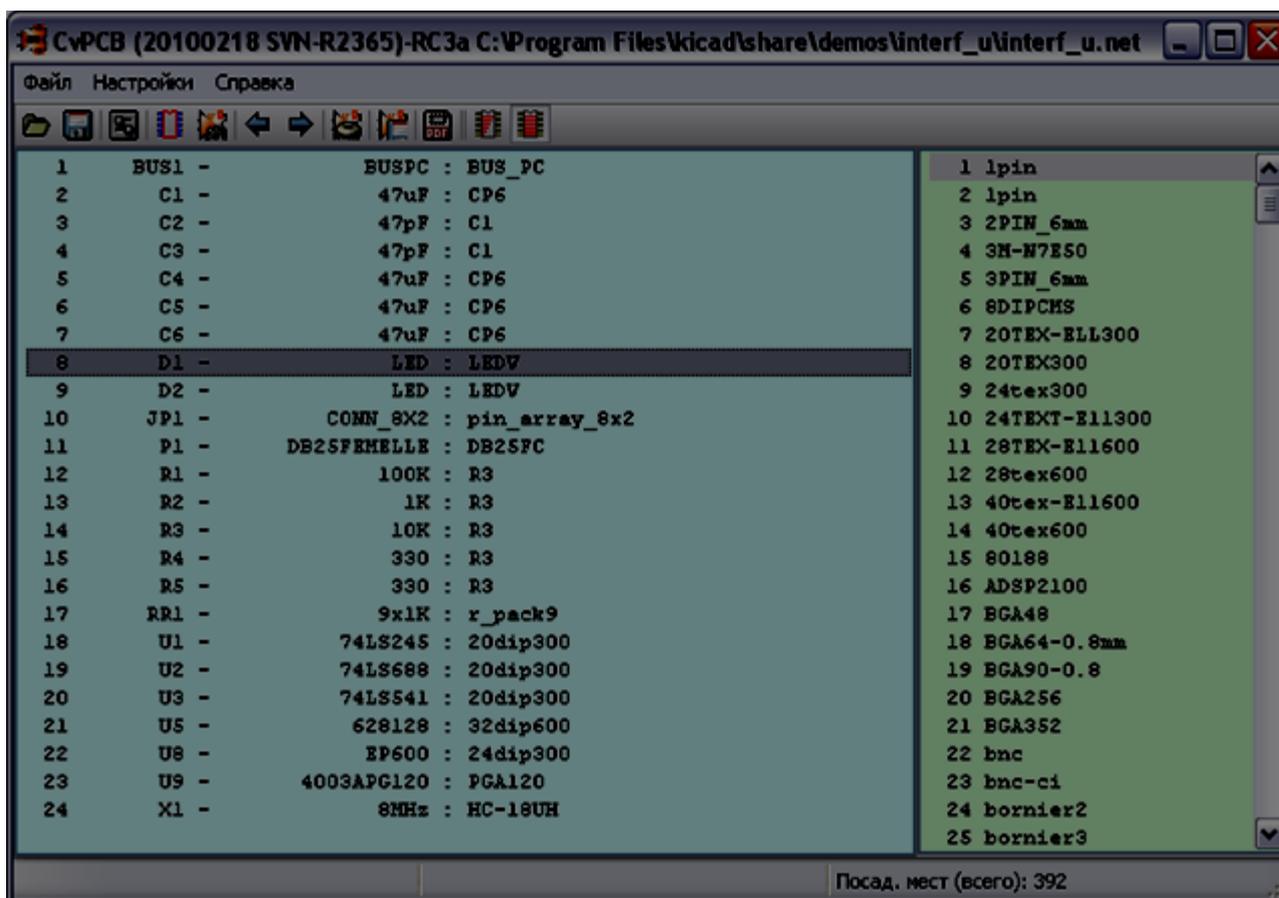
Переключая разные закладки, выберите желаемый формат, как формат по умолчанию (default format).

В формате Spice вы можете генерировать netlists либо с эквипотенциальными именами цепей (что предпочтительно), либо с номерами электрических цепей (старые версии Spice-симуляторов воспринимают только номера). После щелчка по клавише Netlist, вы получите вопрос об имени файла netlist, в который выполняется вывод списка цепей.

Далее следует запустить редактор Cypcb для соединения компонентов схемы с шаблонами цоколевки (посадочными местами на печатной плате).



Основное диалоговое окно программы состоит из двух окон:



- Окно **Component** (слева) отображает список компонентов, сформированный при чтении файла списка цепей (netlist).
 - Окно **Footprint** (справа) отображает список посадочных мест модулей, содержащихся в прочитанных библиотеках.

В окне посадочных мест выполняется двойной щелчок по имени выбранного посадочного места (это имя подсвечивается) для назначения его компоненту, выбранному в окне компонент.

Следующий компонент в списке выбирается:

- Автоматически после назначения.
- Вручную, используя мышку или клавишу курсора.

Если выбранный компонент имеет назначенный в EESchema список допустимых посадочных мест, то выводимый в CVPCB список мест фильтруется согласно этому списку.

Автоматическое назначение посадочных мест компонентам списка цепей производится при нажатии на кнопку



Вручную, в автоматическом режиме или комбинируя эти два способа выполните назначение посадочных мест электронным компонентам вашей схемы. Сохраните файл щелкнув по “files”->”Save netlist”. Затем сохраните проект щелчком по “files” -> “Save Schematic Project”.

4. Содержание отчета

Отчет оформляется каждым студентом самостоятельно. Защита проходит в начале каждого следующего занятия с демонстрацией выполненной работы на ПК. Студент, не подготовивший или не защитивший отчет по работе, к следующей лабораторной работе не допускается. Отчет включает в себя: Титульный лист; Цель работы; Результат выполнения работы; Выводы по работе.

5. Контрольные вопросы

1. Какова роль редактора CVPCB в структуре САПР KiCAD?
2. Перечислите функции редактора.
3. Расскажите о назначении элементов головного меню.
4. Поясните зачем нужна процедура сопоставления условных обозначений элементов и посадочных мест компонентов печатной платы?

Лабораторная работа №5

Создание печатных плат в САПР KiCAD.

Цель работы: Получить навыки создания печатных плат в современном САПР.

Оборудование: дисплейный класс, САПР KiCAD.

1. Основная информация

PCBNEW- это мощная программа для создания печатных плат (printed circuit board), работающая с разными семействами операционных систем: как с LINUX, так и с WINDOWS.

PCBNEW используется совместно с программой разработки схем (schematic capture) EESCHEMA, которая на выходе, помимо рисунка электрической схемы, формирует список электрических цепей (Netlist-файл), описывающий электрические соединения для разработки печатной платы (PCB).

Программа CVPCB при этом используется для назначения каждого компонента в Netlist, полученном в EESCHEMA, модулю, который используется в PCBNEW. Это может быть сделано либо интерактивно, либо автоматически, используя эквивалентность файлов.

Команды верхней инструментальной панели

Эта инструментальная панель дает доступ к важным функциям PCBNEW.



Создать новую печатную плату.



Открыть старую печатную плату.



Сохранить печатную плату.



Выбор размера страницы и модификация свойств файла.



Открыть редактор модуля (ModEdit) для отображения/редакции библиотеки или pcb модулей.



Удалить элементы, выбранные при операции перемещения блока.



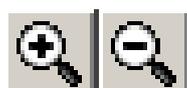
Отменить последнее удаление.



Отобразить меню печати.



Отобразить меню черчения (plot menu).



Zoom in (увеличение) и Zoom out (уменьшение относительно центра экрана).



Перерисовать экран и автоматическое масштабирование (Zoom).



Найти модуль или текст.



Netlist опции (выбор, чтение, тестирование и компиляция).



DRC (Design Rule Check): автоматическая проверка дорожек.



Режим модуля: когда активен, доступны опции посадочного места модуля во всплывающем окне.



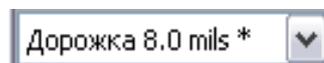
Режим разводки: когда активен, доступны опции разводки (routing options) во всплывающем окне.



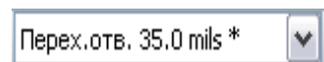
Прямой доступ к web-трассировщику FreeRoute



Выбор рабочего слоя.



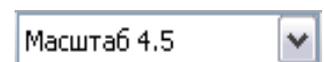
Выбор толщины дорожки уже используемой (* показывает на класс цепей default) .



Выбор размера отверстия уже используемого.



Выбор размера сетки.



Выбор масштаба отображения (zoom).

Команды правой инструментальной панели



Прекращение работы инструмента.



Подсвечивание цепи, выбранной щелчком по дорожке или площадке.



Отображает локальные не разведенные соединения (ratsnest) (площадка или модуль).



Добавить модуль из библиотеки.



Размещение дорожек и переходных отверстий.



Размещение зон металлизации (плоскость меди).



Нарисовать линию на технических слоях (то есть, не на слое меди).



Нарисовать окружность на технических слоях (то есть, не на слое меди).



Нарисовать дуги на технических слоях (то есть, не на слое меди).



Размещение текста.



Нарисовать размер на технических слоях (то есть, не на слое меди).



Нарисовать выравнивающие метки (появляются на всех слоях).



Удалить элемент, на который указывает курсор (смотрите примечание ниже)

Примечание:

при удалении, если несколько перекрывающихся элементов под курсором, приоритет отдается наименьшему (по убыванию приоритета – дорожка, текст, модуль).

функция Undelete верхней инструментальной панели позволяет отменить последнее удаление.



Настройка коррекции (Offset adjust) для файлов сверления и расстановки.

Команды левой инструментальной панели



Включает/выключает DRC (Design Rule Checking). Предостережение: когда DRC выключено, могут быть сделаны неправильные соединения.



Отображение сетки включить/выключить (Заметьте: мелкая сетка может не отображаться).



Отображение относительных полярных координат на панели состояния включить/выключить.



Отображение/ввод координат в дюймах или миллиметрах.



Изменить отображение курсора.



Отобразить основные ratsnest – не реализованные соединения между модулями.



Отобразить ratsnest модуля динамически, как они перемещаются.



Возможно/невозможно автоматическое удаление дорожек при их перерисовке.



Переключение режимов отображения медных зон:

Верхней кнопкой показываються все (контуры и заполненные зоны)



Средней кнопкой показываються только контуры зон (без контуров залитых зон)



Нижней кнопкой показываються все контуры (и контуры заливки). Без заливки



Отображение площадок в эскизном (контурном) режиме включить/выключить.



Отображение дорожек и отверстий в эскизном режиме включить/выключить.



Высококонтрастный режим отображения включить/выключить. В этом режиме активный слой отображается нормально, все другие слои отображаются серыми. Полезно для работы с многослойными цепями.



Удалить/Показать менеджер слоев платы



Удалить/включить вертикальную линейку функций для микроволновых приложений (microwave applications). Разрабатывается

Перед началом проектирования печатной платы устройства вами должны быть выполнены следующие действия:

- по созданной схеме электрической принципиальной сгенерирован список цепей netlist;

- назначены каждому компоненту в Netlist, соответствующий модуль, используемый на плате с помощью CVPCB.

Теперь запустите PCBNEW и прочитайте файл списка цепей Netlist (при этом также прочитывается файл с выбором модулей).

PCBNEW затем автоматически загрузит все модули. Теперь можно приступить к размещению модулей на плате вручную или автоматически и к трассировке (разводке) соединений платы дорожками (проводниками).

2. Задание на работу

Создайте макет печатной платы электронного устройства используя ранее созданные: схему электрическую принципиальную и список соединений. Пример выполнения работы приведен ниже. При размещении элементов и проводников руководствоваться ГОСТ Р 53429-2009 и ГОСТ Р 51040.

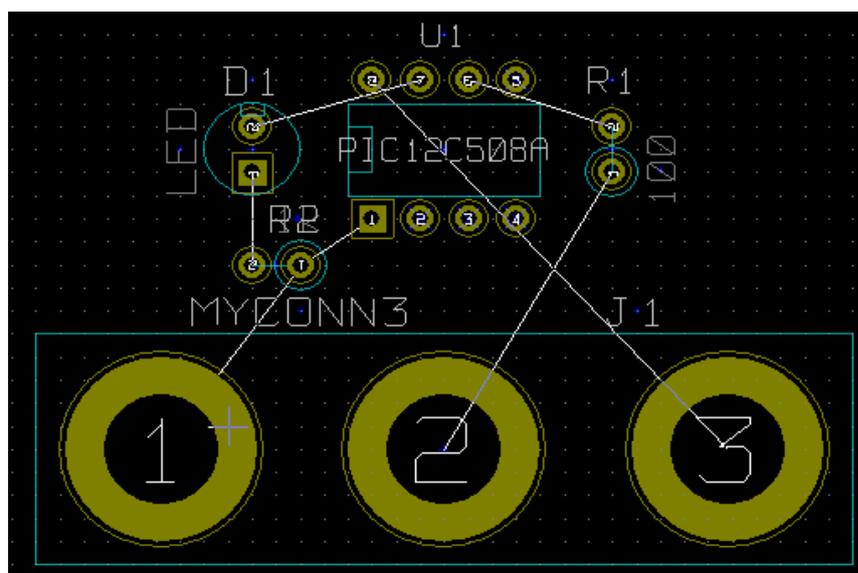
3. Пример выполнения работы

После считывания выбранного списка цепей компоненты будут расположены в верхнем левом углу, как раз над страницей, прокрутите страницу, чтобы увидеть их.

После щелчка правой клавишей на компоненте выберите “move component (переместить компонент)”, и позиционируйте его на середину страницы.

Повторите предыдущий шаг, пока все компоненты не окажутся на середине страницы.

Удостоверьтесь, что клавиша “General ratsnest not show” включена. Это отобразит ratsnest - сеть линий, показывающих, какие выводы соединены с какими. Подвигайте компоненты вокруг, пока не минимизируется количество пересечений.



PCBNEW работает на 28 различных слоях:

- 16 медных слоев (сигнальные слои для разводки дорожек)
- 12 дополнительных технических слоев.

Необходимо установить количество слоев меди и, при необходимости, их имена и атрибуты. Нужно также закрыть неиспользуемые в этой плате технические слои.

Сигнальные слои – это рабочие технологические слои, используемые при автоматической разводке печатной платы (ПП). На них формируется проводящий рисунок печатной платы – размещаются проводящие дорожки. Слой 1 - Copper или Back – это нижний сигнальный слой (слой под пайку). Слой 16 – это верхний слой установки компонент ПП Component или Front (компонентный слой). Другие слои являются внутренними (от L2 до L15).

Специальный слой контура платы зарезервирован для прорисовки контура платы (circuit board outline). Любые элементы (графика, тексты...), размещенные на этом слое, появляются на всех других слоях. Используйте этот слой только для контура платы!

Выбор активного слоя:

Выбор активного рабочего слоя может быть сделан несколькими путями:

- используя правую инструментальную панель (менеджер слоев);

- используя верхнюю инструментальную панель;
- в всплывающем окне (активизированном правой клавишей мышки);
- используя клавиши + и – (работают только для сигнальных слоев).

Проектирование ПП начинается с задания контура платы. Контур рисуется, как последовательность отрезков линий. Выберите Контур платы (Edges_pcb) в качестве активного слоя и используйте команду Добавить графические линии или полигоны (Add graphic line or polygon) для отрисовки контура: однократный щелчок в месте расположения каждого угла и двойной - для завершения контура. Платы, как правило, имеют очень точные размеры, так что может потребоваться использование отображения координат курсора при прорисовке контура. Помните, что относительные координаты могут быть обнулены в любой момент – используйте пробел – и что единицы отображения также переключаются с помощью Alt-U. Относительные координаты позволяют рисовать с очень большой точностью. При этом возможно рисовать круглые (или дугообразные) контуры:

- выберите инструмент Добавить графическую окружность или Добавить графическую дугу («Add graphic circle» или «Add graphic arc»);
- щелкните, чтобы зафиксировать центр окружности;
- отрегулируйте радиус, перемещением мышки;
- завершите рисунок повторным щелчком.

Заметьте, что исходная ширина линии контура может быть установлена в меню Настройки/Размеры, но это не будет видно, пока рисунок не отобразится в другом, чем прорисовка контура, режиме.

Размещение модулей на плате

Диалог чтения списка цепей вызывается с помощью кнопки



После считывания выбранного списка цепей компоненты будут расположены в верхнем левом углу, как раз над страницей, прокрутите

страницу, чтобы увидеть их.

После щелчка правой клавишей на компоненте выберите “move component (переместить компонент)”, и позиционируйте его на середину страницы.

Повторите предыдущий шаг, пока все компоненты не окажутся на середине страницы.

Удостоверьтесь, что клавиша “General ratsnest not show” включена. Это отобразит ratsnest - сеть линий, показывающих, какие выводы соединены с какими. Подвигайте компоненты вокруг, пока не минимизируется количество пересечений. Если требуется, выбранный модуль может также быть повернут, отражен на другую сторону платы или отредактирован.

Проект платы с размещенными модулями может выглядеть, как показано ниже:



Кроме ручного размещения редакторPCBNEW позволяет размещать модули автоматически.

Прежде, чем автоматическое размещение будет выполнено, нужно:

- создать контур платы (он может быть сложным, но он должен быть закрытым, если форма не прямоугольна);
- вручную разместить компоненты, позиции которых

предопределены (разъемы, крепежные отверстия...);

- подобным же образом, некоторые SMD-модули и критические компоненты (большие модули, например) должны быть на определенной стороне или позиции на плате, и это должно быть сделано вручную;
- после завершения всего ручного размещения эти модули должны быть зафиксированы (Locked), чтобы избежать их перемещения. В режиме размещения (Module Mode) щелкните правой клавишей мышки по модулю и выделите Блокировать модуль (Lock Module) во всплывающем меню. Это может быть также сделано в свойствах модуля через всплывающее меню Посадочное место/Править;
- затем может быть выполнено автоматическое размещение. В режиме размещения щелкните правой клавишей мышки и выберите Глобальное перемещение и размещение (Global Move and Place) – затем Авторазместить все модули (Autoplace All Modules).

В процессе автоматического размещения, если требуется, PCBNEW может оптимизировать ориентацию модулей.

Разводка печатной платы

Разводка (трассировка) соединений на печатной плате (PCB) выполняется нанесением на рабочих слоях платы между заданными контактами модулей проводящих дорожек с заданными параметрами ширины и зазоров от других элементов платы (контура платы, соседних проводников, контактных площадок, переходных отверстий, возможных текстовых надписей).

Для начала сеанса разводки платы нужно выставить следующие параметры:

- DRC включен (наличие процедуры контроля правил

проектирования);

- Показать связи модуля (наличие отображения соединений модуля);
- Автоудаление дорожек (Tracks Auto Del): при изменении дорожек старые будут автоматически стираться, если они являются лишними;
- Дорожки только 45град. (Tracks 45 Only): для дорожек проводников допустимы направления в 0, 45 и 90 градусов;
- Сегменты только 45 град. (Segments Only 45): Сегменты могут идти под прямыми углами или диагонально под 45 градусов (другие углы недопустимы);
- АвтоПАН (автопанорама) — раздвижение горизонта экрана при достижении его границы;
- Дорожки сдвоенными сегментами (Double Segm Track): при создании дорожек будут выводиться два сегмента.

Также возможно задать параметры притяжения:

- Притягивающая контактная площадка (Magnetic Pads): графический курсор притягивается к центру контактной площадки, когда он находится в площади площадки;
- Притягивающая дорожка (Magnetic Tracks): графический курсор притягивается к оси дорожки.

Далее следует установить параметры разводки. Выбор соответствующего диалога по команде из главного меню программы Настройка правил / Правила проектирования (Design Rules / Design Rules).

Типовые параметры для различных классов ПП

Ширина дорожки (Track width)

Используйте наибольшее возможное значение и согласуйте с данными

минимальными размерами:

Единицы	CLASS 1	CLASS 2	CLASS 3	CLASS 4	CLASS 5
mm	0,8	0,5	0,4	0,25	0,15
mils	310	20	16	10	6

Зазоры (Clearances)

Единицы	CLASS 1	CLASS 2	CLASSE3	CLASS 4	CLASS 5
mm	0,7	0,5	0,35	0,23	0,15
mils	27	20	14	9	6

Обычно минимальные зазоры подобны минимальной ширине

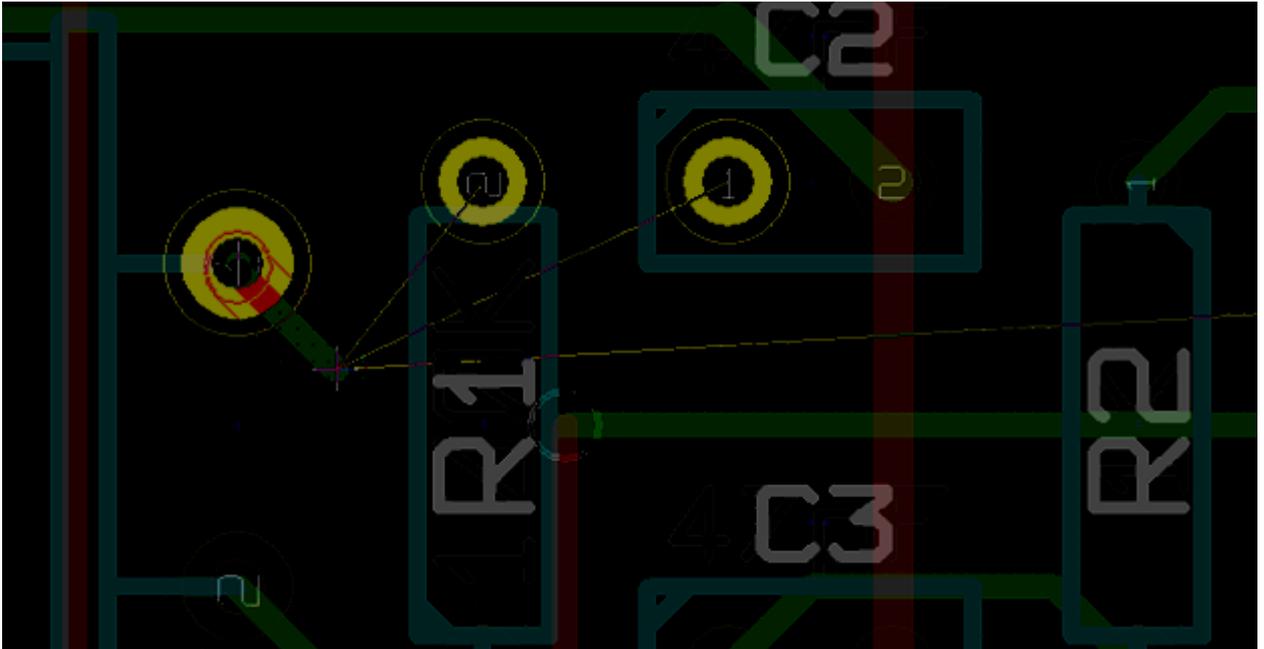
проводников платы.

Пример:

- Зазоры: 0.35mm (0.0138 inches).
- Ширина дорожек: 0.8mm (0.0315 inches).
- Диаметр площадок для микросхем и отверстий: 1.91mm (0.0750 inches).
- Диаметр площадок для дискретных компонент: 2.54mm (0.1 inches).
- Ширина шины (Ground): 2.54mm (0.1 inches).

Часто рекомендуется ручная разводка соединений платы, поскольку она остается единственным методом, сохраняющим контроль за приоритетами разводки. Например, предпочтительно начинать с разводки дорожек питания, сделав их широкими и короткими, и поддерживая аналоговые и цифровые входы хорошо разделенными. Затем разводятся дорожки чувствительных сигналов.

Функция размещения дорожек на печатной плате вызывается командой «Add Tracks an vias» на правой панели.



Иногда на поверхности ПП не хватает места для размещения проводящей дорожки без пересечений с другими дорожками. В этом случае ее можно перевести на другую сторону ПП при помощи размещения переходного отверстия. Переходное отверстие может быть вставлено только в процессе разводки дорожки: через выпадающее меню; с помощью “горячей” клавиши **V**; при переключении трассы на другой проводящий слой, используя “горячую” клавишу.

4. Содержание отчета

Отчет оформляется каждым студентом самостоятельно. Защита проходит в начале каждого следующего занятия с демонстрацией выполненной работы на ПК. Студент, не подготовивший или не защитивший отчет по работе, к следующей лабораторной работе не допускается. Отчет включает в себя: Титульный лист; Цель работы; Результат выполнения работы; Выводы по работе.

5. Контрольные вопросы

1. Какую функцию выполняет утилита Cvrpcb?
2. Каковы возможности редактора печатных плат?
3. Для чего предназначен редактор PCBnew?
4. Опишите основные этапы выполнения данной работы.

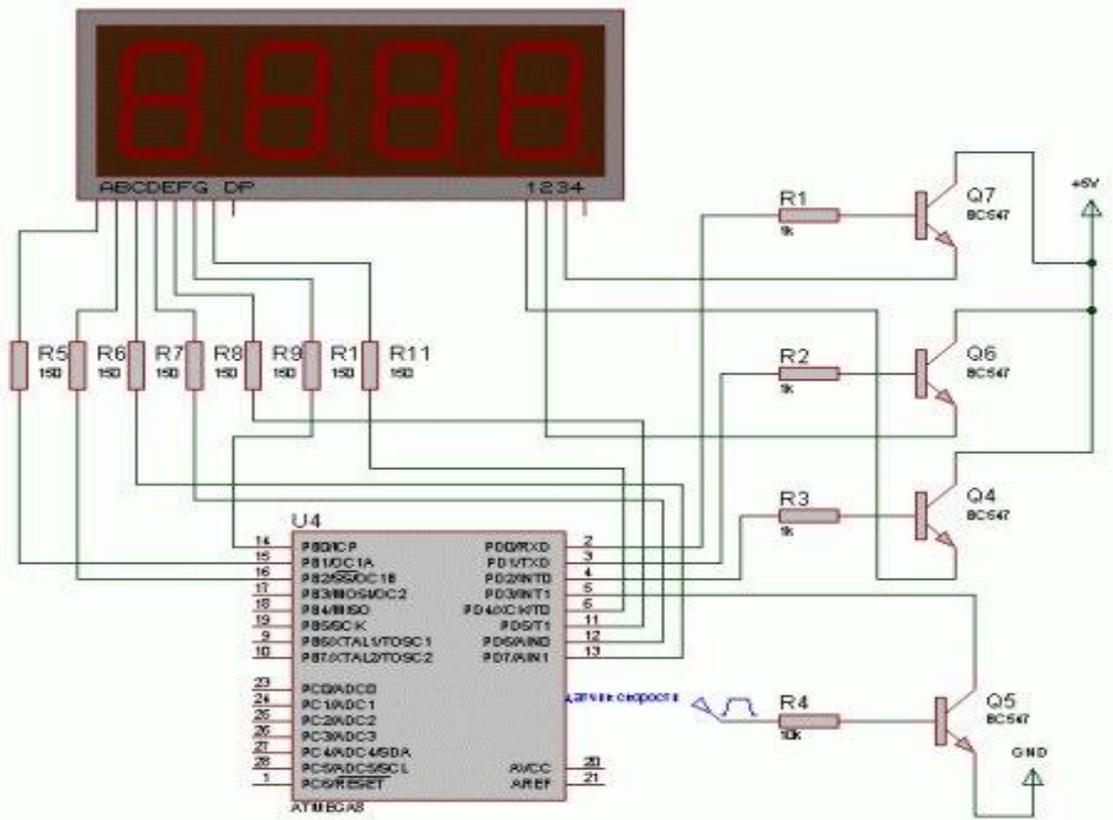
5. Основные требования при размещении элементов на печатной плате.
6. Основные требования к размещению проводников на печатной плате.

Литература

1. ГОСТ Р 53429-2009. Платы печатные. Основные параметры конструкции. – Москва: Стандартинформ, 2010. – 12с.
2. ГОСТ Р 51040. Платы печатные. Шаги координатной сетки. – Москва: ИПК Изд-во стандартов, 1997. – 7 с.
3. <http://www.kicad-pcb.org/display/KICAD/KiCad+Documentation>
4. <http://www.kicadlib.org/>

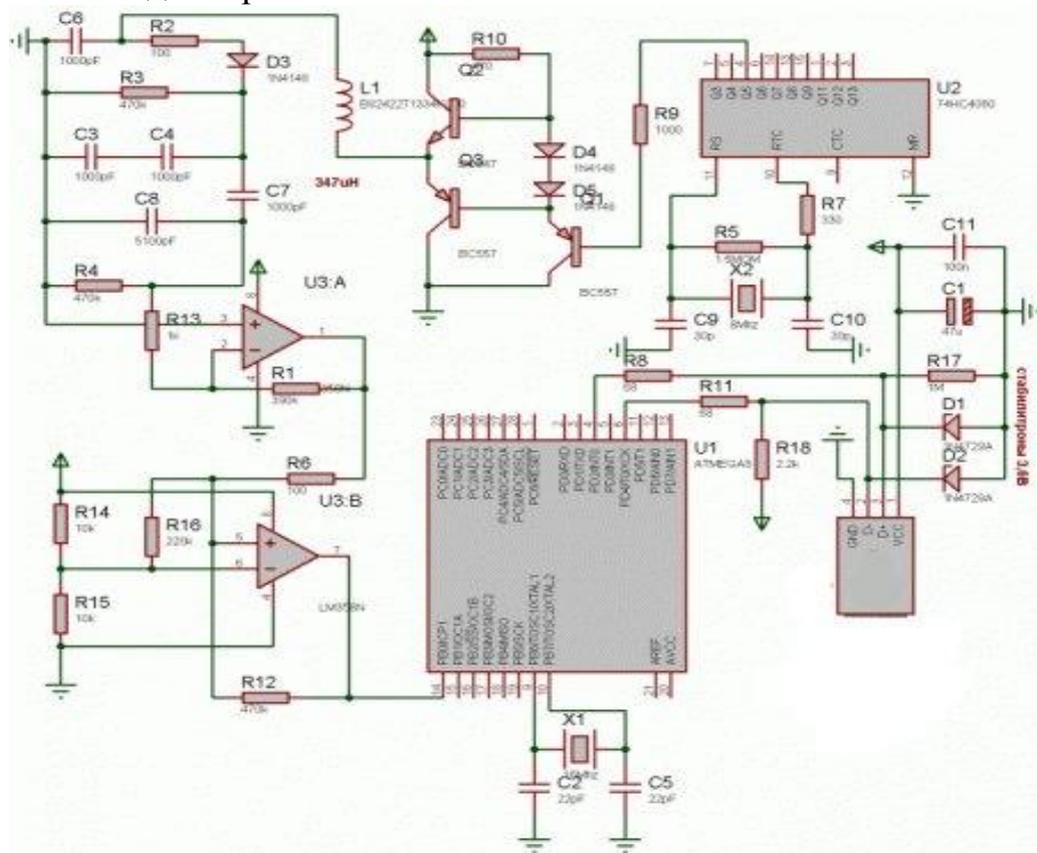
Варианты заданий для выполнения лабораторных работ:

1



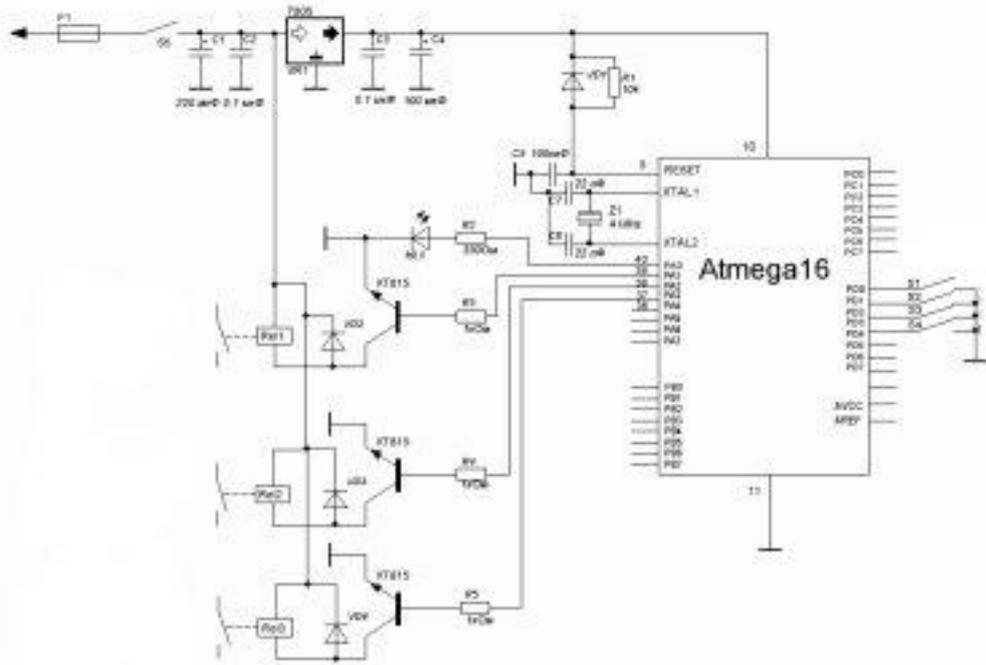
Электронный спидометр

2



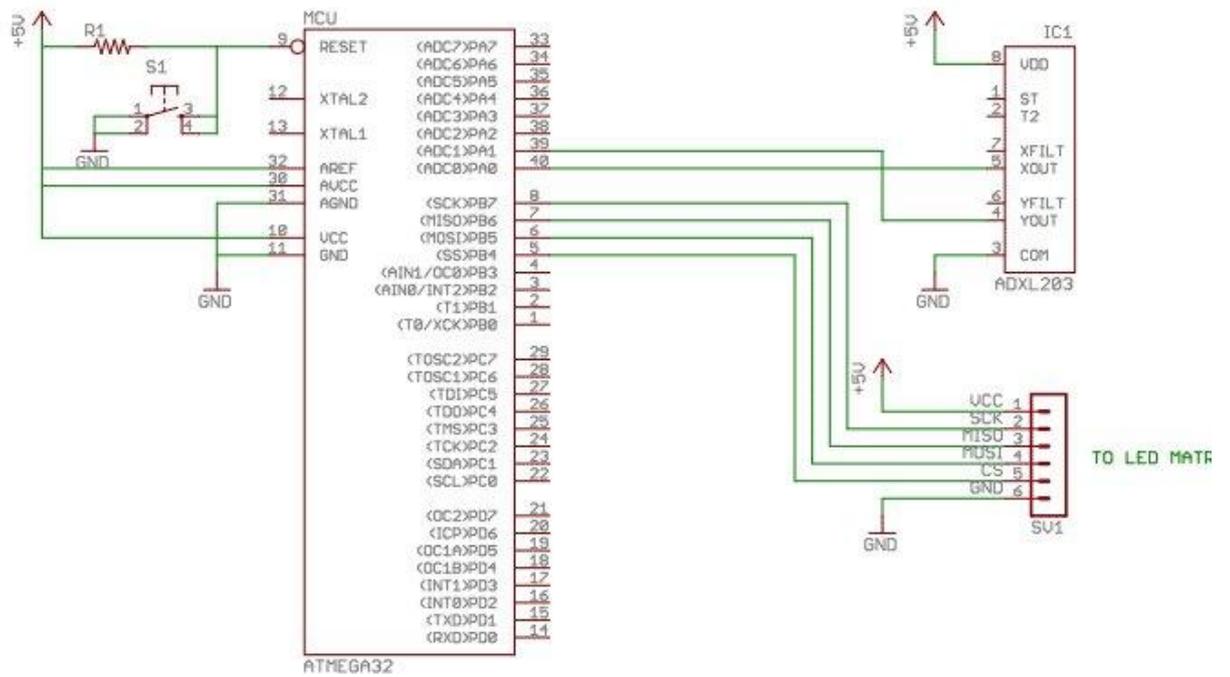
Считыватель RFID ключей

5



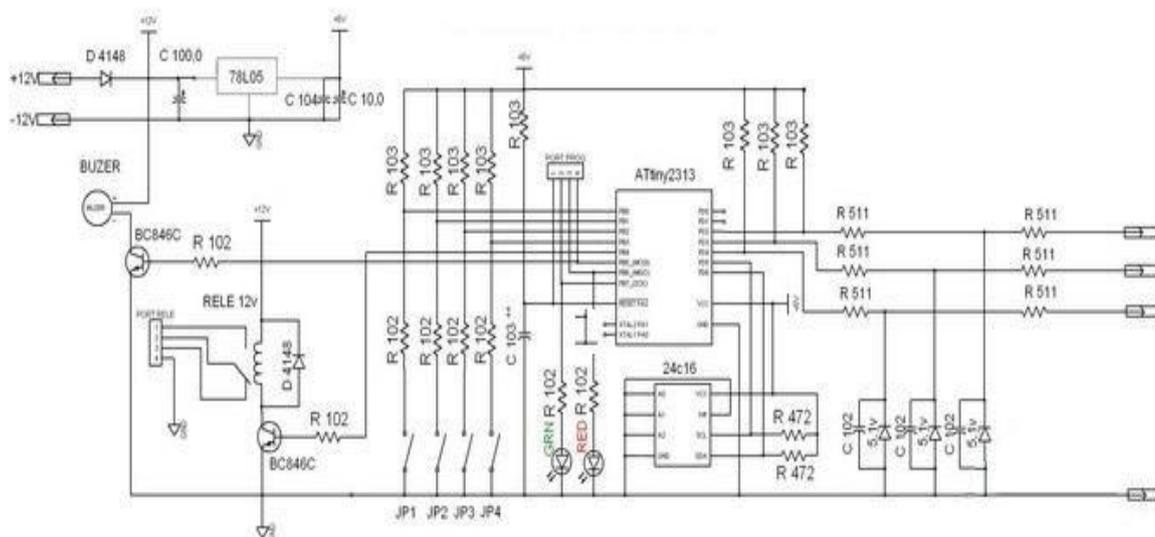
Автомобильная сигнализация с GSM

6



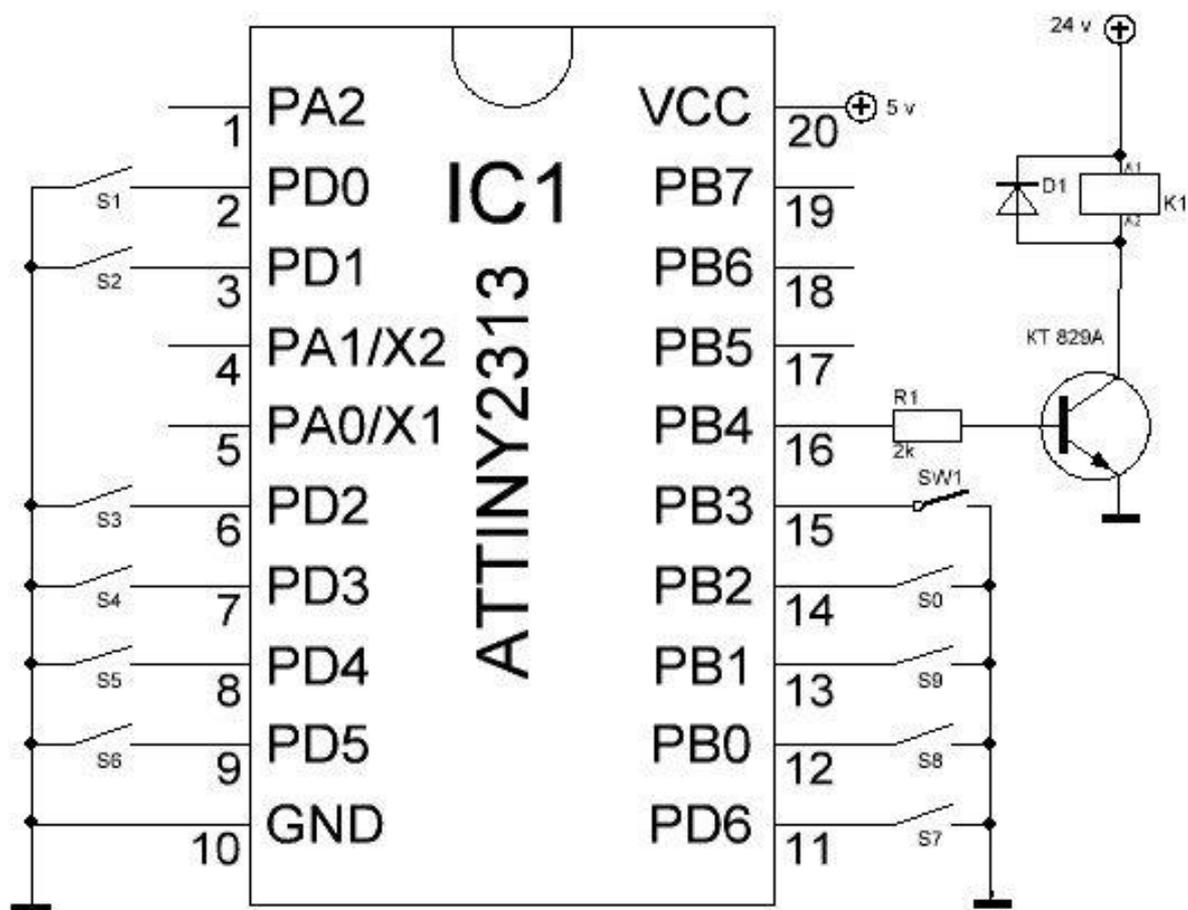
Игра «Пинг-понг»

9



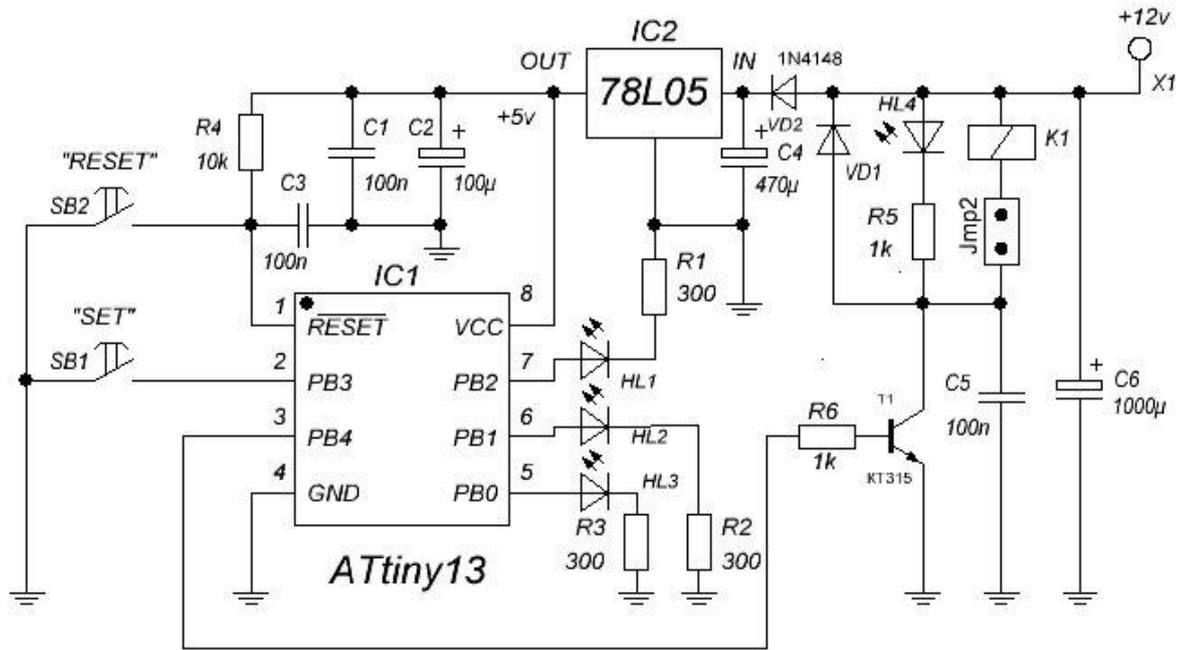
Контроллер доступа на электронных ключах

10



Кодовый замок

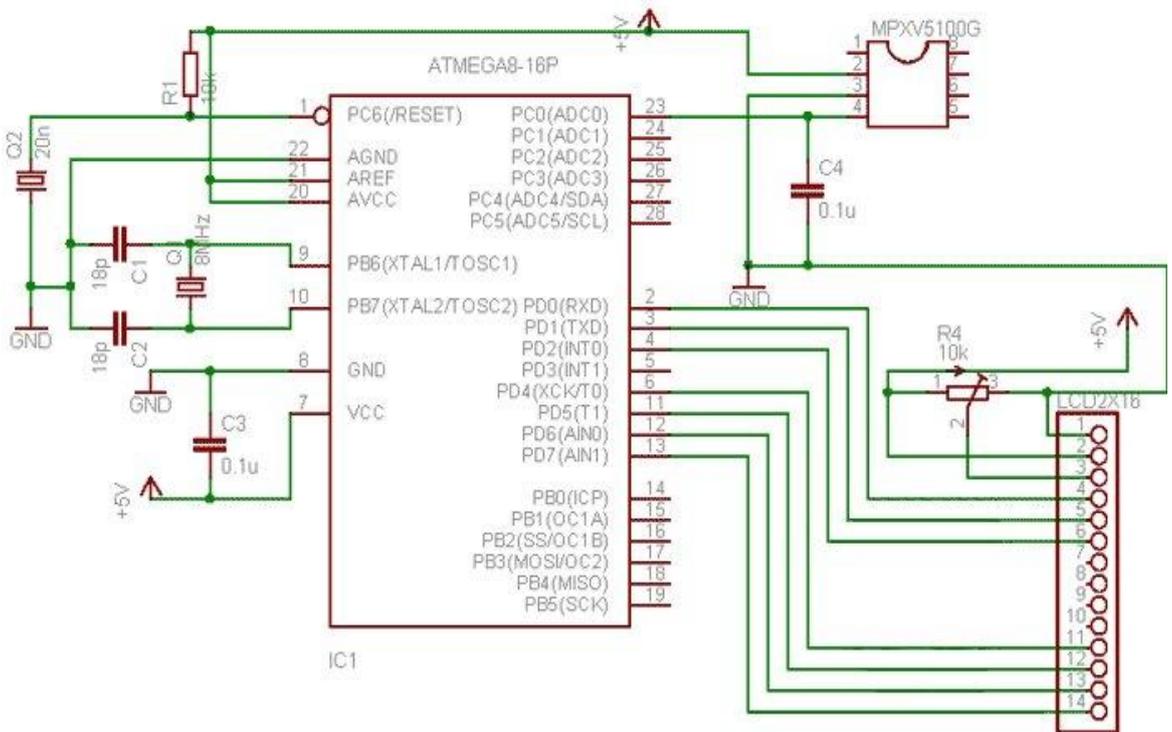
1
1



Кодовый замок на 3 числа, введение одной кнопкой.
Значение каждого из 3-х заданных чисел от 1 до 225.

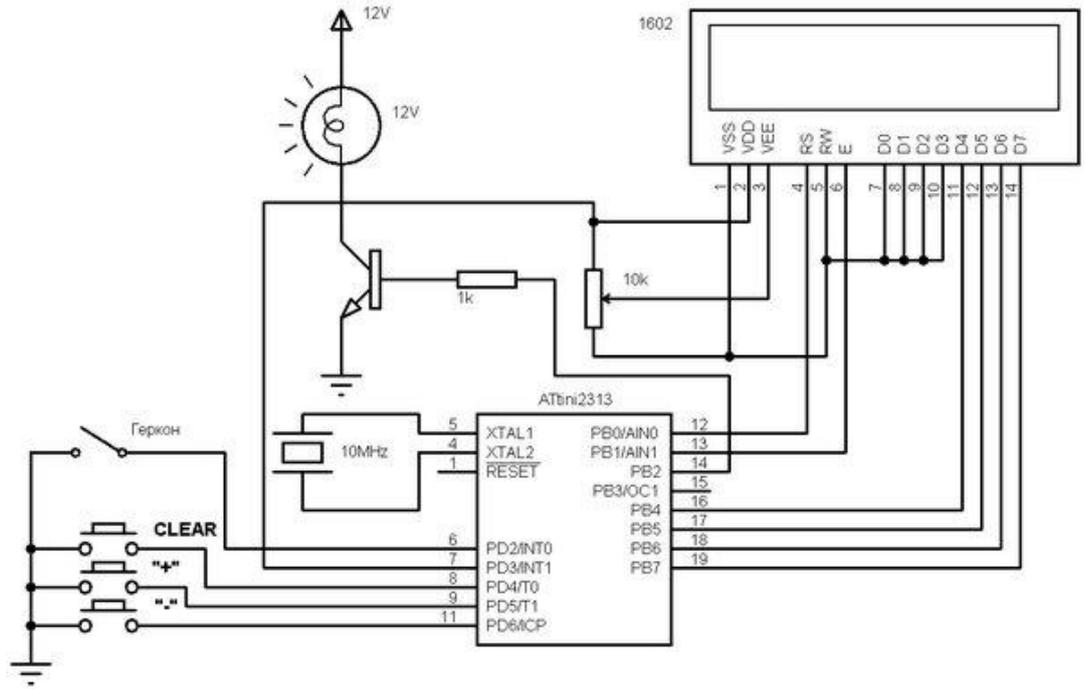
Кодовый замок с одной кнопкой

1
2



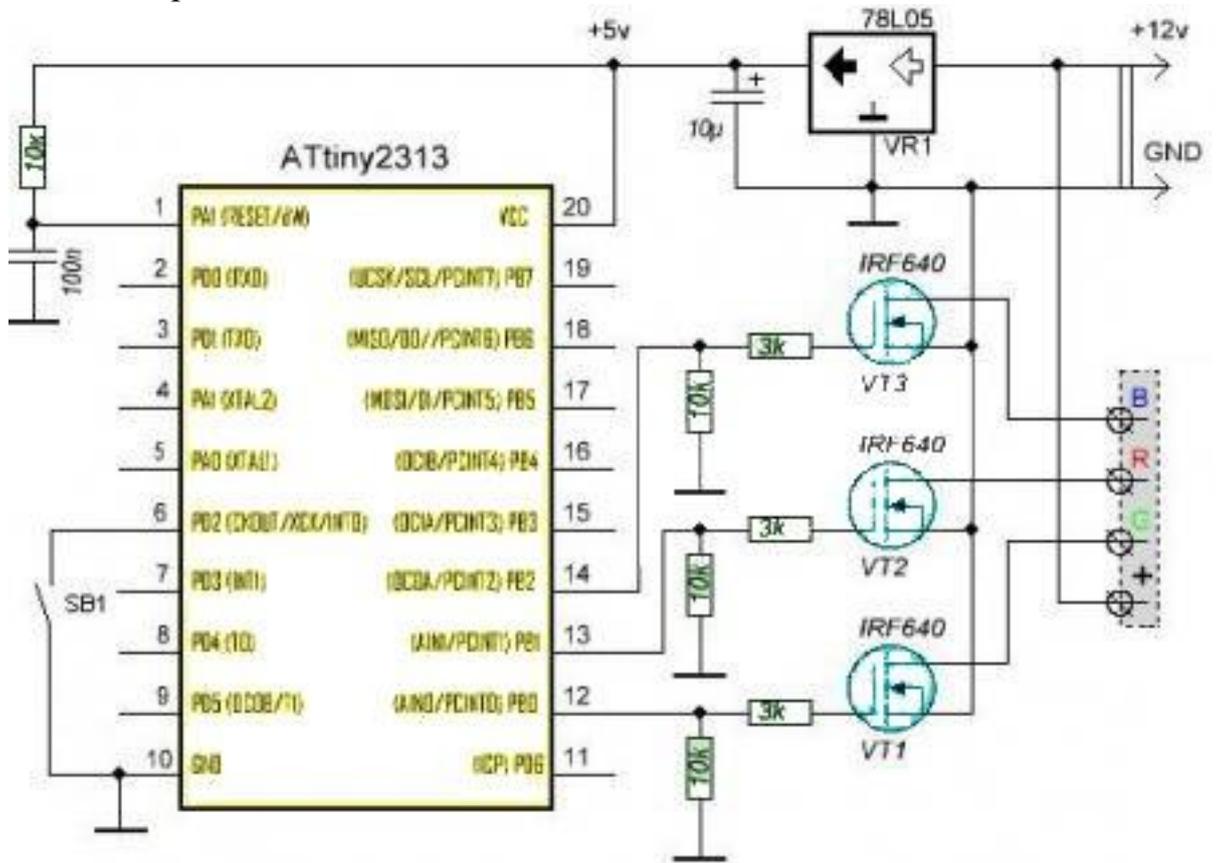
Измеритель давления

1
3

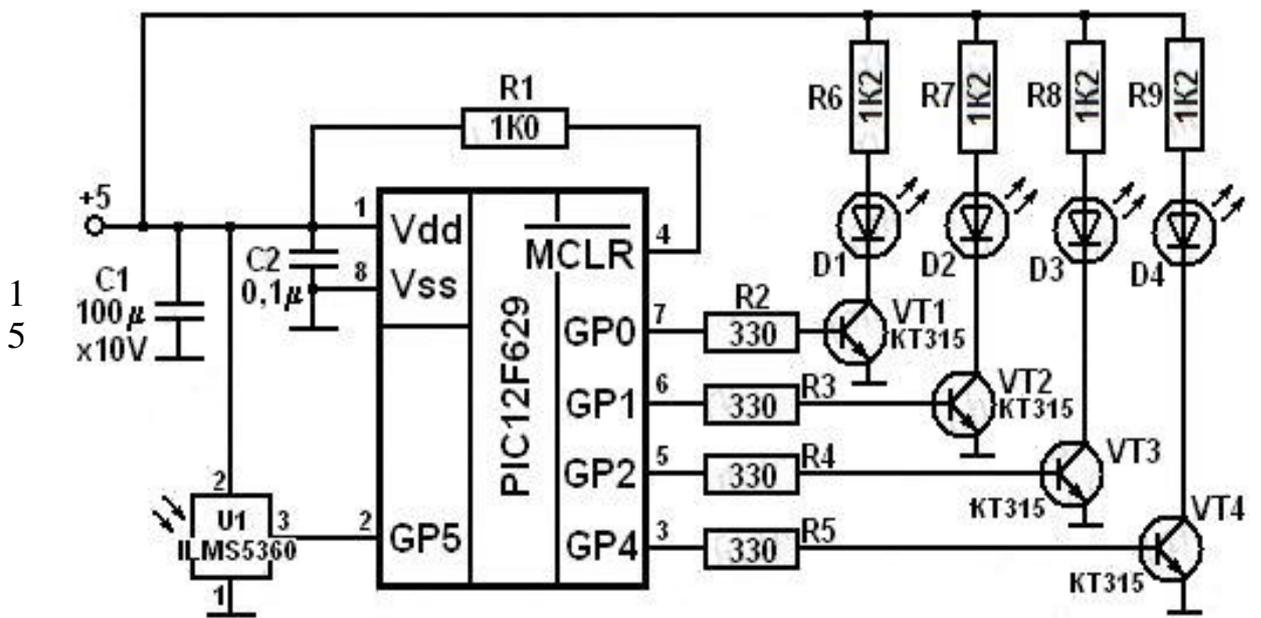


Велоспидометр

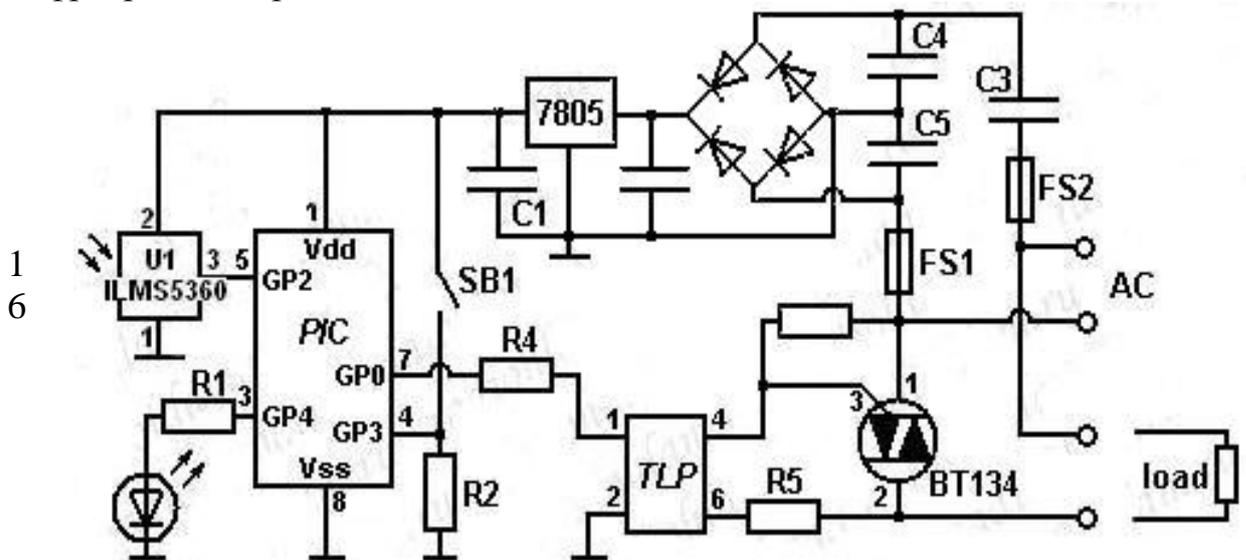
1
4



Контроллер светодиодной ленты



Инфракрасный приемник



Дистанционное управление освещением

Оглавление

Лабораторная работа №1	4
Знакомство с САПР печатных плат KiCAD. Создание простой печатной платы.	4
Лабораторная работа №2.....	17
Создание электронного компонента для библиотеки KiCAD.	17
Лабораторная работа №3.....	29
Создание схемы электрической принципиальной в САПР KiCAD.....	29
Лабораторная работа №4.....	38
Создание списка цепей и подбор посадочных мест компонентов.....	38
Лабораторная работа №5.....	42
Создание печатных плат в САПР KiCAD.....	42
Литература.....	56
Приложение 1	57