

Владимирский государственный университет

В. П. ГАЛАС

**ПРОЕКТИРОВАНИЕ ПЕЧАТНЫХ ПЛАТ
В САПР ALTIUM DESIGNER**

Лабораторный практикум

Владимир 2026

Министерство науки и высшего образования Российской Федерации
Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Владимирский государственный университет
имени Александра Григорьевича и Николая Григорьевича Столетовых»

В. П. ГАЛАС

ПРОЕКТИРОВАНИЕ ПЕЧАТНЫХ ПЛАТ В САПР ALTIUM DESIGNER

Лабораторный практикум

Электронное издание



Владимир 2026

ISBN 978-5-9984-2245-4

© ВлГУ, 2026

УДК 004.032.2

ББК 32.844.1

Рецензенты:

Доктор технических наук, профессор
профессор кафедры автоматизации, мехатроники и робототехники
Владимирского государственного университета
имени Александра Григорьевича и Николая Григорьевича Столетовых
А. А. Кобзев

Кандидат технических наук
инженер НПФ «Электротехника: наука и практика»
Ю. В. Тихонов

Издается по решению редакционно-издательского совета ВлГУ

Галас, В. П.

Проектирование печатных плат в САПР Altium Designer [Электронный ресурс] : лаб. практикум / В. П. Галас ; Владим. гос. ун-т им. А. Г. и Н. Г. Столетовых. – Владимир : Изд-во ВлГУ, 2026. – 140 с. – ISBN 978-5-9984-2245-4. – Электрон. дан. (7,67 Мб). – 1 электрон. опт. диск (CD-ROM). – Систем. требования: Intel от 1,3 ГГц ; Windows XP/7/8/10 ; Adobe Reader ; дисковод CD-ROM. – Загл. с титул. экрана.

Подробно рассматриваются ключевые аспекты работы с одной из самых распространенных систем автоматизированного проектирования – Altium Designer. Содержит три лабораторные работы, охватывающие весь процесс проектирования печатной платы – от создания электрической схемы и топологии до подготовки конструкторской документации и 3D-моделей.

Предназначен для студентов вузов направления подготовки 27.04.04 – Управление в технических системах, а также преподавателей высших и средних специальных учебных заведений.

Рекомендовано для формирования профессиональных компетенций в соответствии с ФГОС ВО.

Ил. 149. Библиогр.: 8 назв.

ISBN 978-5-9984-2245-4

© ВлГУ, 2026

ОГЛАВЛЕНИЕ

ПРЕДИСЛОВИЕ.....	5
ВВЕДЕНИЕ В САПР ALTIUM DESIGNER	6
Лабораторная работа № 1. СОЗДАНИЕ НОВОГО ПРОЕКТА, БИБЛИОТЕК И КОМПОНЕНТОВ	14
1.1. Краткие теоретические сведения	14
1.2. Создание нового проекта	16
1.3. Создание библиотеки символов	18
1.4. Создание библиотеки посадочных мест	25
1.5. Создание интегрированной библиотеки.....	38
1.6. Использование существующих библиотек	42
1.7. Создание компонента (графики УГО логического элемента в корпусе <i>DIP</i>)	44
1.8. Порядок выполнения работы.....	55
Лабораторная работа № 2. СОЗДАНИЕ ЭЛЕКТРИЧЕСКОЙ СХЕМЫ	56
2.1. Краткие теоретические сведения	56
2.2. Настройка рабочей среды и проекта.....	58
2.3. Создание схемы.....	60
2.4. Проверка схемы и исправление ошибок	69
2.5. Порядок выполнения работы	73
Лабораторная работа № 3. СОЗДАНИЕ ПЕЧАТНОЙ ПЛАТЫ И КОНСТРУКТОРСКОЙ ДОКУМЕНТАЦИИ	74
3.1. Краткие теоретические сведения	74
3.2. Создание заготовки печатной платы	75
3.3. Компоновка и трассировка соединений (интерактивная и автоматическая)	85

3.4. Подготовка файлов для производства печатных плат	101
3.5. Оформление конструкторской документации и печать проекта	108
3.6. Порядок выполнения работы.....	119
ЗАКЛЮЧЕНИЕ.....	120
СПИСОК ИСПОЛЬЗОВАННОЙ ЛИТЕРАТУРЫ	121
СПИСОК РЕКОМЕНДУЕМОЙ ЛИТЕРАТУРЫ	122
ПРИЛОЖЕНИЯ	123
СЛОВАРЬ ТЕРМИНОВ И ОБОЗНАЧЕНИЙ	138

ПРЕДИСЛОВИЕ

Современное электронное оборудование требует высококачественного проектирования печатных плат, которое выступает основой функционирования всей системы. В условиях стремительного технологического прогресса и усложнения электронных устройств использование автоматизированных систем проектирования становится ключевым фактором успешной реализации проектов. Один из наиболее распространенных и мощных инструментов для проектирования печатных плат – *Altium Designer (AD)*.

Цель лабораторного практикума – помощь студентам и всем заинтересованным специалистам в освоении процесса проектирования печатных плат с использованием *Altium Designer*. В издании рассмотрены основные принципы, методы и техники проектирования в названной среде, даны практические рекомендации, позволяющие упростить создание проектов и повысить их качество.

В практикуме освещаются такие важные аспекты, как настройка окружения систем автоматизированного проектирования (САПР), проектирование схем, создание топологии печатной платы, подготовка документации и разработка 3D-моделей. Акцентируется внимание на лучших практиках и возможных ошибках, которых стоит избегать при проектировании, а также на принципах работы с различными типами печатных плат.

Автор надеется, что практикум станет полезным инструментом в обучении и практической деятельности, а полученные знания позволят студентам успешно разрабатывать печатные платы, соответствующие современным требованиям и стандартам. Увлекательный и творческий процесс проектирования открывает безграничные возможности для реализации идей в мире электроники.

ВВЕДЕНИЕ В САПР ALTIUM DESIGNER

Altium Designer – это программная платформа австралийской компании *Altium* для проектирования печатных плат (*PCB*) и разработки электронных схем. Предшественником этого продукта была САПР *P-CAD*, позднее – *Protel*. Эта система широко используется инженерами и дизайнерами в различных отраслях, включая промышленную электронику, автомобилестроение, потребительскую электронику и медицинские устройства, для разработки сложных электронных приборов. Последняя версия этого продукта (*Altium Designer 25.5.2*) легла в основу лабораторного практикума.

Некоторые ключевые особенности *Altium Designer* [5]:

1. **Инструменты для схемотехнического проектирования.** Позволяют создавать электронные схемы, упрощают работу с компонентами и их соединениями.

2. **Проектирование печатных плат.** Интуитивно понятный интерфейс для размещения компонентов, прокладки дорожек и создания слоев печатной платы.

3. **3D-визуализация.** Возможность просмотра проектируемых плат в 3D-формате, что помогает лучше понять размещение компонентов и избежать ошибок.

4. **Библиотеки компонентов.** Широкий выбор готовых библиотек с электронными компонентами, облегчающий процесс проектирования.

5. **Интеграция с другими инструментами.** *Altium Designer* позволяет интегрироваться с различными системами управления данными и обеспечивать совместную работу над проектами.

6. **Правила проектирования.** Возможность задать правила и ограничения, что помогает избежать ошибок при проектировании.

Основные инструменты и возможности *Altium Designer*:

1. Редактор схем (*Schematic Editor*):

- позволяет создавать электрические схемы любой сложности;
- выполняет смешанное цифровое и аналоговое моделирование;
- содержит библиотеки с более чем 90 тыс. моделей компонентов, включая 3D-модели, *SPICE*- и *IBIS*-модели.

2. Редактор печатных плат (*PCB Editor*):

- располагает мощным инструментарием для размещения компонентов и трассировки проводников;
- включает интуитивную систему установления правил проектирования;
- поддерживает работу с механическими компонентами в формате *STEP* для интеграции с *CAD*-системами.

3. Редактор библиотек:

- содержит более 80 тыс. компонентов с регулярными обновлениями;
- имеет возможность импорта библиотек из САПР *P-CAD* и создания собственных библиотек.

4. Инструменты трассировки:

- учитывают современные требования к трассировке, включая дифференциальные пары и высокочастотные участки;
- используют встроенный автоматический трассировщик *Situs*.

5. Моделирование:

- поддержка симулятора электронных схем *SPICE* для смешанного моделирования;
- методы анализа, включая вариационный анализ и метод Монте-Карло.

6. Возможности импорта:

- поддержка импорта проектов из различных форматов (*PCAD*, *OrCAD*, *PADS*, *DxDesigner*, *Allegro PCB*).

7. Работа с 3D-моделями:

- интеграция *ECAD-MCAD* через *STEP*-формат для совместного проектирования.

8. **Формирование выходной документации:**

- генерация документов в различных форматах (*ODB++*, *Gerber*, *NC Drill* и др.);

- создание спецификаций и отчетов (*Bill of Materials*).

Типы создаваемых проектов:

- **Проект печатной платы (*PCB Project*)** включает схемы и правила проектирования со стандартными выходными форматами.

- **Проект ПЛИС (*FPGA Project*)** состоит из документов для программирования ПЛИС с использованием специализированного языка *HDL*.

- **Интегрированная библиотека** объединяет графические обозначения и модели.

- **Встроенный проект (*Embedded Project*)** представляет собой программные приложения для микроконтроллеров, написанные на языке *C* или Ассемблер.

- **Проект ядра (*Core Project*)** выполняет подготовку логической части проекта ПЛИС.

- **Скрипт-проект (*Script Project*)** осуществляет программирование объектов через интерфейс *API*.

Основные используемые термины:

Компонент – объект проекта (включая все модели).

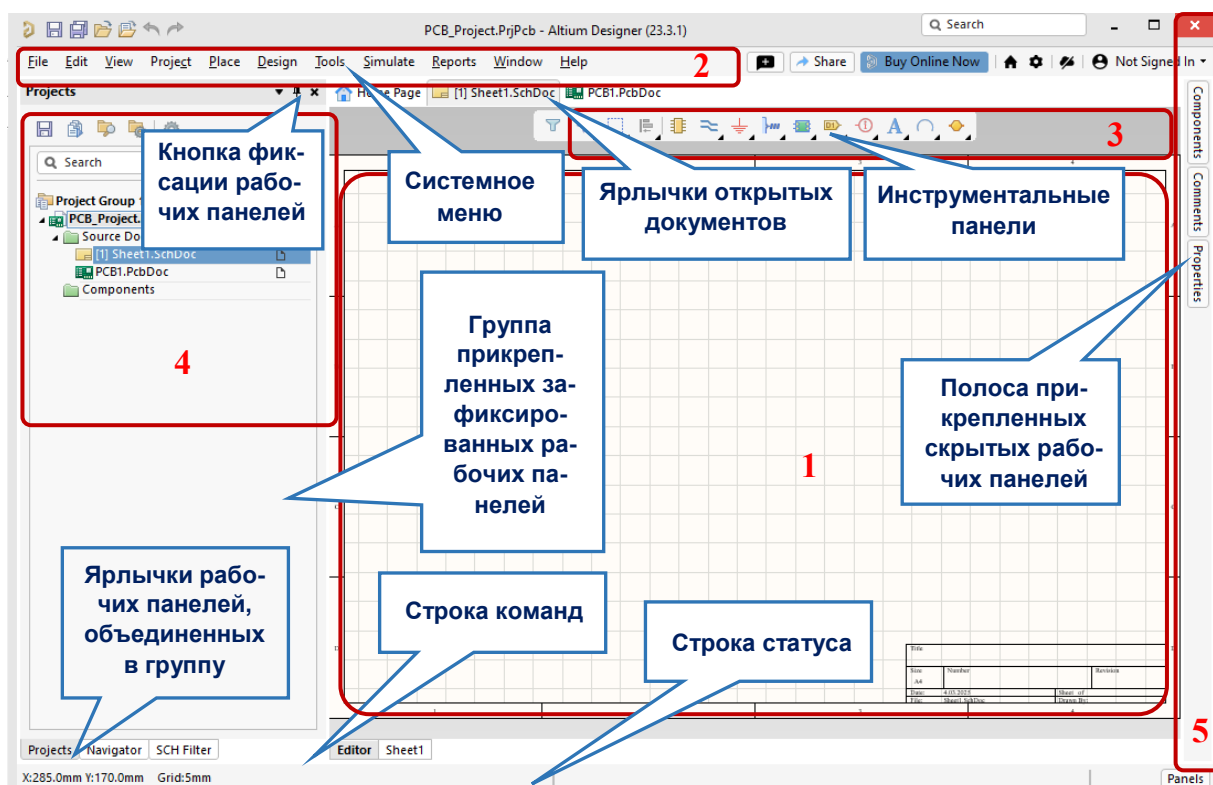
Символ – графическое обозначение компонента.

Часть (секция) – отдельные секции в многосекционных компонентах.

Модель – представление компонента для различных применений.

Посадочное место (*Footprint*) – модель для монтажа компонента на плате.

Для первичной настройки программы, необходимой для выполнения лабораторных работ, важно иметь общее представление об интерфейсе программы.



Рабочая область *Altium Designer*

Рассмотрим основные области и панели окна *Altium Designer* [4].

1. Рабочее пространство, в котором отображаются открытые документы и ведется вся работа.

2. Меню команд:

- *File* – создание, открытие, сохранение проектов и документов;
- *Edit* – стандартные функции редактирования (копировать, вставить, отменить);
- *View* – настройка отображения элементов интерфейса;
- *Project* – работа с проектами (добавление файлов, компиляция);
- *Place* – установка элементов, связей, шин, портов и пр.;
- *Tools* – различные утилиты (например, генерация отчётов, проверки);
- *Simulate* – запуск симуляции (имитации работы системы);
- *Design* – команды для трассировки и работы со схемами *PCB*;
- *Reports, Window, Help* – отчёты, управление окнами, справка.

3. Панель инструментов (*Toolbar*), в которой собраны основные инструменты для работы (быстрые кнопки, разные для используемых редакторов схем, печатных плат или компонентов). Инструменты и

меню команд выбираются в зависимости от включенного документа в рабочей области. Для их выбора используются вкладки сверху над рабочей областью.

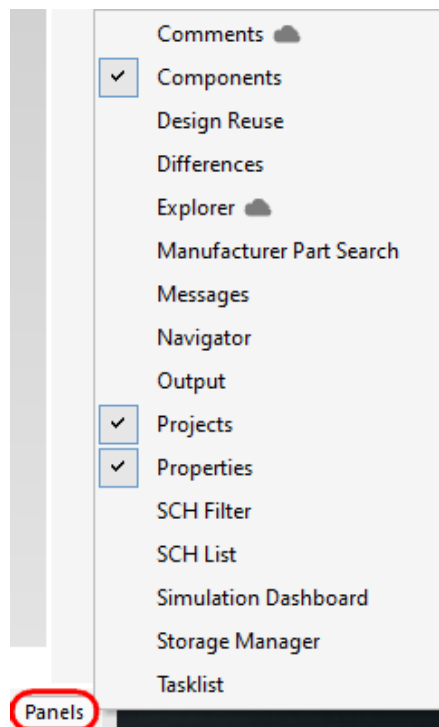
4. Панель *Projects*, содержащая дерево проекта:

- файлы схем (*.SchDoc);
- печатные платы (*.PcbDoc);
- библиотеки (*.SchLib, *.PcbLib);
- конфигурационные файлы (*Output Job*, *BOM* и т. д.).

Здесь можно создавать и удалять файлы, а также компилировать проект.

5. Панель свойств *Properties* (привязана справа от рабочей области). Это контекстно зависимая панель, которая показывает свойства выбранного объекта (элемента схемы, дорожки, компонента). Здесь можно редактировать параметры, координаты, слой, стили линий, названия. В панели свойств представлено большое количество контекстно зависимых панелей. Все панели можно вызвать с помощью кнопки *Panels* в правом нижнем углу рабочего пространства.

Доступ к панелям также можно получить через меню команд в верхнем левом углу интерфейса программы (*View/Panels*).



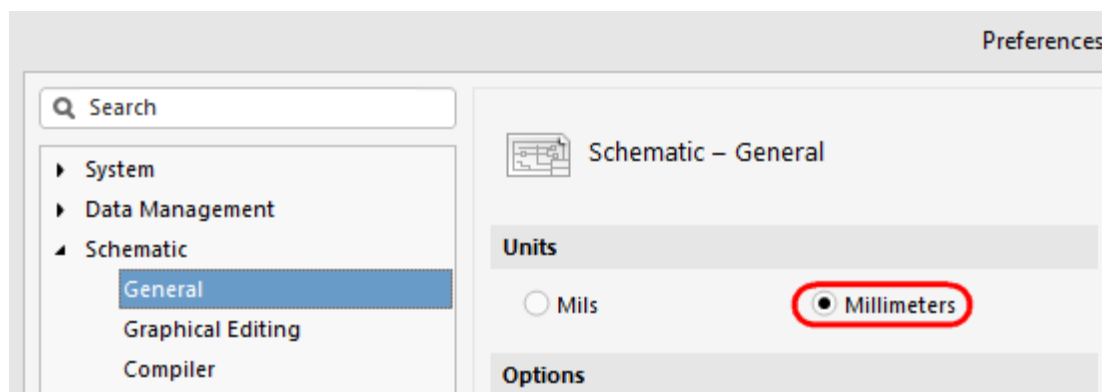
Выбор необходимых панелей с помощью кнопки *Panels*

Для задания нужных параметров в общих настройках программы необходимо нажать левой кнопкой мыши на «шестерёнку», которая находится в верхнем правом углу интерфейса программы – откроется панель *Preferences*.



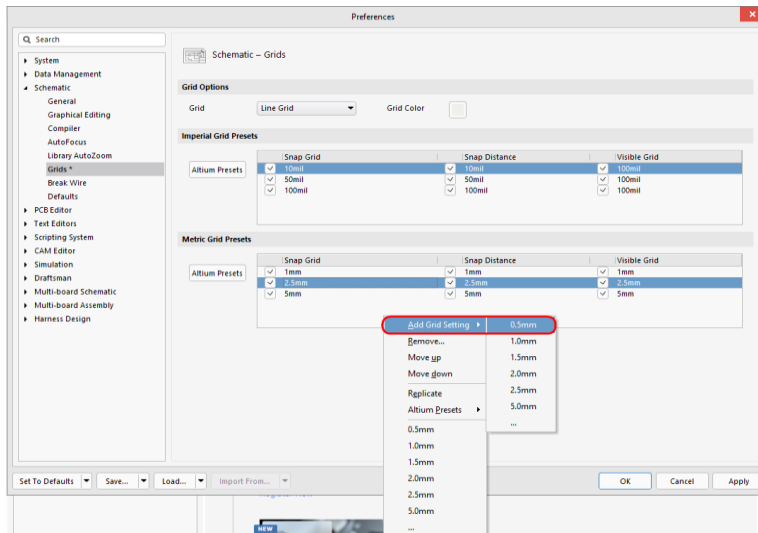
Системные настройки *AD*

В панели *Preferences* необходимо настроить редактор УГО (УГО – условное графическое обозначение). Он расположен в разделе *Schematic*. В нем находятся подразделы, которые относятся к редактору *SCH*, т. е. данные настройки будут использоваться во всех документах электрических схем и библиотек УГО. Нужно выбрать единицы измерения, которые будут применяться по умолчанию ко всем новым документам. Это самая первая настройка в первом разделе *General* – следует переключить на миллиметры.

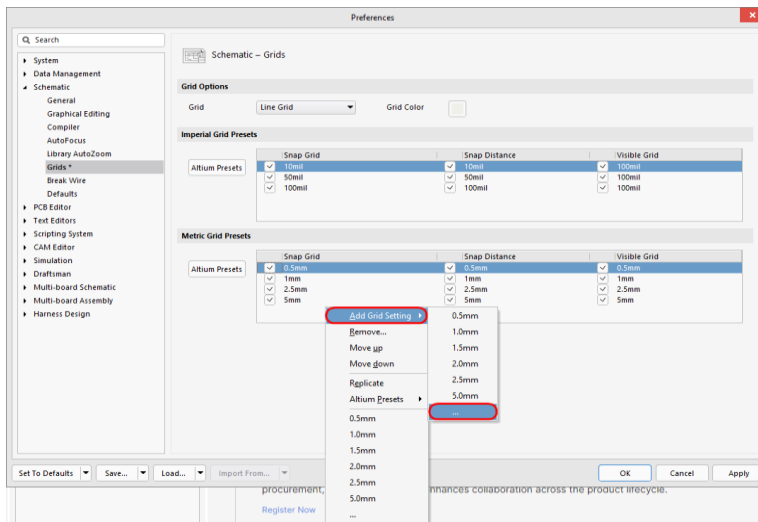


Настройка единиц измерения

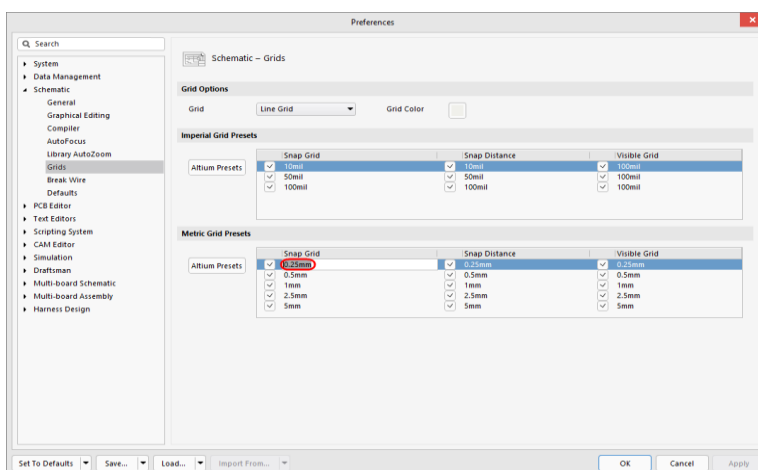
Далее необходимо настроить сетку, которая будет использоваться во всех документах *SCH* раздела *Grids*. Для этого в разделе *Schematic* и подразделе *Grids* необходимо добавить сетки 0.25 и 0.5 в настройке *Metric Grid Presets*. Для этого щелкните правой кнопкой мыши (ПКМ) по пустому месту в таблице и выберите опцию *Add Grid* и 0.5. Для того чтобы добавить сетку 0.25, необходимо в этой опции выбрать «...», после этого в выделенной ячейке запишите указанное значение сетки (0.25 мм) и выполните эту замену во всей строке таблицы.



a)



б)



в)

Настройка сетки: а – выбор сетки 0,5; б – выбор сетки 0,25;
в – установка выбранной сетки во всей строке таблицы

Для активации светлой темы окон *Altium Designer* необходимо выполнить команду *Setup system preference* (или шестерня в верхнем правом меню рабочей области *Altium Designer*)/*system/view/UI Theme/Current/Altium LightGray*.

Для включения русскоязычной версии (что не рекомендуется, так как в большинстве документации по *Altium Designer* применяют английские обозначения) следует выполнить последовательность действий: *Setup System Preferences/System/General/Localization/установка галочки в квадратном окне/Use Localized resources/Apply/ОК*. Заметим, что русский перевод меню выполнен не всегда качественно и не для всех команд.

Лабораторная работа № 1. СОЗДАНИЕ НОВОГО ПРОЕКТА, БИБЛИОТЕК И КОМПОНЕНТОВ

1.1. Краткие теоретические сведения

Новый проект в *Altium Designer* – это основа для разработки электронных схем и печатных плат. Отправной точкой для каждого проекта, созданного с помощью этого инструмента, служит ключевой файл – файл проекта, в котором хранятся структура и все файлы, которые к нему относятся [3].

Проект *AD* включает набор проектных документов, которые определяют шаги по реализации того или иного продукта, например набор файлов схем и печатных плат, требуемых для производства изделия, и т. д.

Библиотеки в *AD* играют главную роль в процессе проектирования печатных плат, так как содержат информацию о компонентах, схемах и их взаимосвязях.

В *Altium Designer* используются шесть основных типов библиотек, каждая из которых обладает своей спецификой и назначением.

1. Библиотеки компонентов (*Component Libraries*):

- содержат информацию о характеристиках компонентов, таких как значения, размеры, типы выводов и другие параметры;
- могут быть встроенными (включенными в *Altium*) и пользовательскими (созданными пользователями или загруженными из внешних источников).

2. *Библиотеки схем (Schematic Libraries)*: содержат схемные символы для каждого компонента, используемого в проекте. Каждый символ может иметь связи (пины) с соответствующими выводами компонента.

3. *Библиотеки моделей (Model Libraries)*: содержат 3D-модели компонентов, используются для визуализации проектируемой печатной платы. Это помогает улучшить понимание компоновки и облегчает процесс механической интеграции.

4. *Библиотеки печатных плат (PCB Libraries)*: здесь находятся данные о физическом размещении компонентов на плате, включая размеры и форм-факторы корпусов. Это позволяет пользователям правильно размещать компоненты на печатной плате.

5. Интегрированные библиотеки (*Integrated Libraries*):

- объединяют библиотеки символов и связанных с ними моделей в единый портативный файл (*.intlib);
- преимущества: удобство и доступность информации о компонентах в одном файле. Однако редактирование возможно только после распаковки исходных данных и повторной компиляции.

6. Библиотеки базы данных (*Database Libraries*):

- используют централизованное хранилище для всех символьных ссылок, моделей и параметрической информации о компонентах;
- создаются на основе технологий, таких как *ODBC*, *ADO*, или таблиц *Excel*. Каждая запись включает параметры компонента, ссылки на модели и может содержать информацию об инвентарной ведомости или другие корпоративные данные.

Названные типы библиотек позволяют организовать компоненты и модели для упрощения проектирования и управления электронными системами в *Altium Designer*.

Ключевую роль в процессе проектирования электронных схем в *Altium Designer* играет условное графическое обозначение – графическое представление электрического компонента, которое используется в схемах для обозначения его функциональности и электрических соединений. В нем содержится несколько основных элементов:

1. Форма и изображение:

- УГО имеет свою уникальную форму, которая визуально представляет конкретный компонент (например, резистор, конденсатор, интегральную схему и т. д.);
- при создании УГО используются стандартные символы и изображения – это гарантирует легкость понимания инженерами и проектировщиками.

2. Выводы (пины):

- УГО включает выводы или контактные точки, которые соответствуют физическим выводам компонента на печатной плате;
- каждый вывод имеет соответствующее наименование, которое связывается с функциональными характеристиками компонента.

3. Свойства и модели:

- УГО привязано к соответствующим моделям (например, к модели для схемного моделирования, моделям для целостности сигналов и 3D-моделям посадочного места);
- свойства УГО могут содержать такие данные, как номер детали, параметры и характеристики компонента.

УГО упрощает процесс создания схем за счет стандартизации представления компонентов, что позволяет проектировщикам быстрее создавать и редактировать схемы. Это важный элемент в *Altium Designer*, позволяющий визуально отображать и организовывать компоненты на схемах, что способствует более эффективному процессу проектирования электроники.

1.2. Создание нового проекта

Для создания нового проекта используется команда *File/New/Project*: открывается окно создания проекта (рис. 1.1), в котором слева находится список с вариантами – как будет храниться созданный проект: локально, с использованием контроля версии или в облачном хранилище, которое предоставляет компания Altium [1].

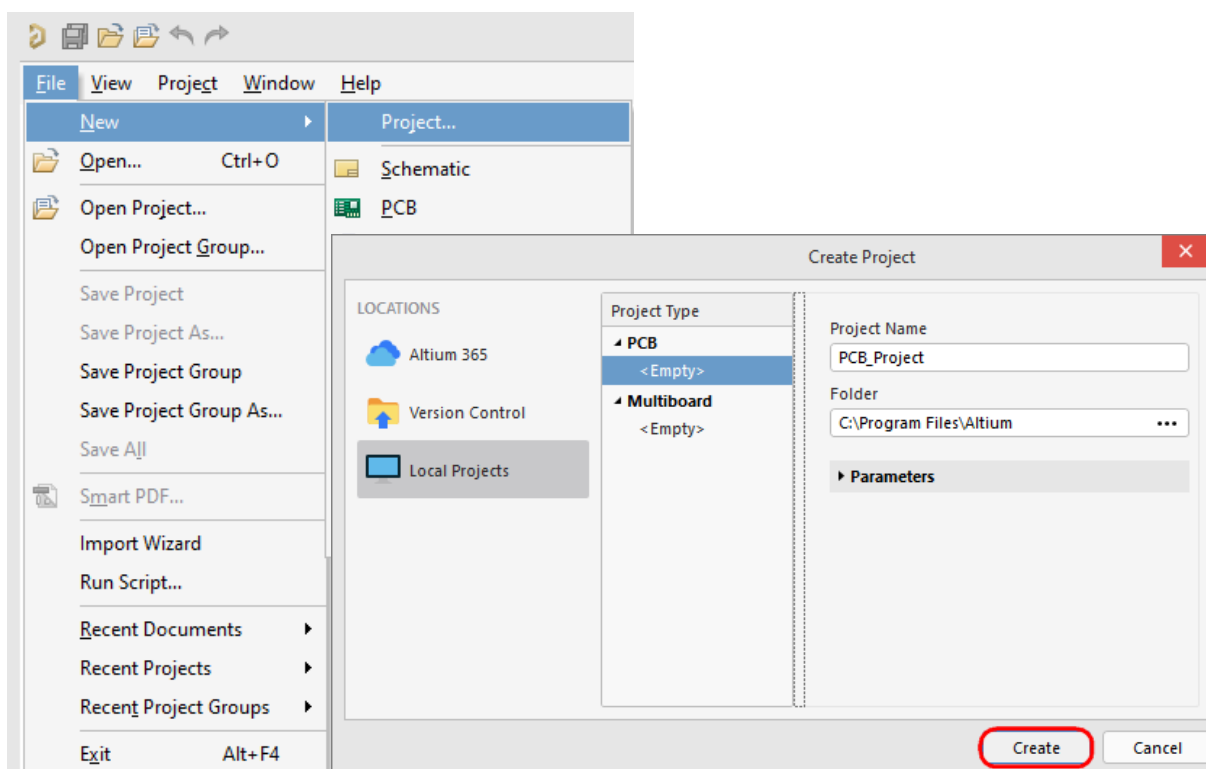


Рис. 1.1. Создание проекта на платформе AD

Оставьте по умолчанию – Локально. Посредине в окне *Project Type* – тип и шаблоны проектов, которые сейчас не нужны, поэтому выберите установленное дефолтное значение *Empty*, подразумевающее, что создается чистый проект.

Введите название проекта (*Project Name*) и адрес хранения (*Folder*), нажмите «Создать» (*Create*). После создания проекта проектные документы можно добавлять, редактировать или удалять из активного проекта. Самый простой способ добавить в проект новые проектные документы – щелкнуть ПКМ по названию проекта в панели *Projects* и выбрать *Add New to Project* из параметров контекстного меню.

Создайте два документа – документ схемы и документ платы. Окно *Altium Designer* в этом случае принимает вид, изображенный на рис. 1.2.

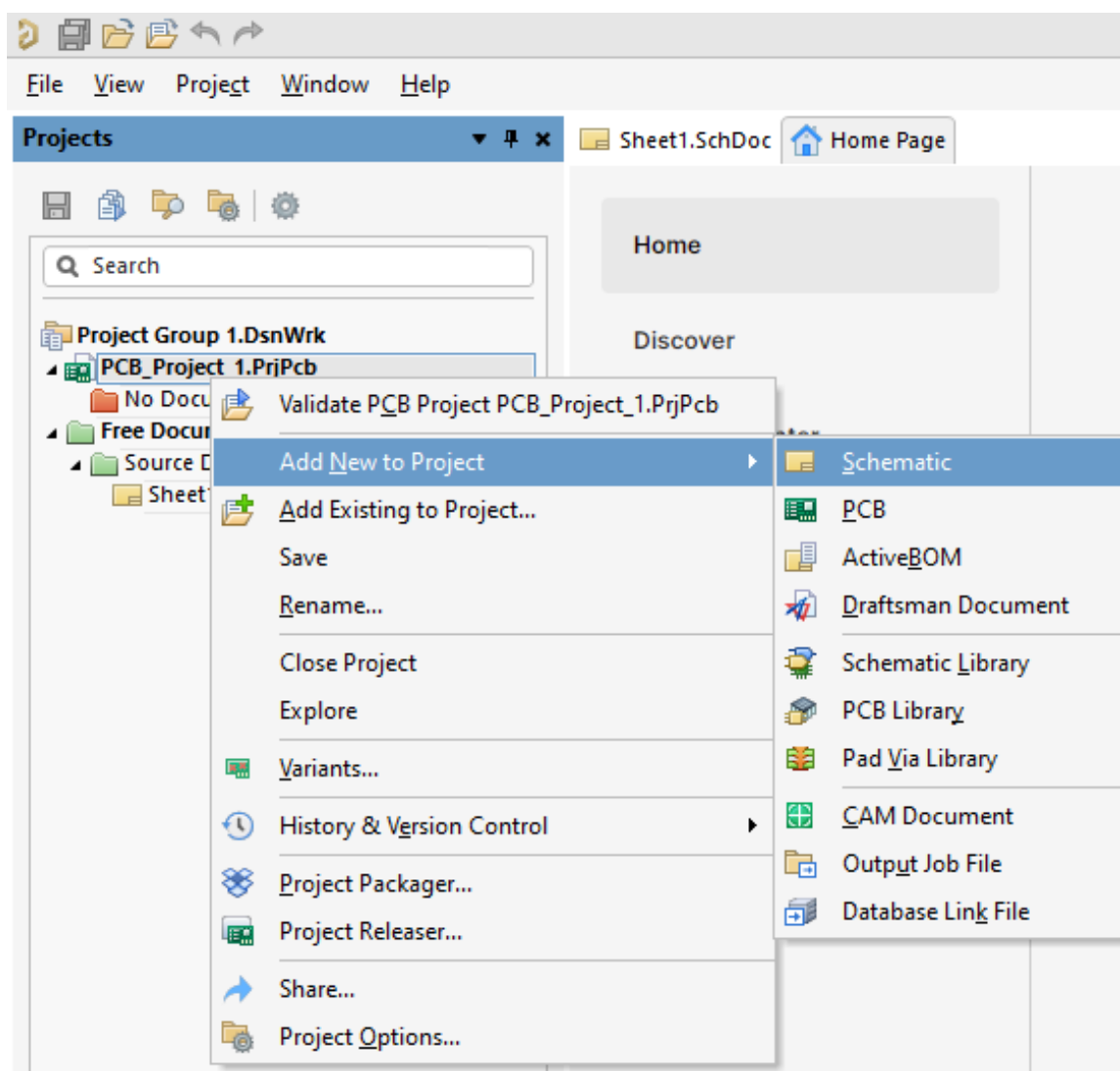



Рис. 1.2. Добавление документа в проект

В верхней части панели *Project* располагается ключевой файл проекта *PCB_Project 1.PrjPcb* с определенным значком, названием (задается при создании) и расширением. В его структуру входят два файла – схема и плата, также со своими иконками и расширением. Напротив каждого из документов размещена маленькая пиктограмма листа. Белый цвет означает, что документ открыт в рабочей области, а красный показывает, что в документе имеются несохраненные изменения.

Документы можно сохранить в выбранной директории по одному, нажав на кнопку дискеты выше системного меню или на клавиши *Ctrl+S*, но зачастую намного удобнее сохранить сразу все изменения во всех документах двойным нажатием на иконку дискеты. При этом для новых файлов при первом сохранении программа предлагает указать имя и место хранения. Имя можно задать любое, но все, что относится к этому проекту, должно храниться в одной директории с файлом проекта.

Очень удобно, что программа сама автоматически предлагает сохранить документы в ту же самую папку, где лежит проект. Поэтому, если нет необходимости переименовывать документы, просто сохраните файлы плат и схем.

1.3. Создание библиотеки символов

Перед работой с библиотекой символов следует выполнить настройки программы. Настройки, которые относятся к программе в целом, находятся в панели *Preference*, для вызова которой необходимо нажать на «шестеренку» . В этой панели все структурировано по разделам [2].

Настроим редактор УГО. Он располагается в разделе *Schematic*. В нем находятся подразделы, которые относятся к редактору *SCH*, т. е. выполненные настройки будут применяться ко всем документам электрических схем и библиотек условных графических обозначений. Нужно настроить единицы измерения, которые будут использоваться по умолчанию ко всем новым документам. Это самая первая настройка в подразделе *General*. Переключите размерность на миллиметры.

Создадим простейший графический элемент – резистор – и сохраним его параметры в собственной библиотеке. Для создания новой библиотеки необходимо выполнить команду *File/New/Library/Schematic Library/Create* (рис. 1.3).

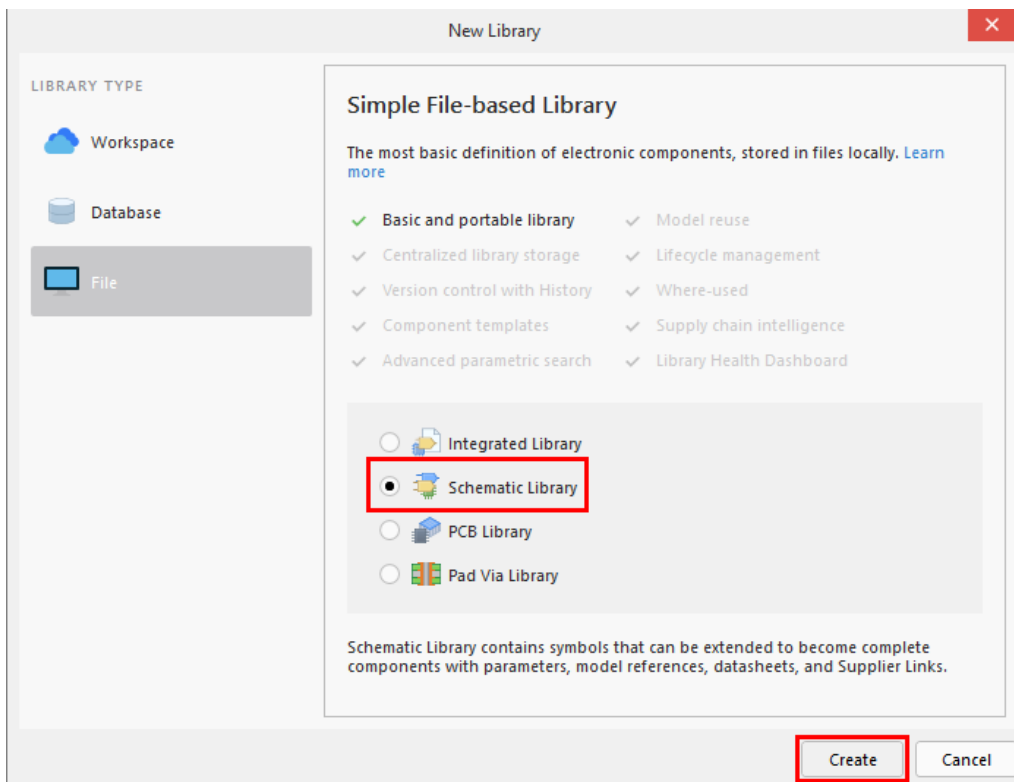
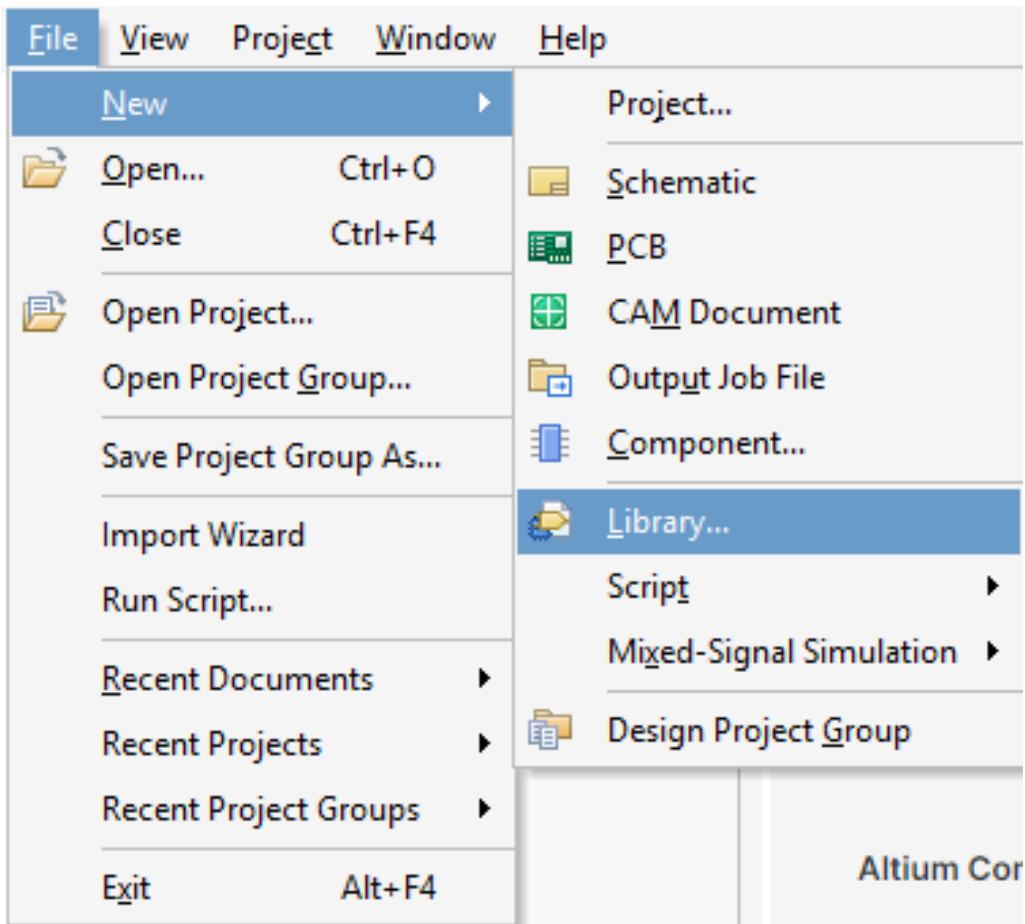


Рис. 1.3. Создание библиотеки компонентов

Появится окно проекта (рис. 1.4).

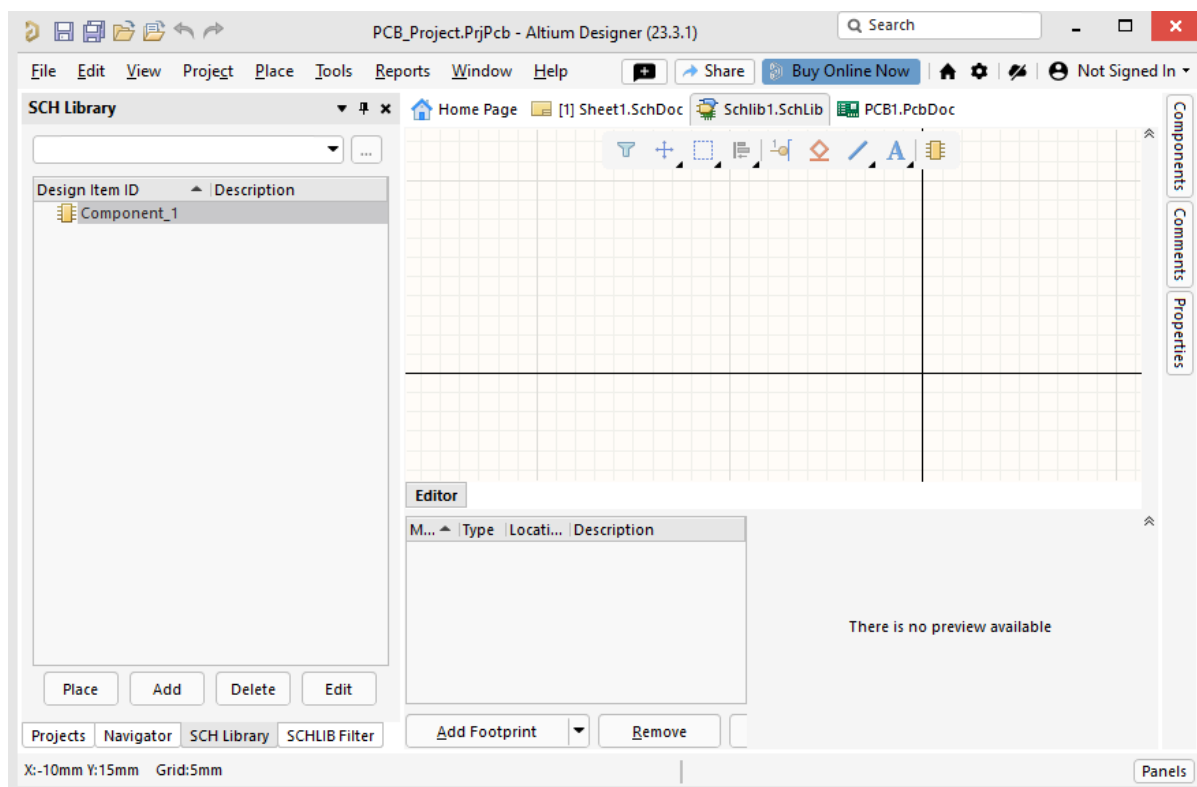


Рис. 1.4. Окно перечня компонентов

Сохраните библиотеку с помощью команды *File/Save as...* в нужную папку.

В нижней части панели *SCH Library* отображаются активные панели. По умолчанию там уже установлена вкладка *SCH Library*. В панели отображается список всех УГО, которые входят в созданный файл библиотек. В созданном файле библиотек может храниться большое количество созданных УГО.

При двойном нажатии левой клавишей мыши (ЛКМ) по компоненту *Component_1* открывается окно *Properties* (рис. 1.5).

Обратите внимание на следующие пункты:

1. Уникальное имя. Поскольку необходимо создать резистор, дайте ему имя – сокращенно «*Res*».

2. *Designator*, а именно позиционное обозначение компонента на схеме, у резистора это будет буква *R*. Необходимо добавить знак вопроса, который нужен для последующей автоматической нумерации компонентов на схеме, т. е. на уровне библиотек порядковый номер заменяется знаком вопроса. Закройте окно.

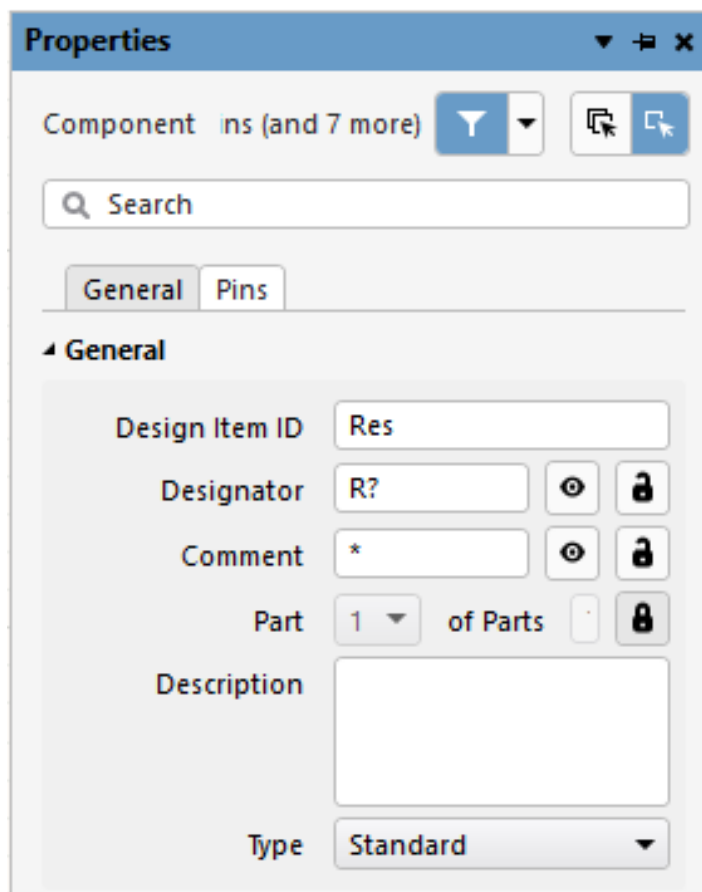


Рис. 1.5. Настройка свойств компонента

Проверьте, есть ли в полосе прикрепленных скрытых рабочих панелей правой части рабочего поля вкладка *Properties*, если нет – добавьте.

Далее в рабочей области необходимо расположить выводы. Для этого используется соответствующая команде *Place Pin* иконка на панели (рис. 1.6).

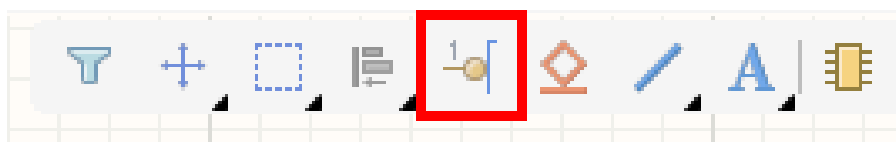


Рис. 1.6. Инструменты создания компонентов

После нажатия на иконку появляется изображение вывода с перекрестием. До размещения вывода компонента нажмите на кнопку *Tab*, для того чтобы включить паузу в рабочей области и отредактировать свойства вывода. Курсор мыши привязывается к выводу, а в панели свойств *Properties* (рис. 1.7) отображаются его свойства.

Необходимо настроить три основных пункта.

1. *Designator* (рис. 1.8). Это значение, которое отображается над выводом и служит для сопоставления вывода и контактной площадки из посадочного места. Поставьте в окошке цифру 1.

2. Имя вывода *Name*, значение которого отображается сбоку от вывода. В резисторе эти выводы (или пины) не отличаются, поэтому в данном случае просто дублируется значение *designator* (рис. 1.8).

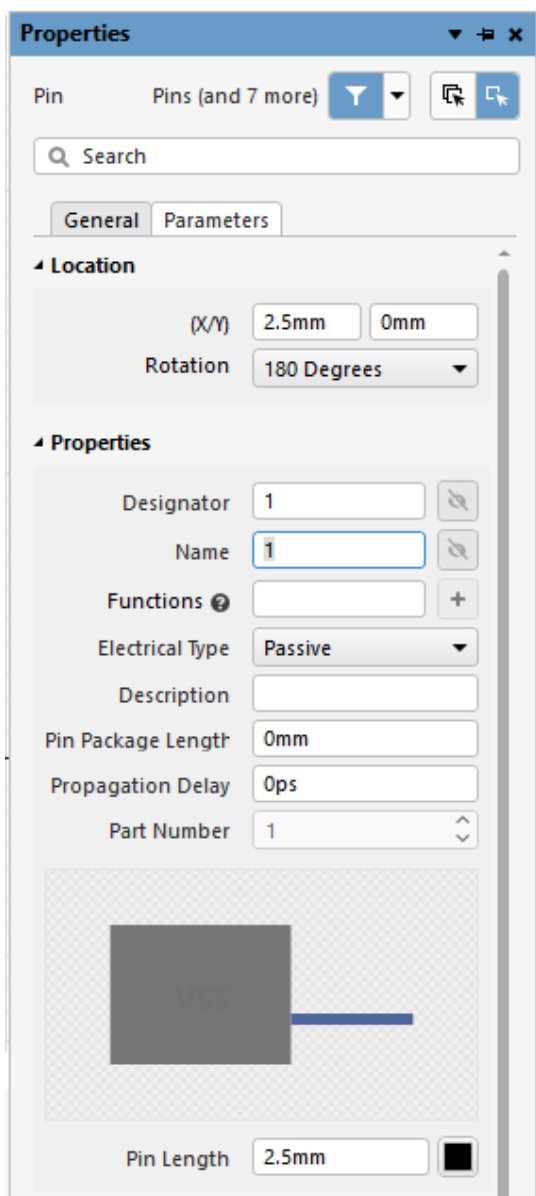


Рис. 1.7. Панель свойств вывода компонента

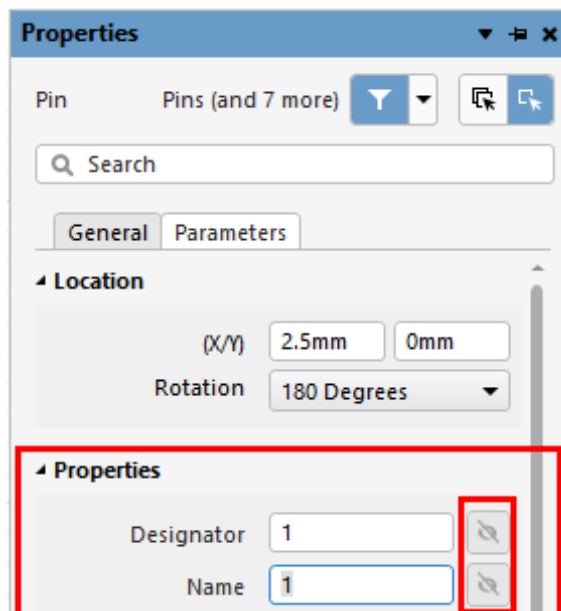


Рис. 1.8. Настройки обозначений вывода *Pin*

Отображение значения и имени вывода можно отключить, нажав на иконку в виде «глаза», находящуюся справа от окошка, поскольку на схеме обозначения выводов не отражаются (рис. 1.9).

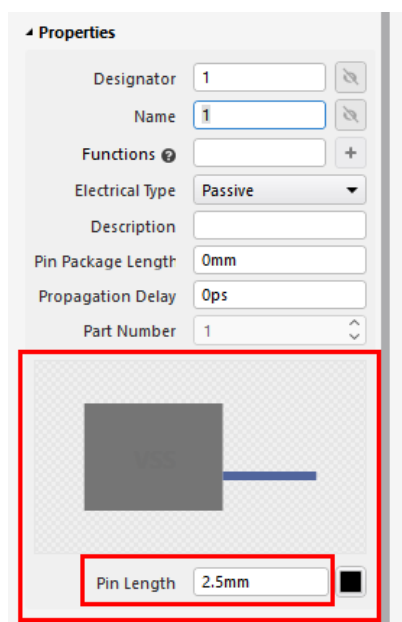


Рис. 1.9. Настройки длины вывода *Pin*

3. Длина вывода. Ее для удобства делают кратной используемой сетке в 2,5 мм.

Построение компонента начинается с размещения выводов. У каждого вывода есть точка электрической привязки. Она обозначается маленьким перекрестием. Именно к этой точке будут подводиться цепи на схеме (рис. 1.10).

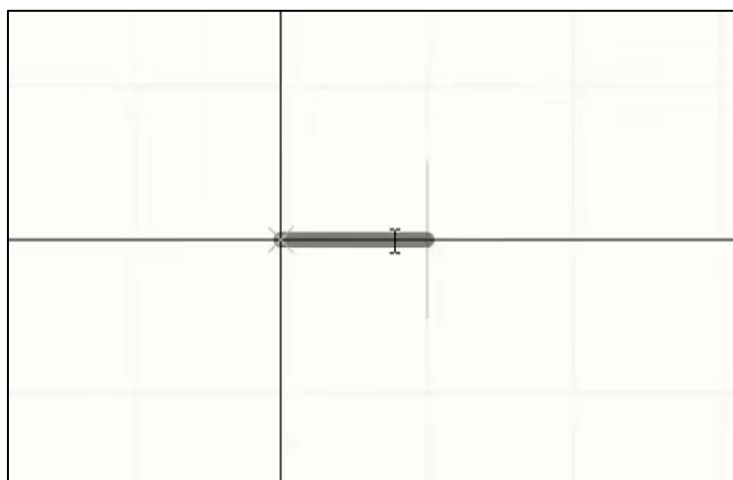


Рис. 1.10. Настройка электрического соединения

Точка должна быть выполнена снаружи контура графики компонента. Для поворота во время установки используется пробел, для переключения шага сетки – кнопка *G* на клавиатуре, которая позволяет циклично переключать значение сетки. Электрическая точка привязки первого вывода обычно размещается в начале координат и отображается в виде перекрестия в центре рабочей области. После размещения автоматически к курсору мыши привязывается второй вывод, его имя и *designator* автоматически изменяются на следующее значение.

Каждый последующий вывод располагают в 10 мм от предыдущего, для того чтобы при дальнейшем построении схемы между выводами можно было разместить графику резистора (четыре шага сетки 2,5 мм). Обратите внимание: направление электрической точки привязки должно быть наружным. Остается только создать графику компонента, для чего используется любой из графических объектов (рис. 1.11).

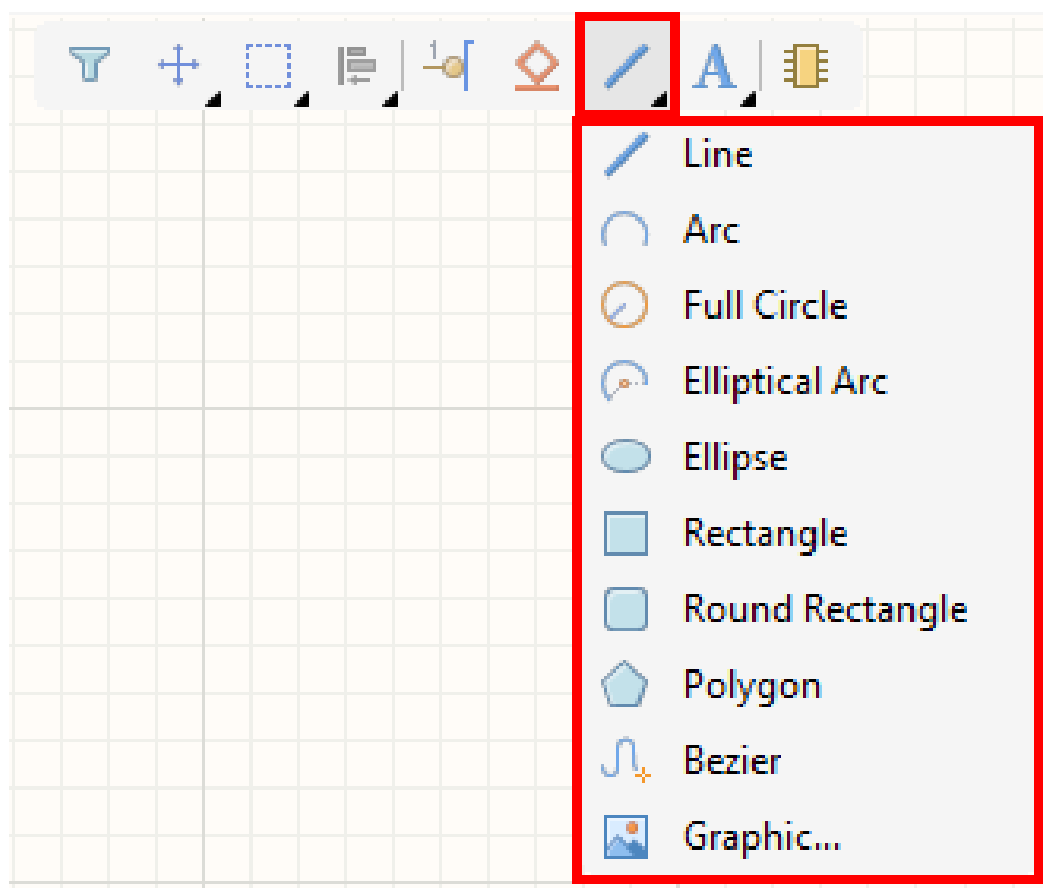


Рис. 1.11. Перечень графических примитивов для рисования объектов

В случае резистора это прямоугольник размерами 4×10 мм. В свойствах прямоугольника можно изменить его параметры, например убрать заливку и изменить толщину линий (рис. 1.12).

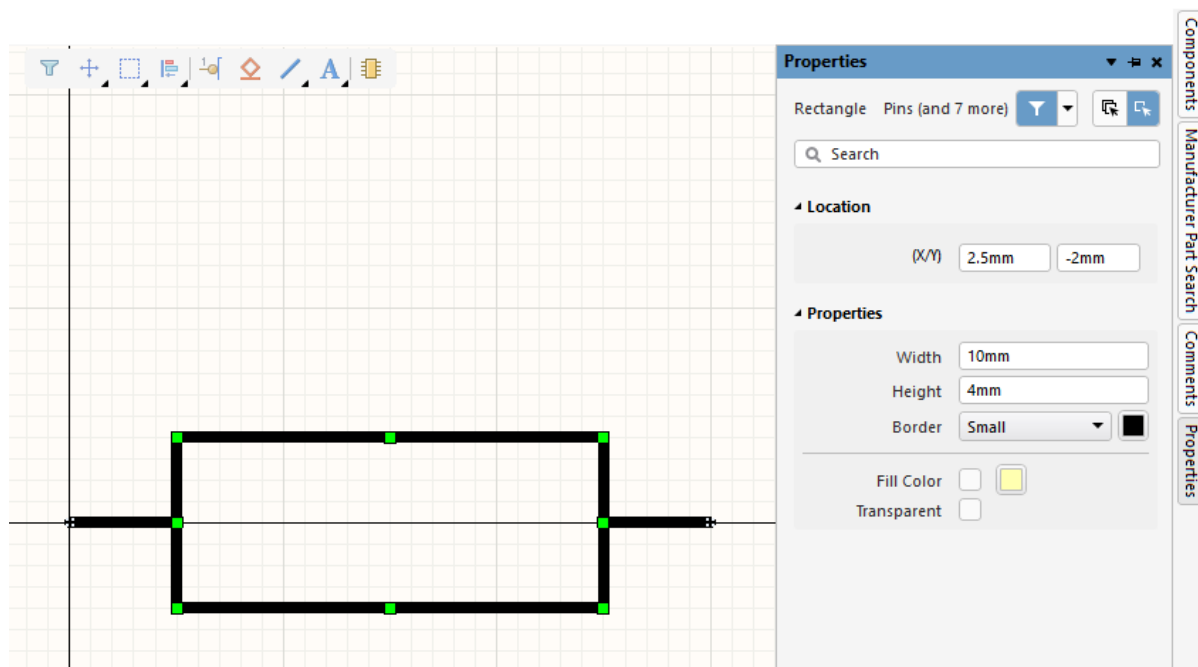


Рис. 1.12. Готовый резистор

Сохраните графику резистора. Готовое УГО можно подключить к посадочному месту.

1.4. Создание библиотеки посадочных мест

Загрузите созданный проект с помощью команды *File/open/project*. Можно также использовать кнопку над меню команд. В открывшемся окне отображаются все проекты, которые открывались за последнее время. Если нужного проекта здесь нет, необходимо нажать на кнопку поиска и найти место его сохранения. После открытия проекта в панели *Project* отобразится вся структура текущего проекта.

С помощью команды *File/New/Library/PCB-Library* добавьте в проект библиотеку посадочных мест (ПМ), которые в *Altium Designer* называются *Footprints* (рис. 1.13). Откроются окно редактирования посадочного места и панель *PCB Library* (рис. 1.14). Сохраните библиотеку.

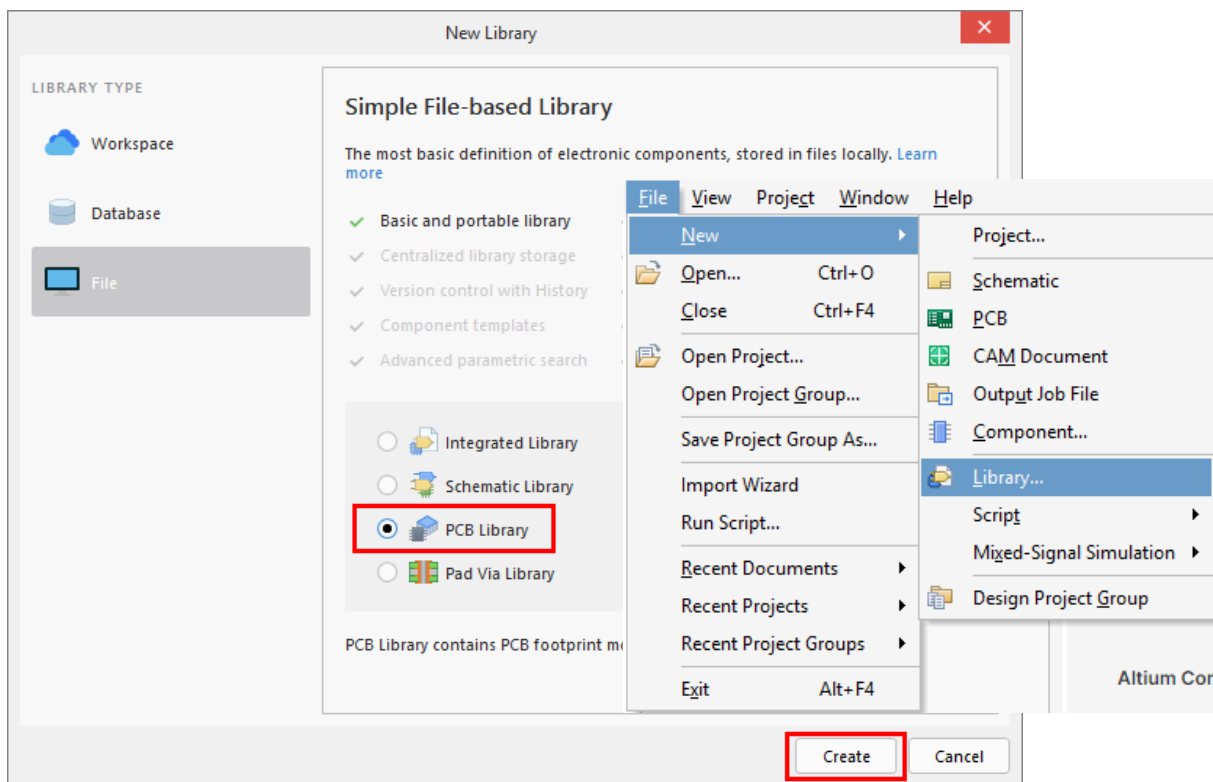


Рис. 1.13. Создание библиотеки посадочных мест

Панель *PCB Library* открылась поверх панели *Project*. Обе панели переключаются внизу на вкладке, как и в случае с *SCH Library*.

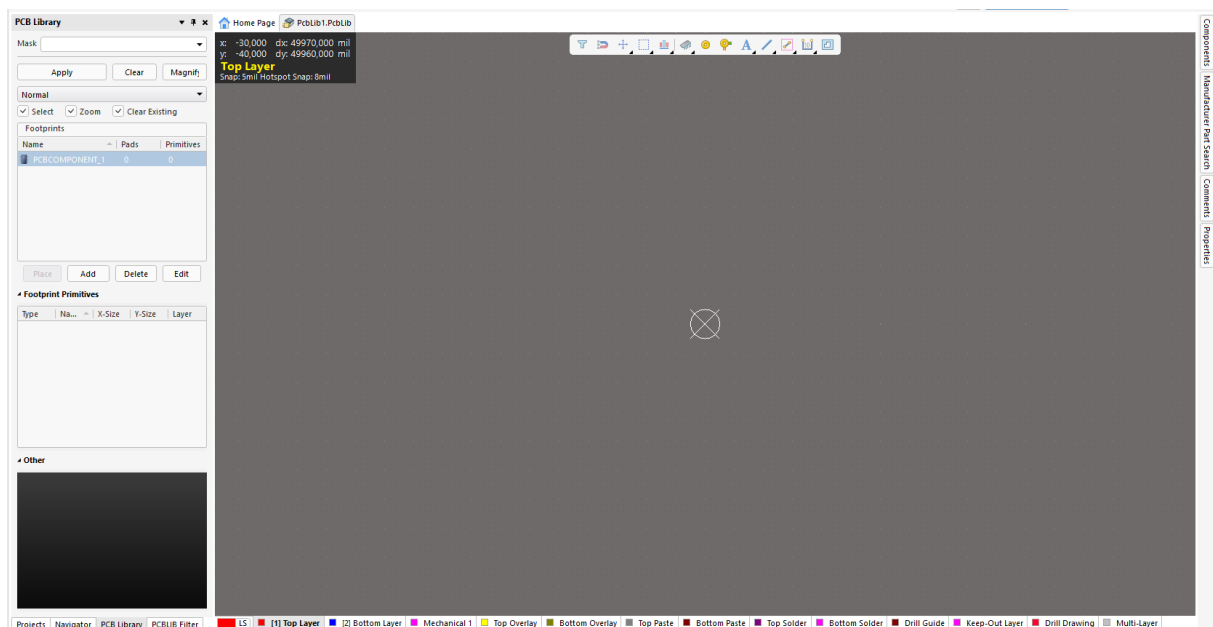


Рис. 1.14. Рабочая область создания ПМ

В области *Footprints* будут отображаться все созданные посадочные места, так как в одном файле может храниться большое количество посадочных мест и переключаются они именно в этой панели. Добавить новые посадочные места можно кнопкой *Add*, удалить – кнопкой *Delete*, редактировать – нажатием на кнопку *Edit* или двойным кликом на нужный футпринт.

Нажмите два раза ЛКМ по выделенному имени посадочного места в *Footprints*. В появившемся окне (рис. 1.15) необходимо задать имя (*Name*). Поскольку будет создаваться посадочное место резистора, то назовите его *Res*. Так как посадочных мест резисторов может быть большое количество, добавьте тип и размер 0805.

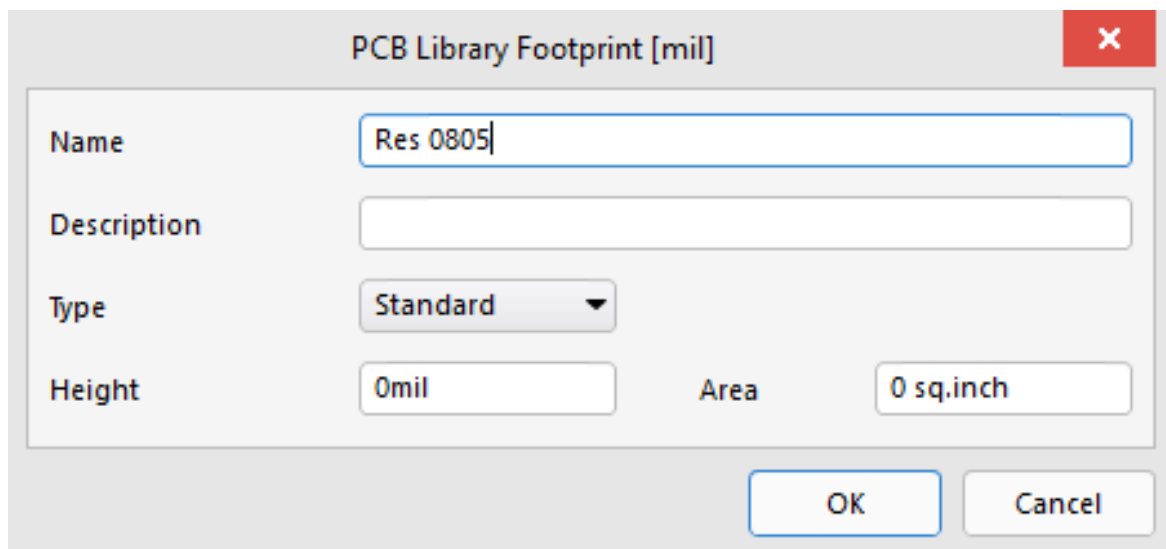


Рис. 1.15. Окно изменения имени ПМ

Прежде чем приступить к созданию посадочного места, необходимо выполнить определенные настройки рабочего места в панели свойств *Properties*. Если в полосе прикрепленных скрытых рабочих панелей правой части рабочего поля этой вкладки нет – добавьте.

Для настройки сетки в окне свойств *Properties* во вкладке *Other* опцию *Units* необходимо переключить на «мм» (рис. 1.16), а во вкладке *Grid Manager* ЛКМ выделить одну из строк и щелкнуть клавишу *Properties*.

В открывшемся окне редактора сетки (рис. 1.17) измените отображение разметки с точек на линии, здесь же можно установить шаг сетки по *X* и *Y* – 0,1 мм, затем нажмите кнопку *Apply*.

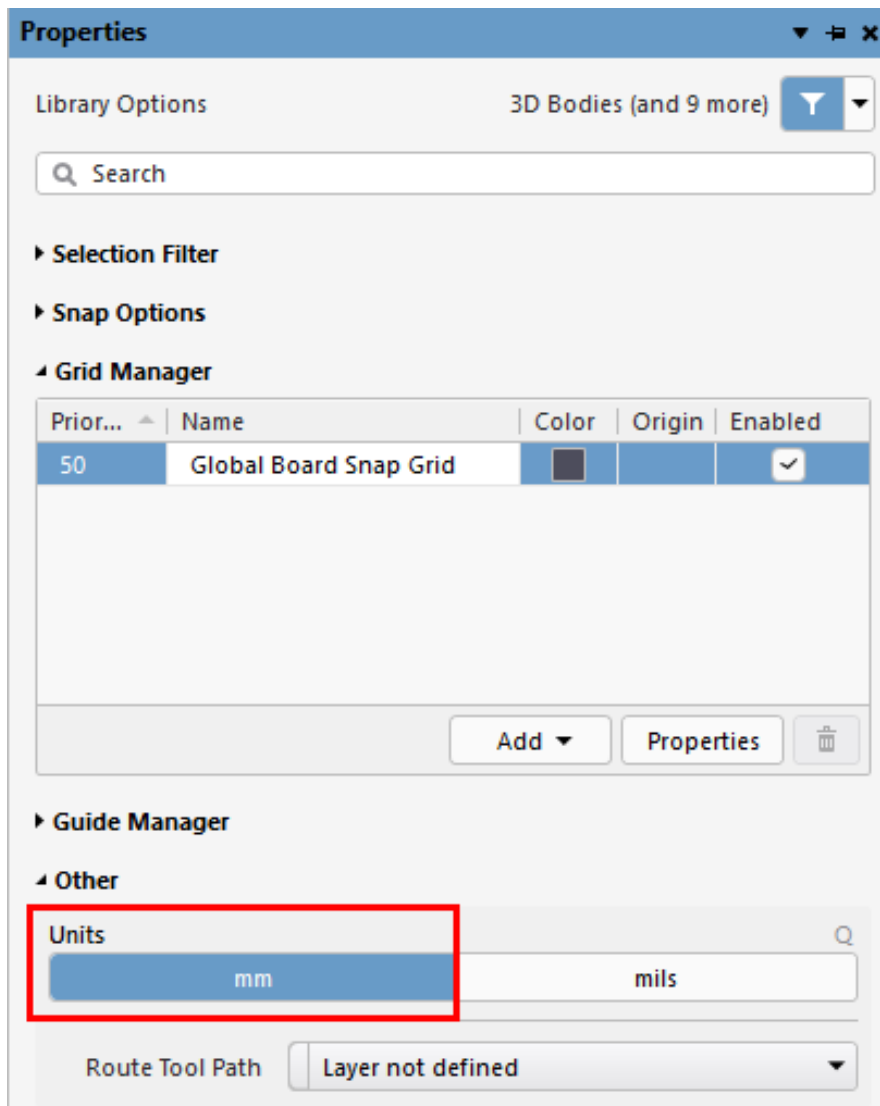


Рис. 1.16. Настройка сетки

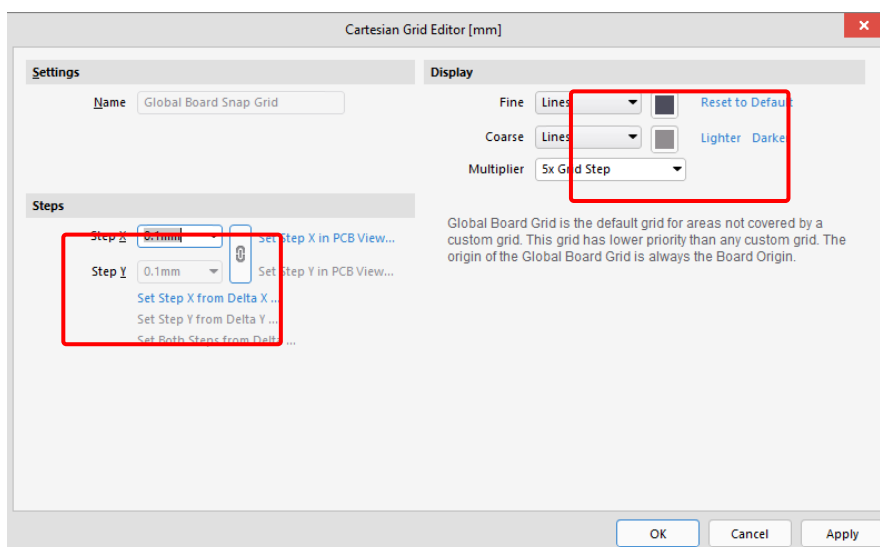


Рис. 1.17. Окно изменения сетки

Создадим посадочное место резистора 0805. Необходимо установить контактные площадки, для чего требуется выполнить команду *Place Pad* (рис. 1.18). Курсор мыши при этом привязывается к контактной площадке, а при выделении панели *Properties* отображаются свойства площадки.

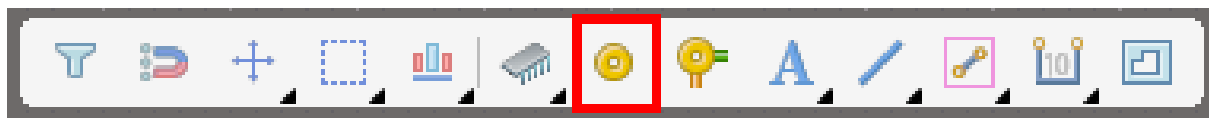


Рис. 1.18. Панель инструментов ПМ

Для размещения контактной площадки нажмите *Tab*, чтобы включить паузу в рабочей области и отредактировать свойства *Path* в панели *Properties*.

При создании контактных площадок (рис. 1.19) необходимо настраивать три основных свойства.

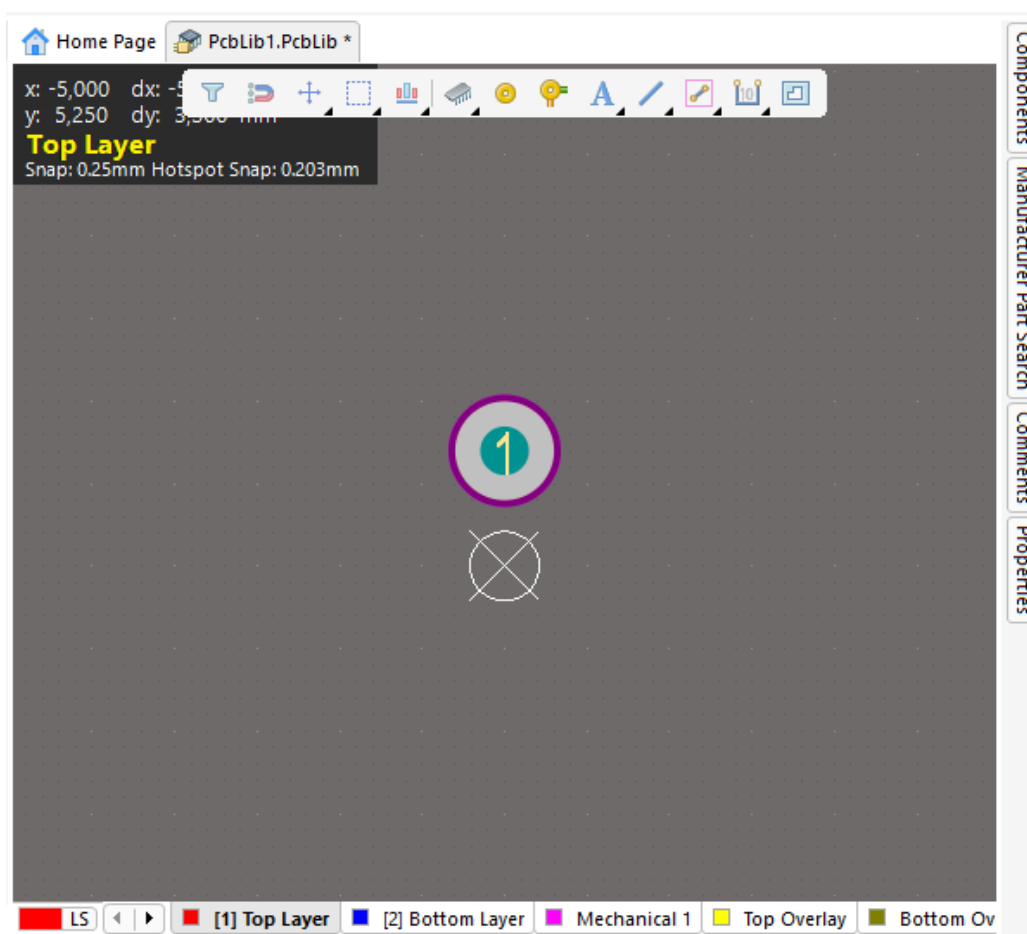


Рис. 1.19. Готовая контактная площадка

1. Дезигнатор. Он должен быть идентичен пинам в условных графических обозначениях. По дезигнатору будут сопоставляться пины в УГО и контакте *pad* в посадочном месте. Численно они будут равны «1» и «2» на второй контактной площадке, как в УГО резистора.

2. Слои (*layer*). Чаще всего на плате используют два слоя. В нашем примере это *Top Layer* для контактных площадок поверхностного монтажа. Для навесного монтажа (со штырьковыми компонентами) обычно используется *Multi-Layer* (рис. 1.20).

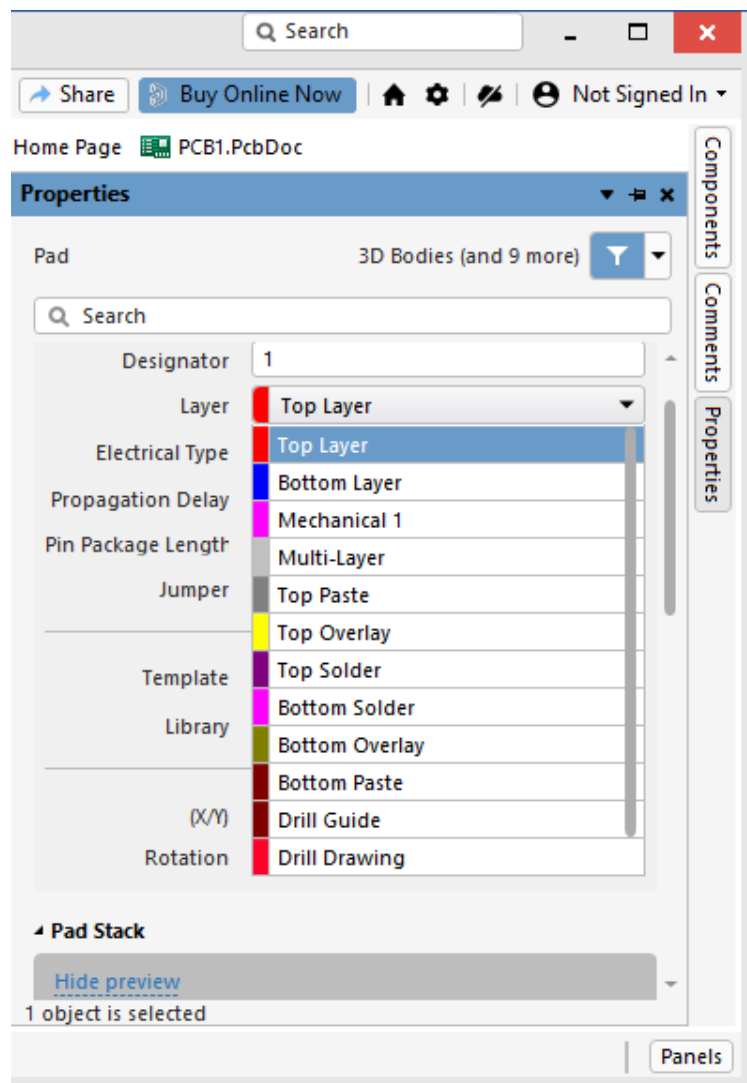


Рис. 1.20. Слои посадочного места

3. Форма и размер контактной площадки. Они настраиваются в панели *Properties* сразу под картинкой посадочного места. В нашем случае для слоя *Top Layer* это будет прямоугольник *Rectangular* размерами 3 × 5 мм (рис. 1.21).

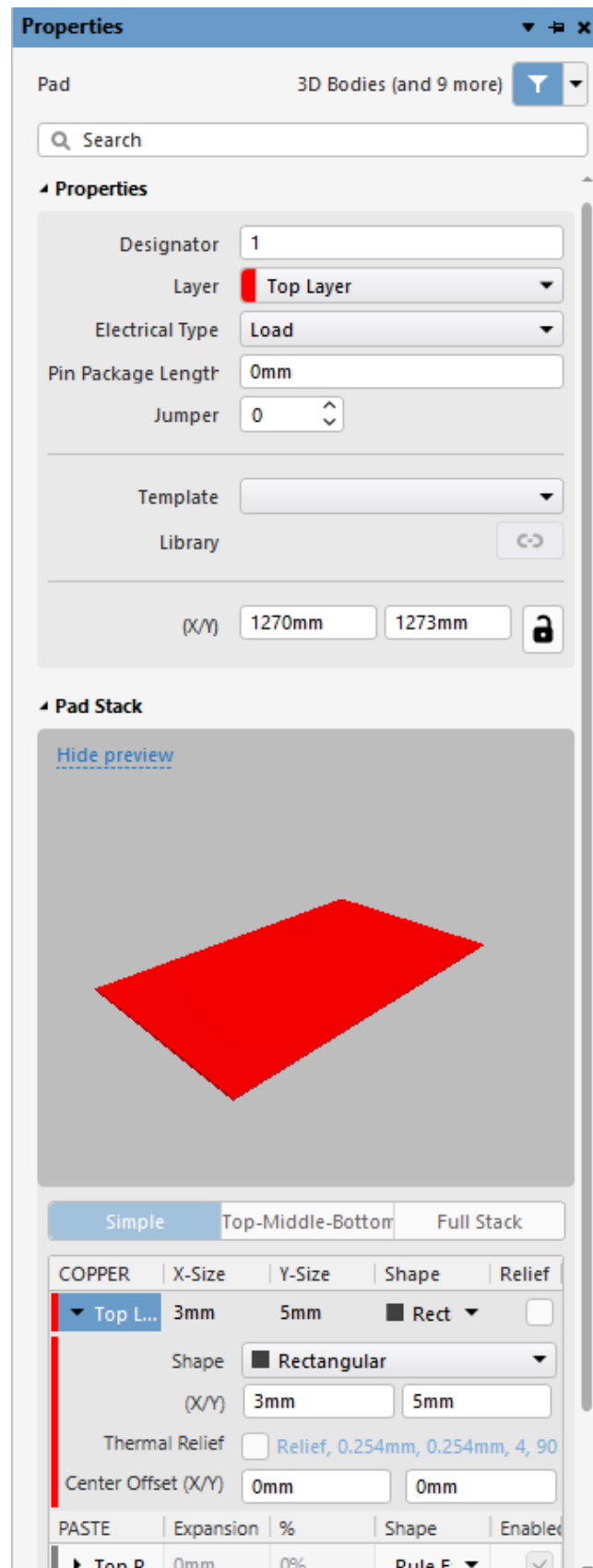


Рис. 1.21. Настройка размеров контактной площадки

После проведенной настройки перейдите в рабочую область, первую контактную площадку разместите в начале координат. Автоматически привязывается следующая контактная площадка с такими же свойствами, которую необходимо расположить на расстоянии 10 мм. Для удобства построения рекомендуется переключить сетку, нажав на клавишу *G* и выбрав необходимый размер, например 0,5 мм. С помощью окна расположения координат в левом верхнем углу рабочей области установите площадку в нужное положение. Если устанавливать нужные координаты в настроенной сетке неудобно, всегда можно включить сетку с пользовательским шагом. Для этого два раза нажмите на клавишу *G* и выберите сетку нужного размера (рис. 1.22).

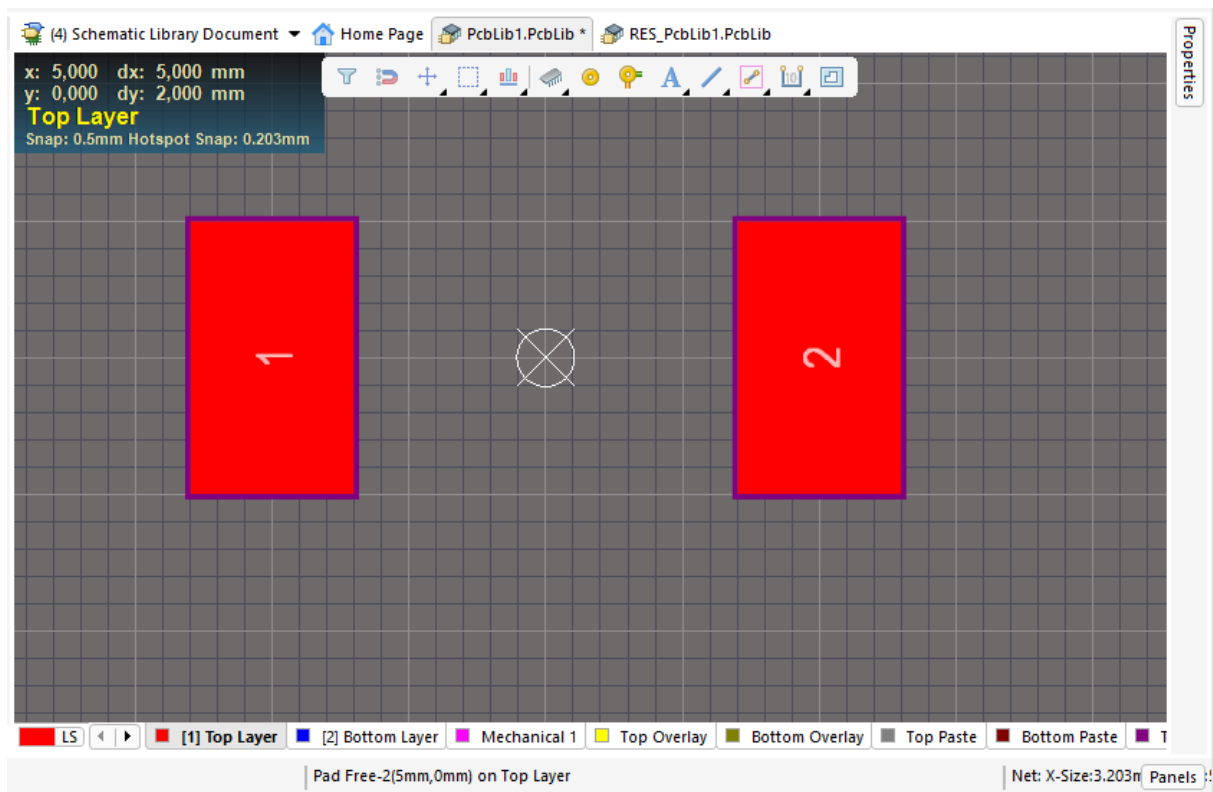


Рис. 1.22. Настройка координат контактной площадки

Создадим шелкографию. Ее цель – облегчить процесс сборки, помочь в устранении неполадок во время тестирования и ремонта, а также повысить удобство использования печатной платы, упрощая её понимание и навигацию. Разные виды информации, которые имеются в посадочном месте (будь то маска, информация для сборочного чертежа, 3D-модели и т. д.), хранятся каждый в своем слое, который переключается внизу под рабочей областью.

Шелкография также хранится в отдельном слое под названием *Top Overlay*. Переключитесь на него. Включите подходящую сетку кнопкой *G*, например 0,1 мм. Включите инструмент *Line* (рис. 1.23) и создайте контур шелкографии, соразмерный основанию корпуса резистора (рис. 1.24).

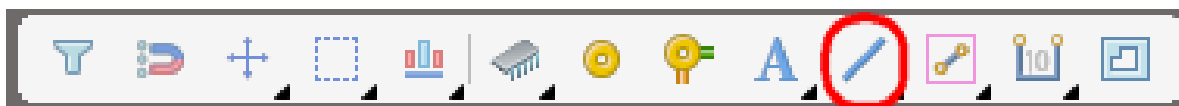


Рис. 1.23. Инструмент *Line*

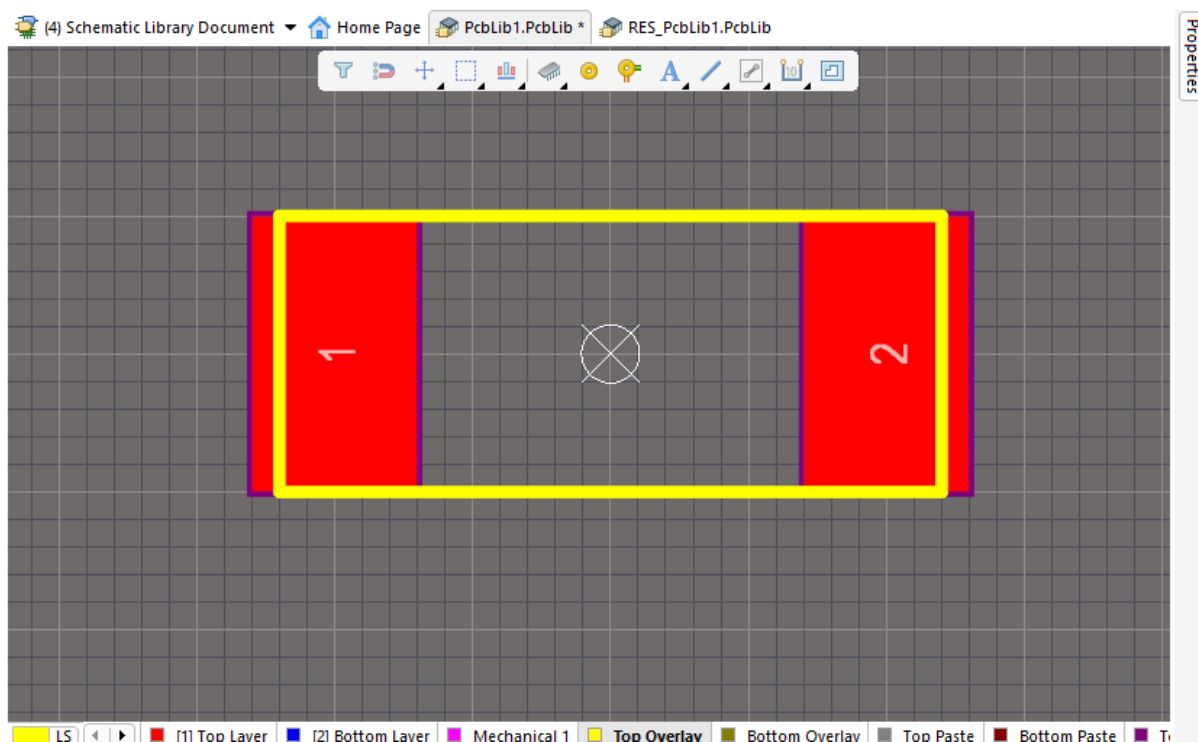


Рис. 1.24. Шелкография вокруг контактных площадок

Позиционное обозначение будет автоматически создано на плате для каждого компонента.

Для того чтобы передвинуть начало координат в центр компонента, поскольку относительно центра будет позиционироваться компонент на плате, выполните команду *Edit/SetReference/Center*. Сохраните все изменения.

Теперь в главном меню выберите команду *Place/Extruded 3D Body*, для того чтобы нарисовать корпус микросхемы (рис. 1.25).

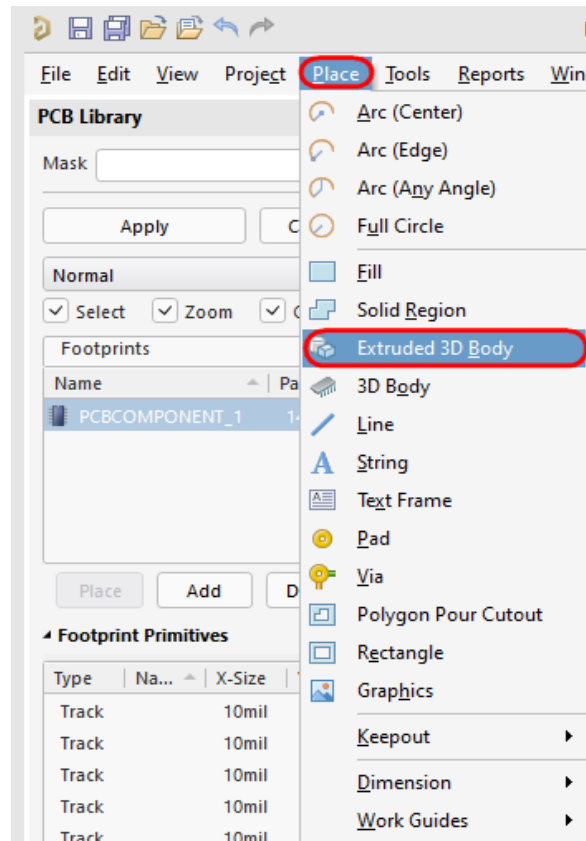


Рис. 1.25. Создание корпуса компонента

В слое *Mechanical 1* поверх изображения контактных площадок вырисовывается такой же контур (рис. 1.26), т. е. по тем же линиям (как на рис. 1.22). Это необходимо для получения трёхмерного упрощенного изображения корпуса элемента.

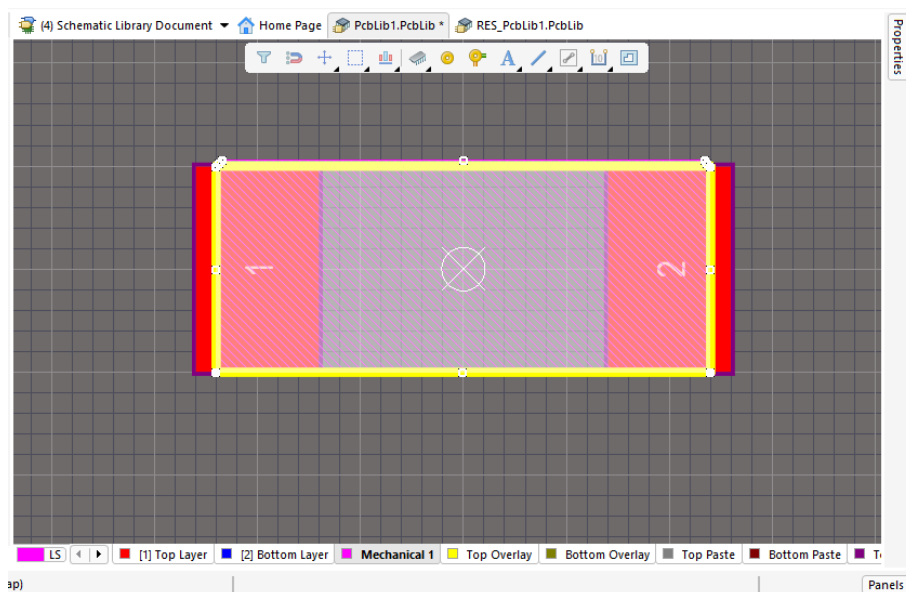


Рис. 1.26. Основание корпуса компонента

Далее настраивается высота корпуса. Для этого выделите слой, который создали, и откройте свойства *Properties* и выставьте значение параметра *Overall Height* – 2,5 мм (рис. 1.27). Также там можно выбрать цвет элемента и т. д.

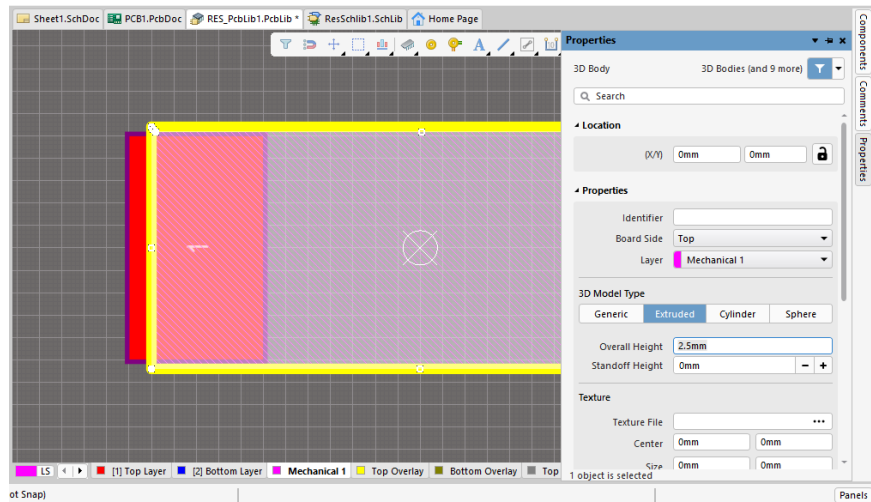


Рис. 1.27. Настройка высоты и цвета корпуса

Для того чтобы увидеть созданное ПМ в 3D-изображении, необходимо выполнить команду *View/3D Layout Mode* (рис. 1.28). Нажимая *shift* + ПКМ, можно вращать 3D-изображение (рис. 1.29). Переход в режим 2D осуществляется командой *View/2D Layout Mode* (или просто нажатием на клавишу 2).

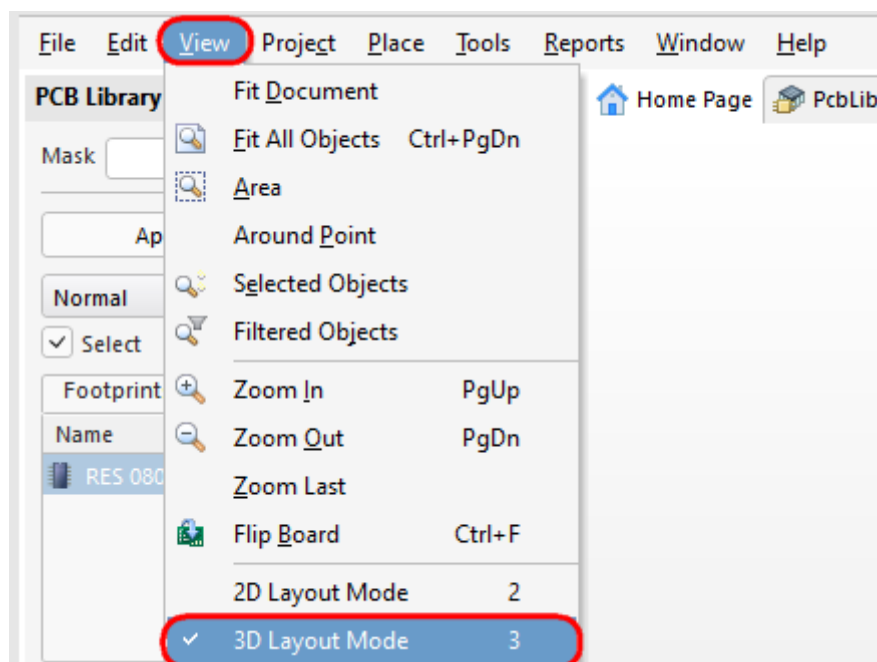


Рис. 1.28. Выбор 3D-режима отображения

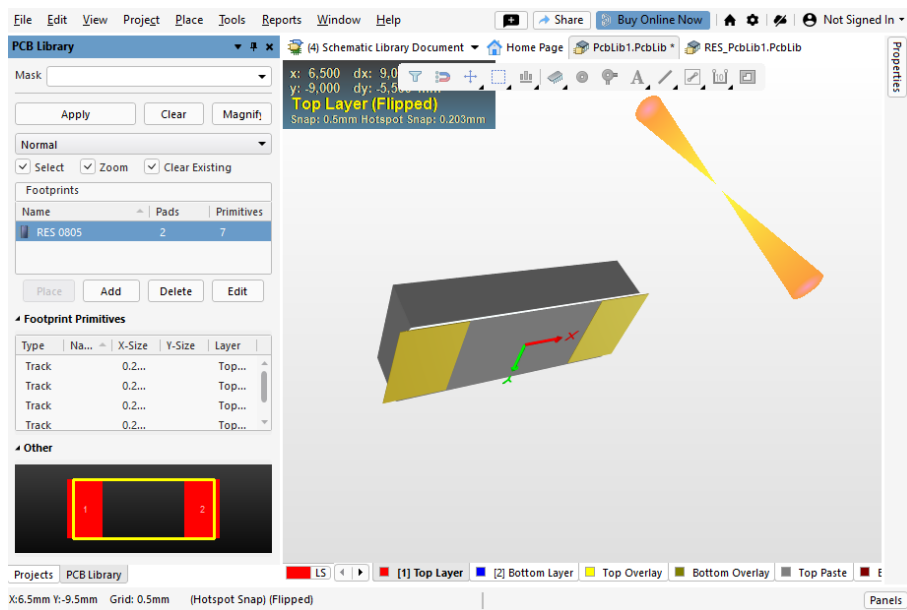


Рис. 1.29. Вид ПМ в 3D

Посадочное место можно привязать к УГО компонента. Для этого необходимо открыть УГО созданного компонента и в нижней панели *Editor* нажать кнопку *Add Footprint* (рис. 1.30).

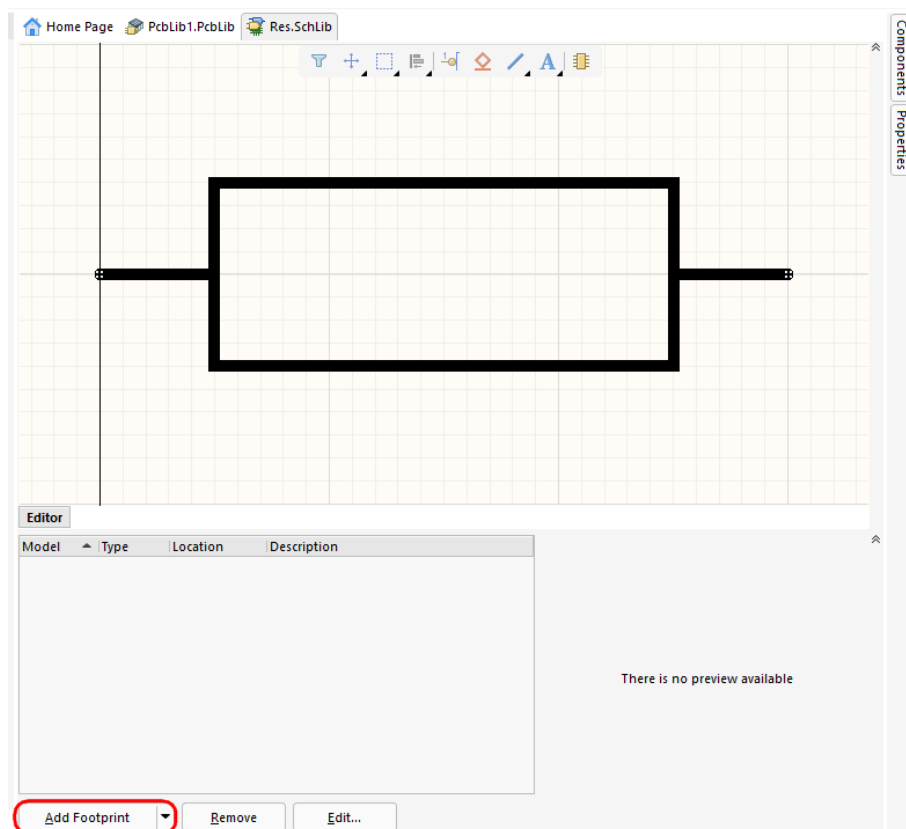


Рис. 1.30. Добавление созданного *Footprint* к УГО

В открывшемся окне введите имя модели *RES 0805* и определите путь к библиотеке *Library path*, где помещена модель (рис. 1.31). Если все сделано правильно, то посадочное место автоматически распознает значения деизгнаторов в УГО компонента и правильно сопоставит их в правой части панели *Editor* (рис. 1.32) и панели *Component* (рис. 1.33).

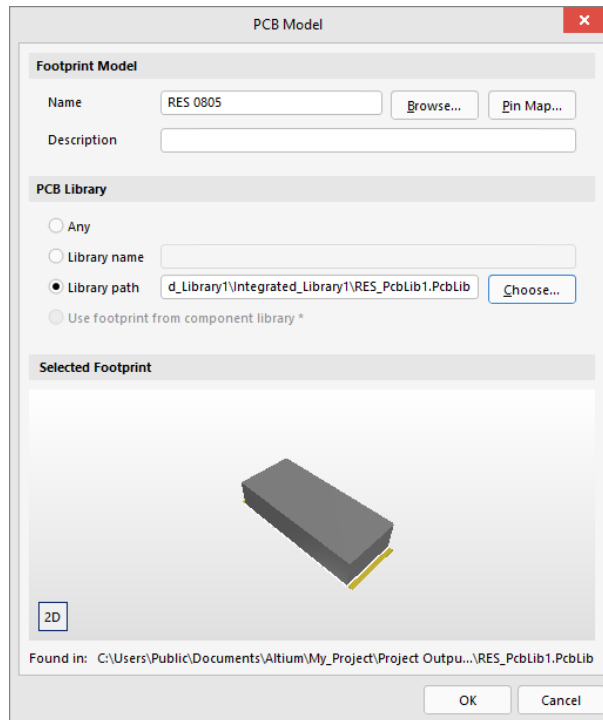


Рис. 1.31. Поиск модели

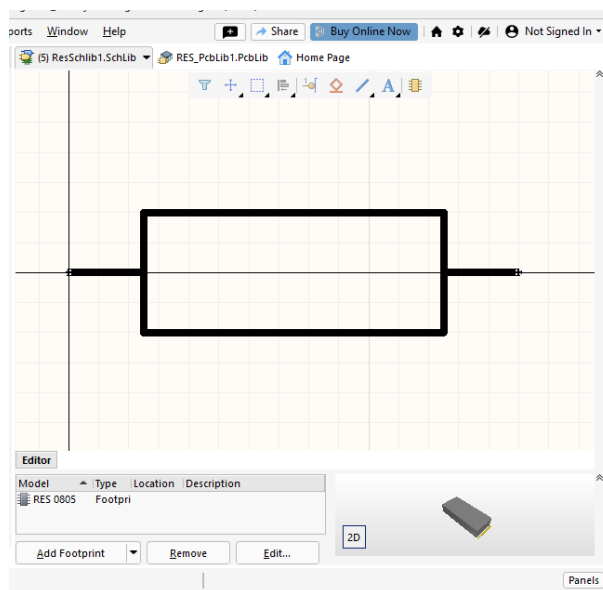


Рис. 1.32. Отображение ПМ в правой части панели *Editor*

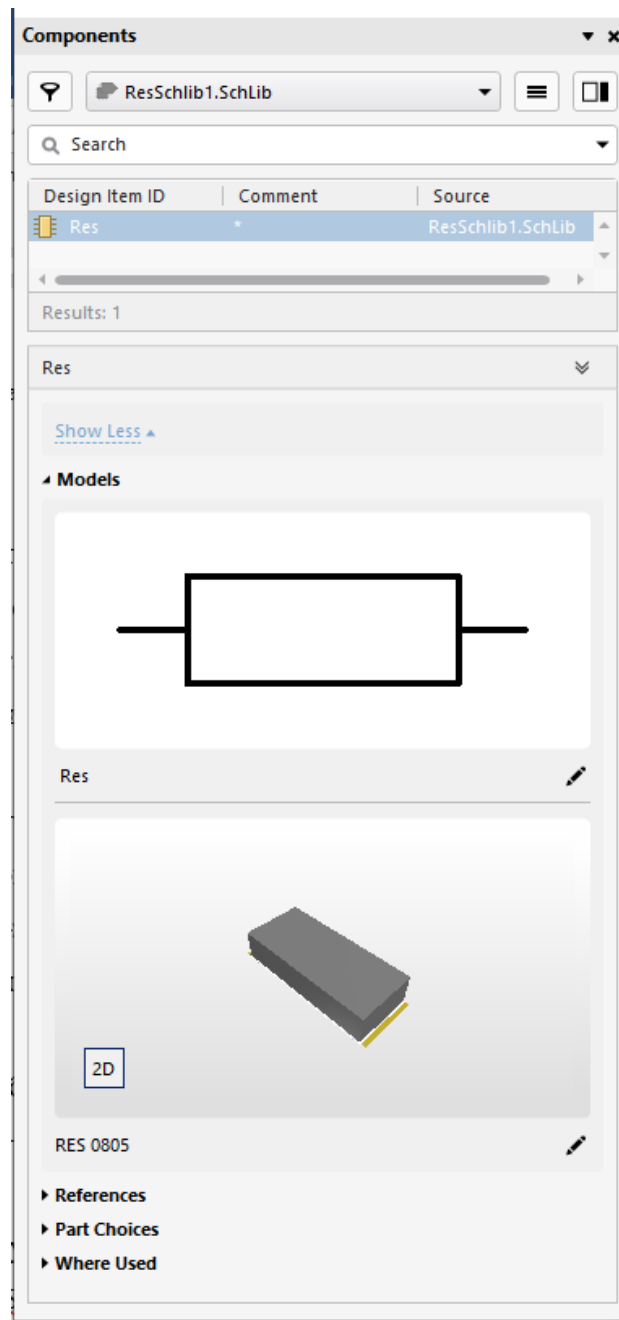


Рис. 1.33. Отображение ПМ
в панели *Component*

1.5. Создание интегрированной библиотеки

Интегрированная библиотека (*Integrated Library*) в *Altium Designer* представляет собой файл, который объединяет в себе графические символы (УГО) и их связанные модели для различных компонентов (например, для схемного представления, моделей для печатной платы и трехмерных моделей). Такой подход упрощает управление компонентами в проектах, обеспечивая их доступность в одном файле.

Преимущества интегрированной библиотеки:

1. **Удобство.** Вся информация о компонентах (символы, модели и характеристики) собрана в одном файле, что упрощает управление и использование.

2. **Переносимость.** Интегрированные библиотеки легко перемещать и внедрять в различные проекты и команды.

3. **Упрощение доступа.** Все компоненты доступны для поиска и использования из одного источника, что сокращает время на поиск нужных моделей.

4. **Снижение ошибок.** Поскольку все необходимые данные находятся в одном файле, уменьшается вероятность ошибок при создании и связывании компонентов.

5. **Поддержка обновлений.** Легче обновлять и изменять компоненты, так как исходные данные хранятся в одном файле.

Последовательность шагов при создании интегрированной библиотеки:

1. Создание библиотеки

Выполните команду *File/New/Library/Integrated Library*. В результате этого в панели *Project* появится новый документ (рис. 1.34).

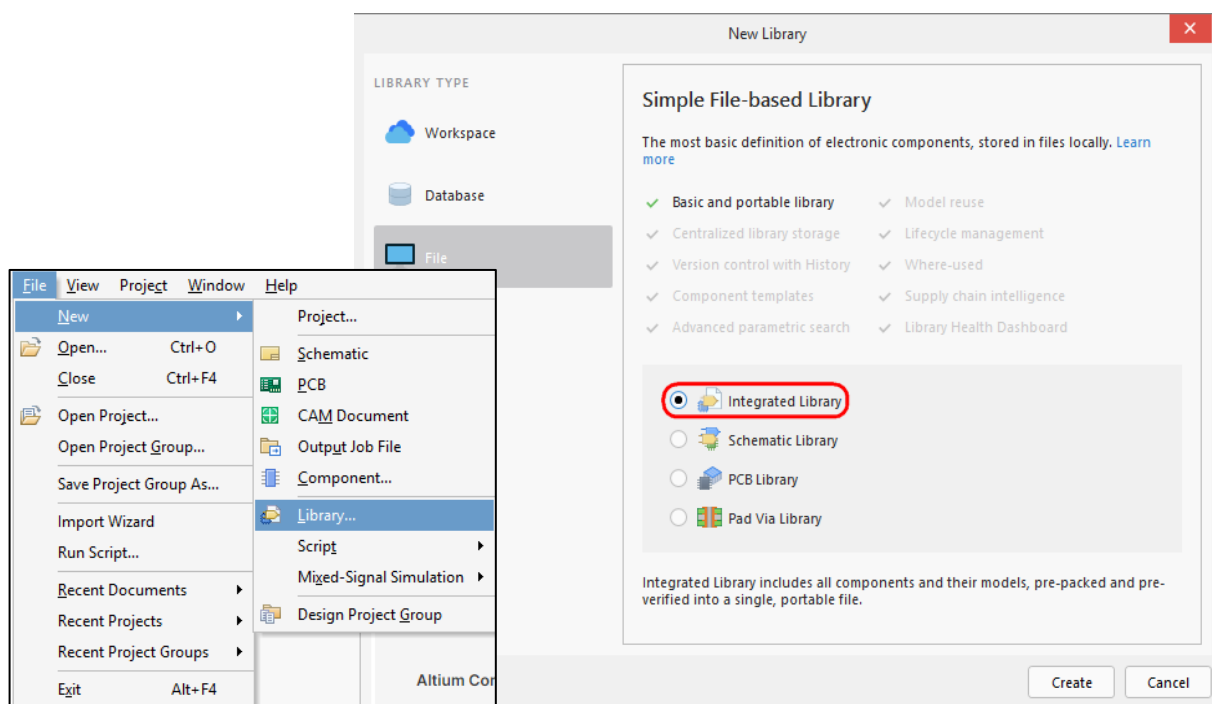


Рис. 1.34. Создание интегрированной библиотеки компонентов

2. Заполнение библиотеки

Для того чтобы заполнить библиотеку, необходимо включить в структуру проекта ранее созданные библиотеки, нажав ПКМ на строку дерева проекта панели *Project Integrated_Library* и выбрав параметр, как на рис. 1.35. При открытии окна проводника нужно выбрать параметр *all files* для отображения всех библиотек. Созданный файл имеет расширение не **.IntLib*, а **.LibPkg*. Это означает, что в настоящий момент есть не сама интегрированная библиотека, а файл заготовки, из которого будет сформирована интегрированная библиотека.

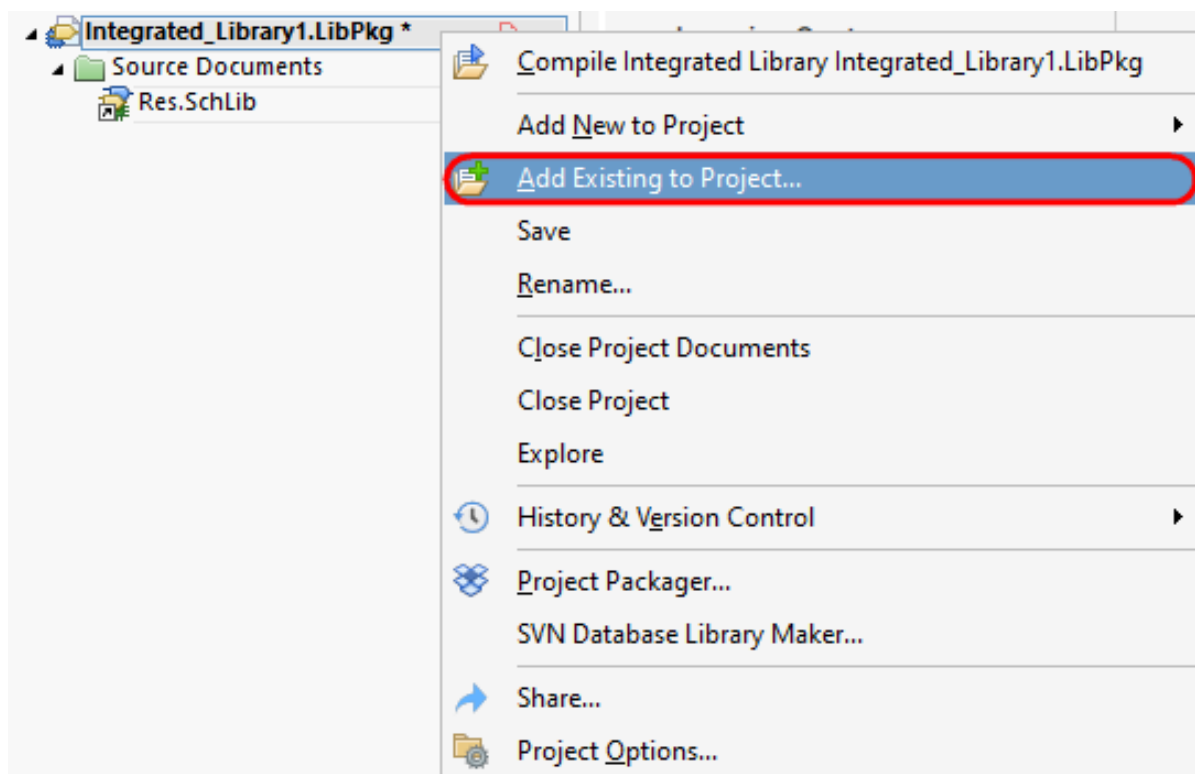


Рис. 1.35. Добавление существующих библиотек

3. Компиляция библиотеки

После добавления всех компонентов выполните компиляцию интегрированной библиотеки, щелкнув ПКМ по имени библиотечного проекта *Library.LibPkg* в плавающей панели *Projects*: в активизированном контекстном меню выполните команду *Compile Integrated Library *.LibPkg* (рис. 1.36). Файлы описания моделей также копируются и компилируются в интегрированную библиотеку.

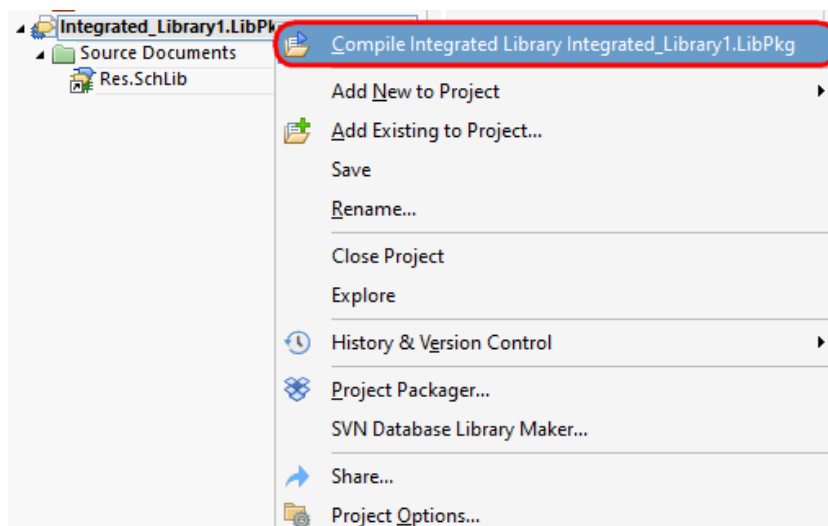


Рис. 1.36. Компиляция интегрированной библиотеки компонентов

После успешной компиляции формируется библиотека *Library.IntLib*. Ее уже можно увидеть на панели *Component*. Библиотека автоматически сохраняется в подкаталоге *.../Project/*IntLib* того каталога, в котором находятся файлы-источники, – библиотека схемных компонентов и библиотека посадочных мест.

4. Сохранение и экспорт

Для сохранения и экспорта щелкните ПКМ по интегрированной библиотеке и с помощью команды *Save* сохраните ее в нужное место на диске (рис. 1.37), обеспечив доступ к ней для других проектов.

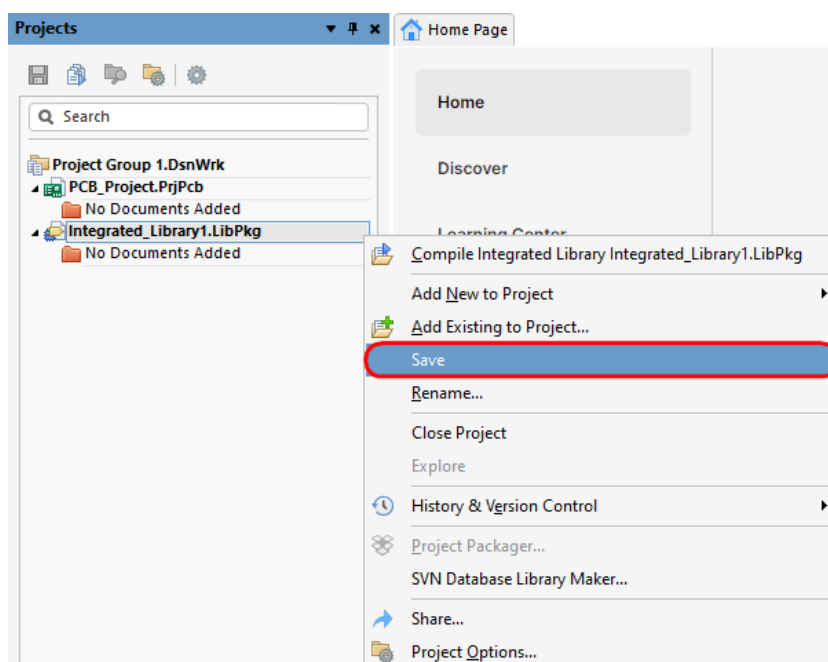


Рис. 1.37. Сохранение интегрированной библиотеки компонентов

5. Импорт в проект

Для использования интегрированной библиотеки в проекте добавьте ее в качестве внешнего ресурса в проект *Altium Designer*.

Следуя алгоритму, можно создать интегрированную библиотеку в *Altium Designer*, которая будет удобной для использования в проектах и обеспечит упрощённое управление компонентами.

1.6. Использование существующих библиотек

В проект можно добавить сторонние библиотеки компонентов. Для этого необходимо вызвать контекстное меню *Panels* и открыть вкладку *Components*.

Откройте меню, нажав на кнопку с тремя горизонтальными полосками, выберите опцию *File-based Libraries Preferences* и на вкладке *Projects* нажмите на кнопку *Add Library* (рис. 1.38). Укажите путь до файла нужных библиотек в проводнике, предварительно выбрав параметр *all file*. Как правило, в *Altium Designer* есть две предустановленные библиотеки, содержащие достаточный список компонентов.

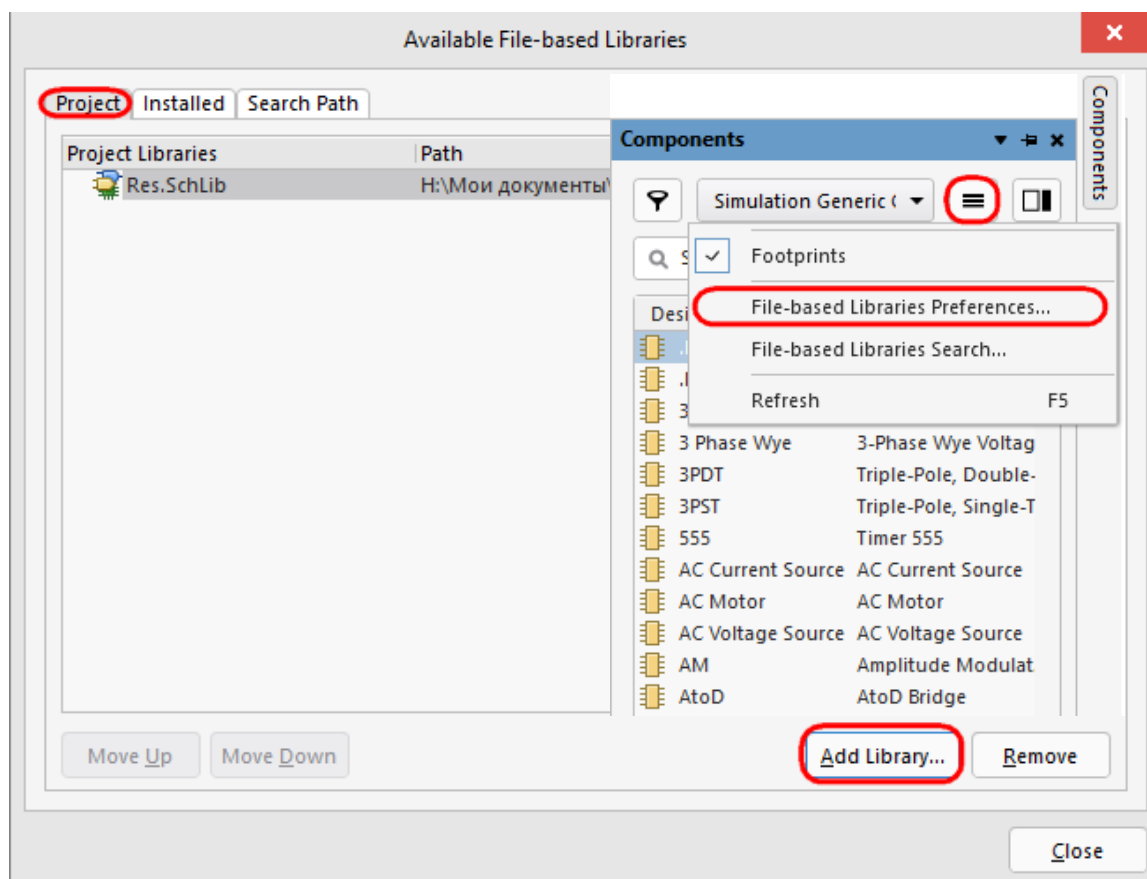


Рис. 1.38. Добавление существующих библиотек в проект

После добавления библиотека отобразится в выпадающем списке *Components* (рис. 1.39). После выбора библиотеки в качестве активной становится возможным использование её компонентов. В панели содержится информация о библиотеке. Можно выполнить поиск по названию компонента или ключевым словам (*res*, *cap*, цифры 2, 3, 4 и так далее для соединителей (*header*), отдельные серии микросхем вроде *74НС* и т. п.). Для выбранного компонента будет отображена необходимая информация: наименование производителя, УГО, посадочное место и *3D*-модель.

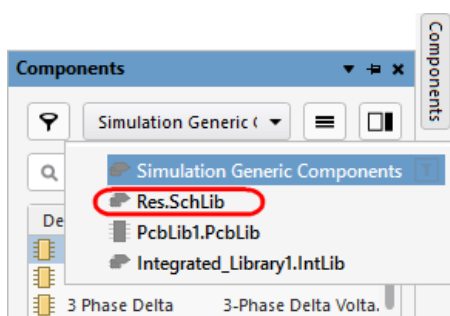


Рис. 1.39. Список панелей

Для подключения библиотеки в виде базы данных, например *Cemlib*, необходимо файлы этой библиотеки разместить в библиотеке *Altium 25* (*c:/Users/Public/Documents/Altium/AD25/Library*). Затем в панели *Components* нажмите клавишу *Operations* (три полоски) и в выпадающем списке выберите *Libraries Preferences*. В открывшемся окне переключитесь в режим *Installed*, в нижней части окна укажите путь к этой библиотеке, нажмите *Install*, включите *All files* и выберите необходимую библиотеку компонентов с расширением *.DbLib* (рис. 1.40).

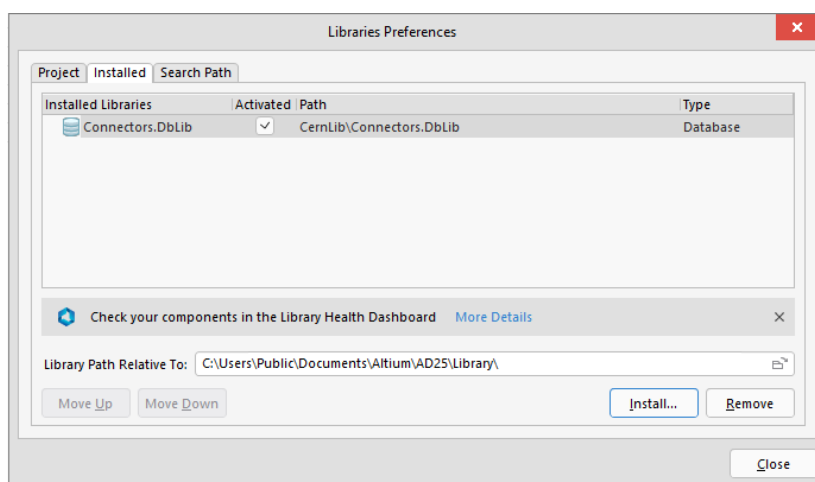


Рис. 1.40. Подключение библиотеки в виде базы данных

После добавления библиотека отобразится в выпадающем списке *Components*. После выбора библиотеки в качестве активной становится возможным использовать её компоненты.

1.7. Создание компонента (графики УГО логического элемента в корпусе *DIP*)

При создании компонента в *DIP*-корпусе важно соблюдать некоторые правила:

1) у подобного компонента имеется «ключ» – вырез с одной из сторон. Он необходим для ориентации микросхемы (рис. 1.41);

2) на посадочном месте пин, соответствующий выводу «земля», выполняется квадратным, остальные пины – круглые.

На рис. 1.42 и 1.43 изображены УГО и логическая функция типичной микросхемы.

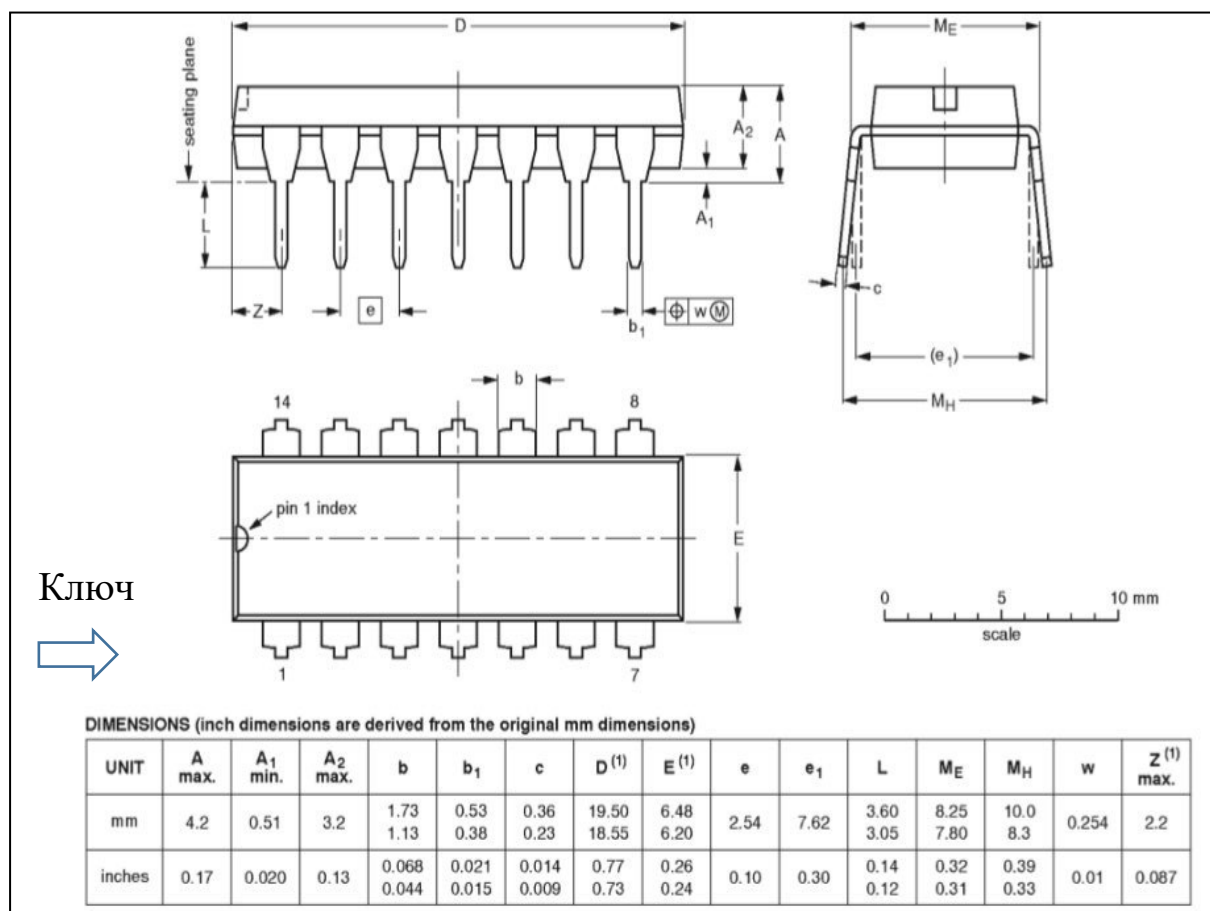


Рис. 1.41. Чертеж типичной микросхемы в *DIP*-корпусе

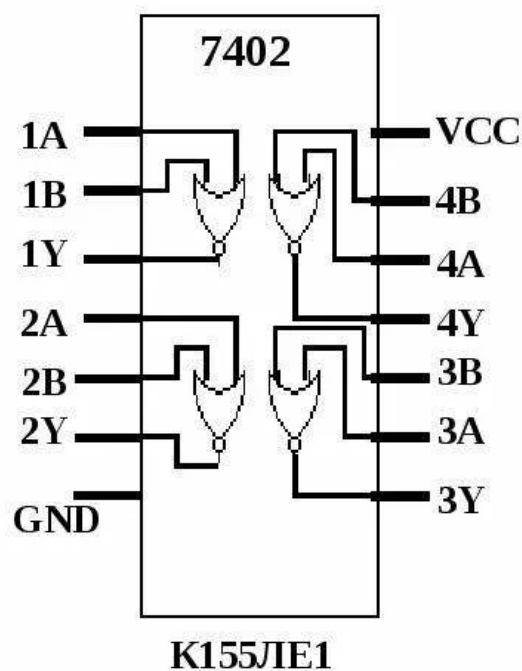


Рис. 1.42. УГО микросхемы

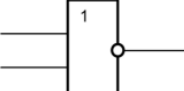
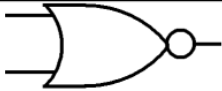

Логическая функция	Шифр функции в серии/ международное обозначение	УГО	
		отечественное	международное
ИЛИ-НЕ	ЛЕ / NOR		

Рис. 1.43. Логическая функция типичной микросхемы

Создание символа логической микросхемы K155LE1

Выполните шаги, аналогичные при создании библиотеки символа в случае с резистором, но с некоторыми отличиями:

1. Заново создайте или откройте ранее созданную библиотеку *SchLib1.schLib*. В открывшемся окне *SCH Library* нажмите на кнопку *Add* и в появившейся вкладке *New Component* впишите имя нового компонента K155LE1, затем нажмите *Ок*.

2. В меню инструментов после нажатия ПКМ на иконку  выберите фигуру «*Rectangle*» и поставьте её в начало координат с установленными размерами 30 × 32 мм (рис. 1.44).

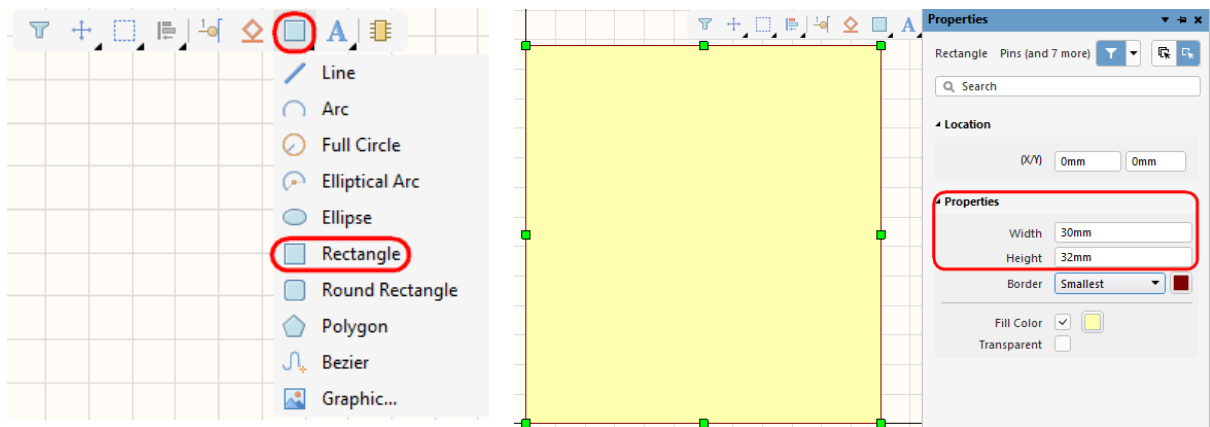


Рис. 1.44. Создание «тела» микросхемы

3. Добавьте выводы (пины) (рис. 1.45), используя кнопку *Place Pin* в меню инструментов, нажмите на *Tab* (ставим на паузу процесс создания «тела» микросхемы). В появившемся окне свойств введите имя первого пина (*Name* и *Designator*) – 1, установите его длину (2,5 мм), положение и ориентацию, после чего нажмите на *Esc* и последовательно разместите выводы так, чтобы крестик оказался снаружи микросхемы, против часовой стрелки с интервалом 4 мм. При установке восьмого пина необходимо изменить его ориентацию, повернув на 180° (используйте клавишу «пробел»). Далее поочередно нужно выделить каждый из пинов и переименовать их (*Name*) в соответствии с УГО микросхемы (см. рис. 1.42).

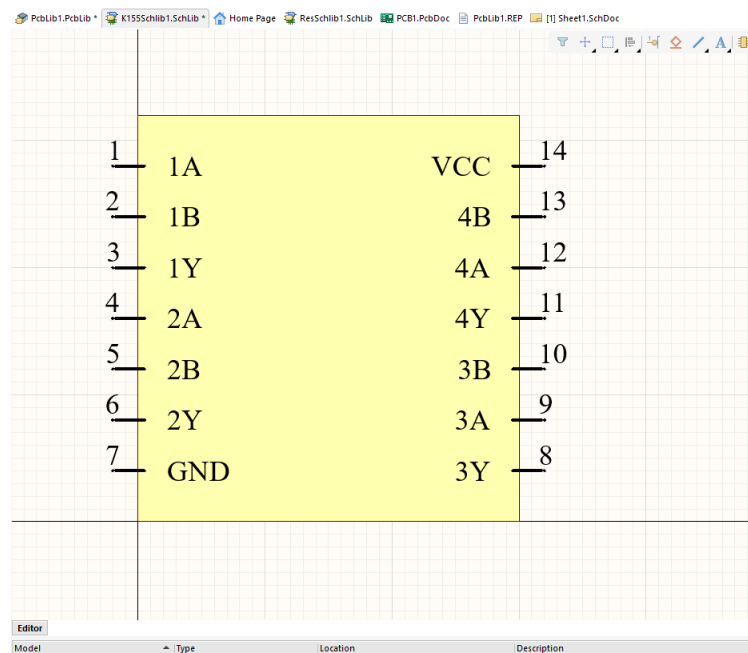


Рис. 1.45. Установка и нумерация пинов

4. Для того чтобы микросхема была «прозрачной» (т. е. были видны её составные части (в нашем случае – логика)), с помощью инструментов *Line* и *Place Text String* нарисуйте внутреннее заполнение УГО микросхемы К155ЛЕ1 (рис. 1.46) и соедините с выводами, как на рис. 1.42. Кружок (инверсия) в УГО (рис. 1.47) рисуется с использованием инструмента *Place Ellipses*.

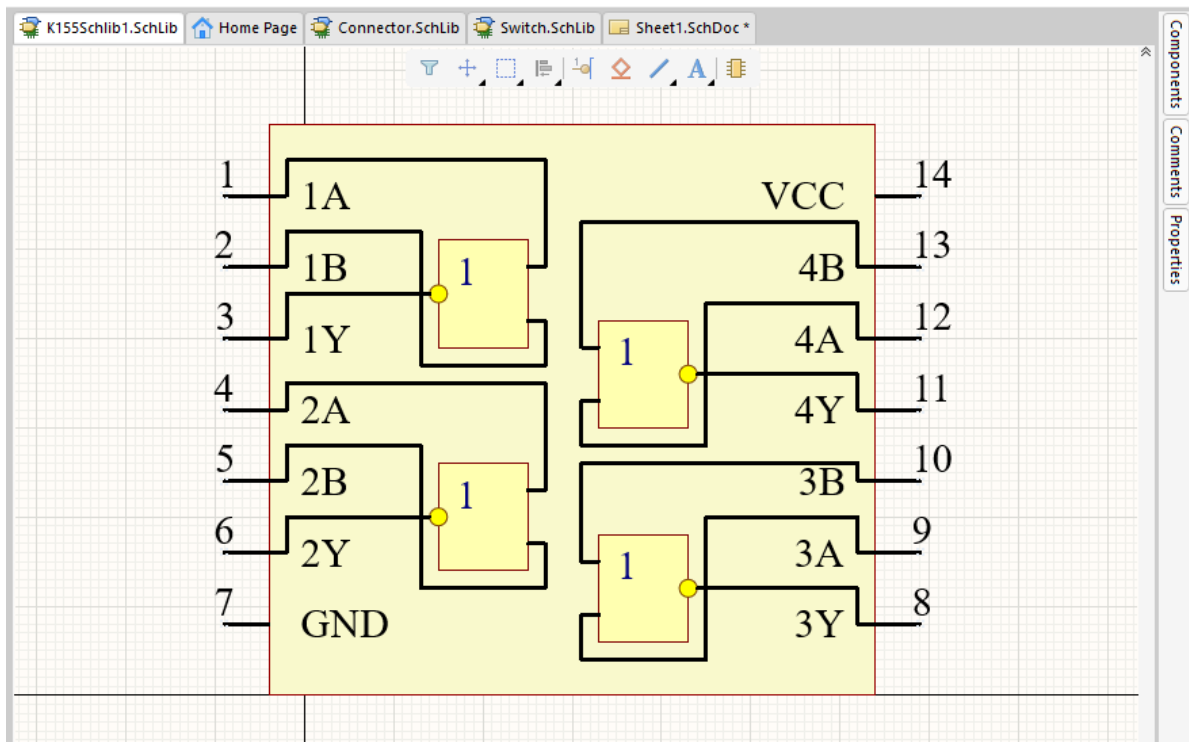


Рис. 1.46. Готовое УГО микросхемы К155ЛЕ1

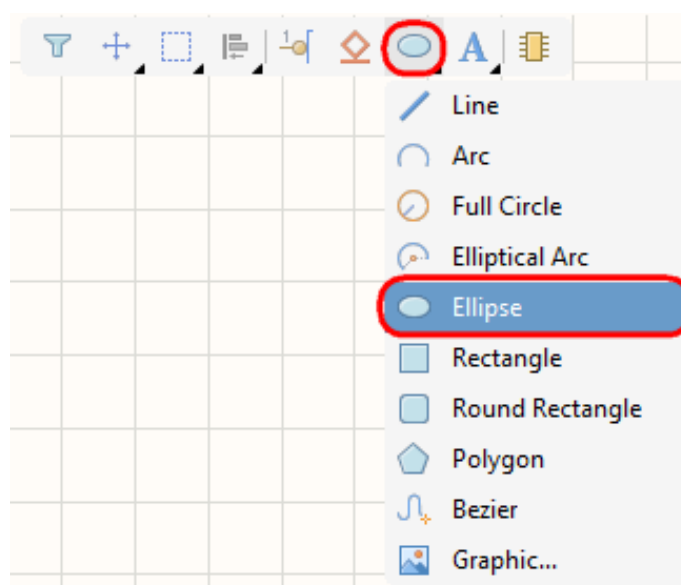


Рис. 1.47. Инструмент *Place Ellipses*

5. Микросхеме необходимо дать имя *Designator* и сохранить созданную библиотеку. Для этого откройте *Properties* в правой части рабочего поля и введите имя микросхемы *Name*, а в поле *Designator* – *DD?* (рис. 1.48), сохраните библиотеку с помощью команды *File/Save as*.

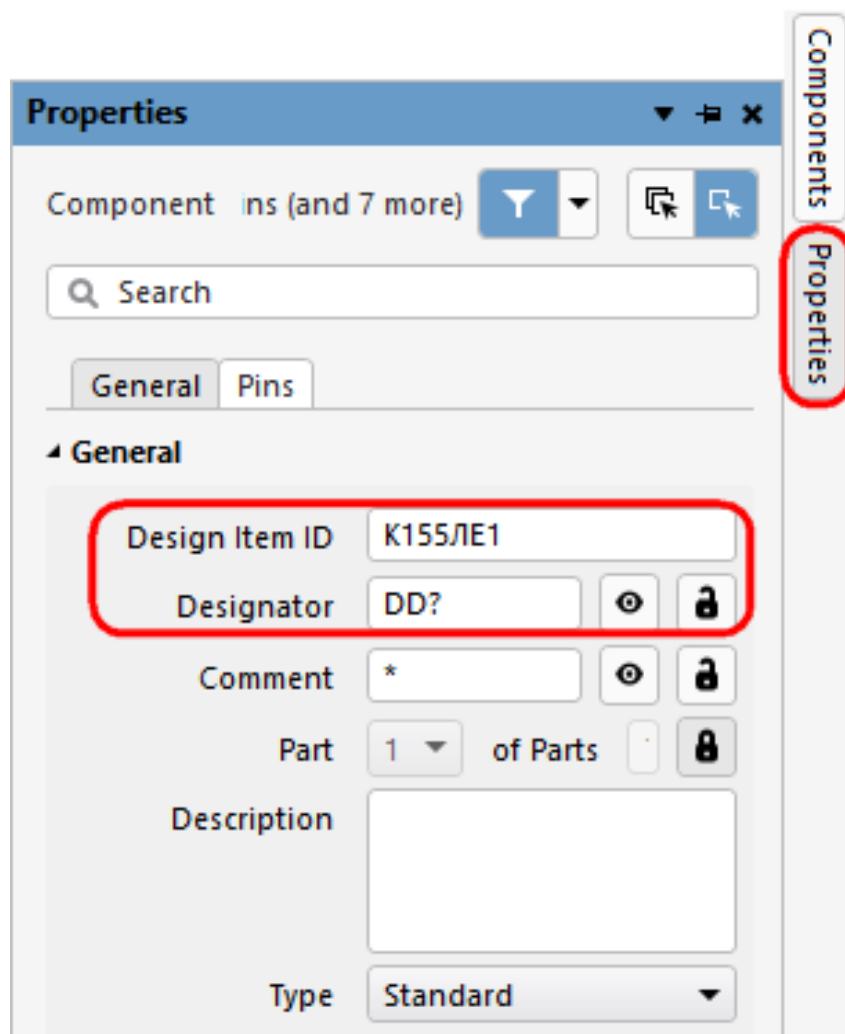


Рис. 1.48. Настройки созданной микросхемы

Создание посадочного места логической микросхемы K155ЛЕ1

Выполните те же шаги по созданию библиотеки посадочных мест, как и в случае с резистором.

Заново создайте или зайдите в созданную ранее библиотеку посадочных мест *PcbLib1.PcbLib*, в нижней части левой панели перейдите на вкладку *PCBLibrary*. В окне *Footprints* нажмите на клавишу *Add* и после двойного щелчка по возникшему полю введите имя посадочного места микросхемы.

С помощью команды *Place/Pad* создайте контактную площадку и, прежде чем установить ее на плату, нажмите на клавишу *Tab*, в появившемся окне свойств площадки определите форму и размеры площадки.

Диаметр и форма контактных площадок задаются в поле *Shape*. Седьмая из них («земля») должна быть квадратной, остальные – круглыми. Диаметр отверстия в площадке выберите 0,9 мм, диаметр самой площадки – 1,5 мм. Поскольку шаг выводов микросхемы равен 2,5 мм, выберите такой же шаг сетки редактора.

В поле *Layer* выберите пункт *Multi-Layer*; поскольку отверстия сквозные, укажите диаметр отверстия в окне *Hole*. Нажмите на *Enter* и установите 14 площадок на плату, затем измените форму седьмой из них с круглой на квадратную (рис. 1.49). Посадочное место формируется из нескольких слоёв.

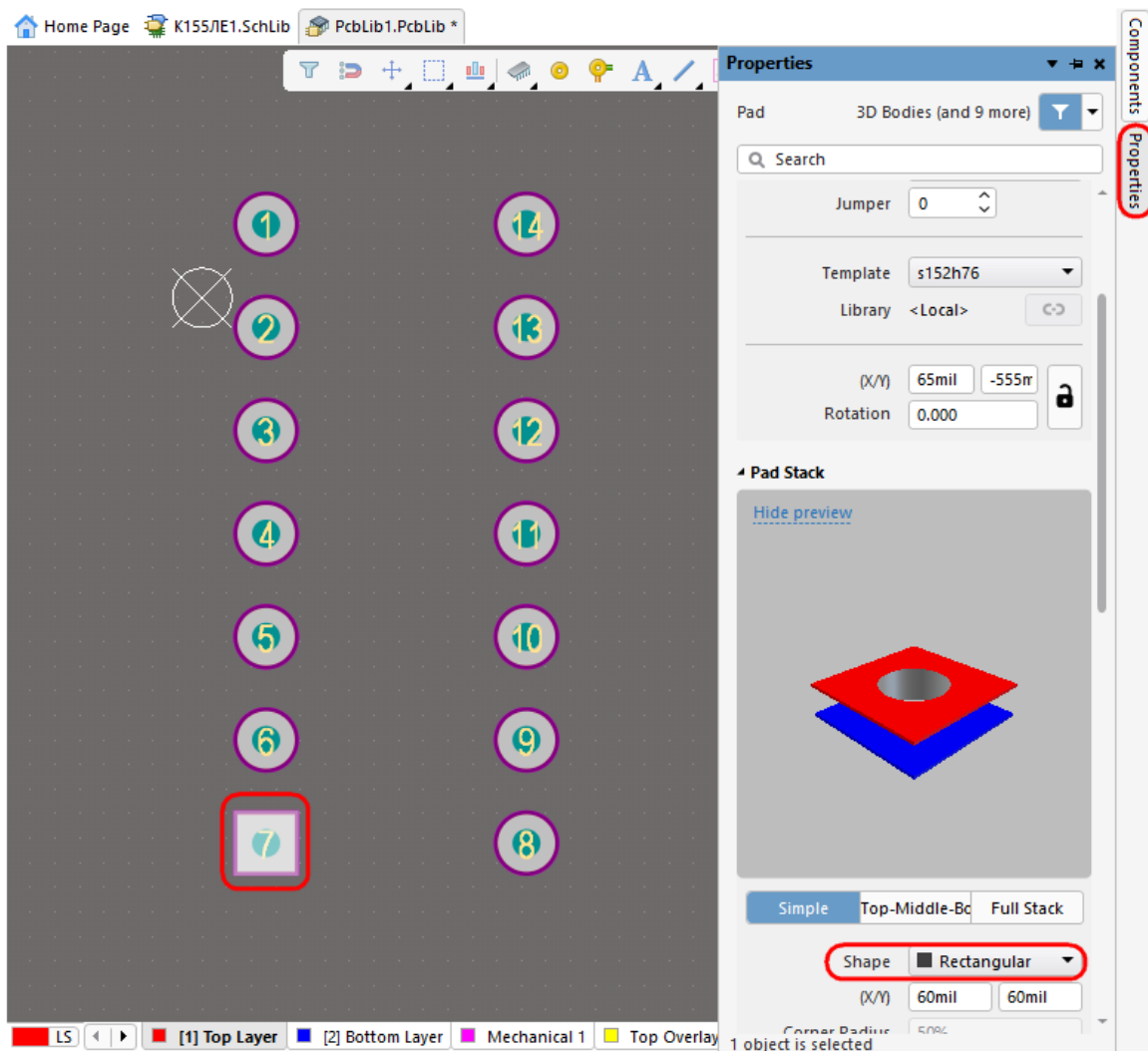


Рис. 1.49. Контактные площадки *DIP*-устройства

Переключитесь в нижней части рабочего поля на слой *Top Overlay*, уменьшите шаг сетки до 0,5 мм и сформируйте, как на рис. 1.50, контур корпуса микросхемы.

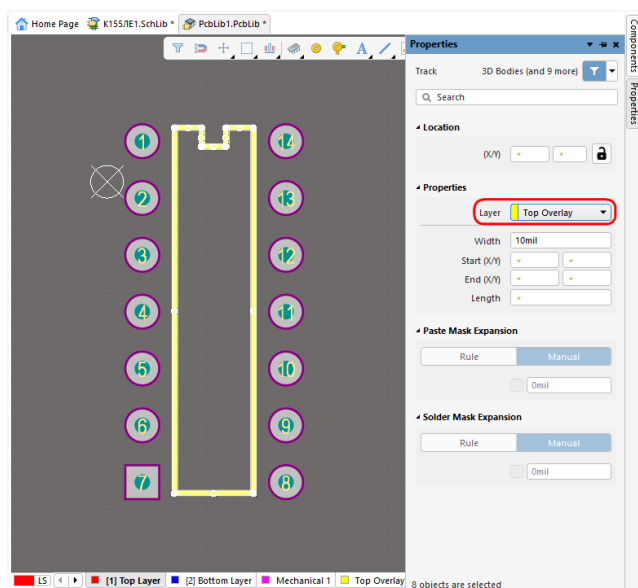


Рис. 1.50. Контур корпуса микросхемы

В главном меню выберите команду *Place/Extruded 3D Body*, для того чтобы нарисовать корпус микросхемы (рис. 1.51).

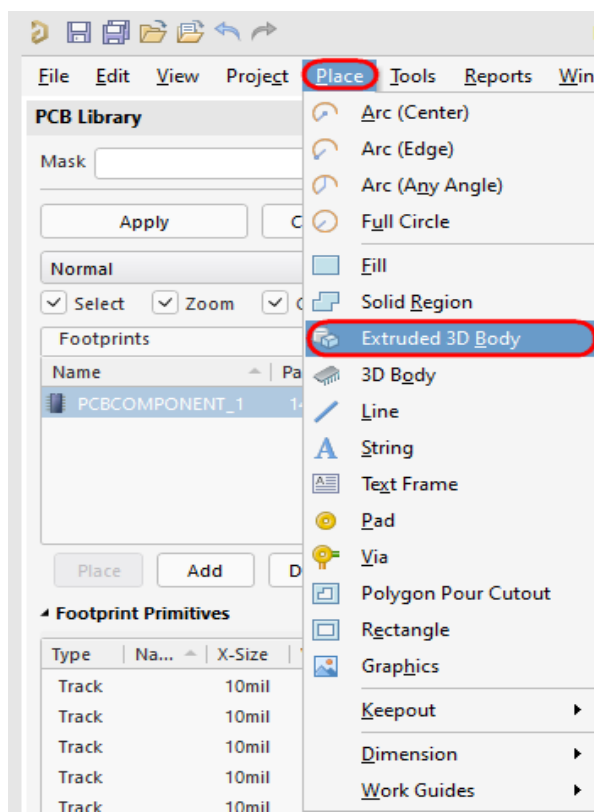


Рис. 1.51. Создание корпуса микросхемы

В слое *Mechanical 1* рисуется такой же контур (рис. 1.52), т. е. по тем же линиям (как на рис. 1.50). Из аналогичного контура на слое *Mechanical 1* получается трёхмерное упрощенное изображение корпуса элемента.

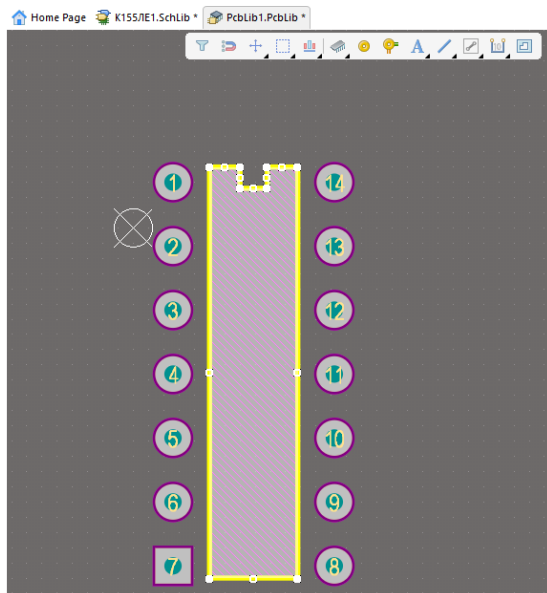


Рис. 1.52. Контур корпуса микросхемы в слое *Mechanical 1*

Настройте высоту корпуса. Для этого выделите слой, который создали, и откройте *Properties*, поставьте значение параметра *Overall Height* – 100 mil (рис. 1.53). Также там можно выбрать цвет элемента и т. д.

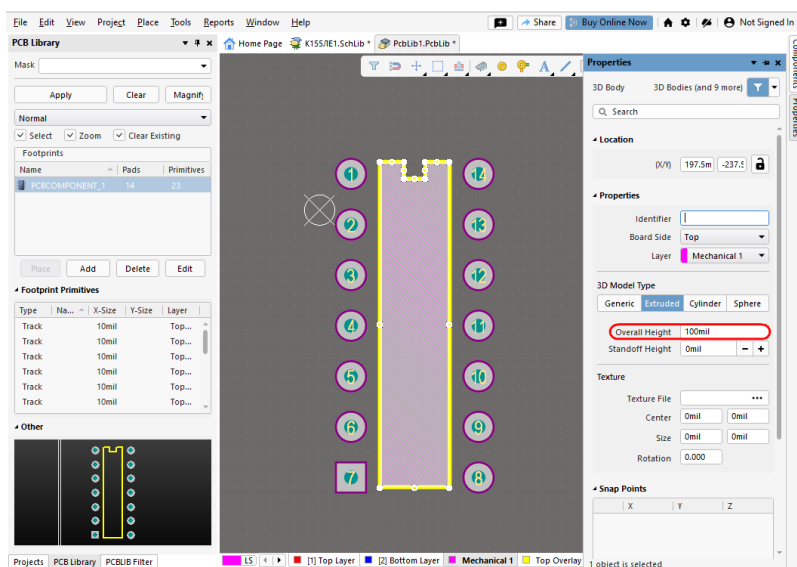


Рис. 1.53. Настройка высоты корпуса компонента в слое *Mechanical 1*

Для просмотра изображения корпуса микросхемы в 3D нажмите в главном меню *View/3D Layout Mode* (рис. 1.54).

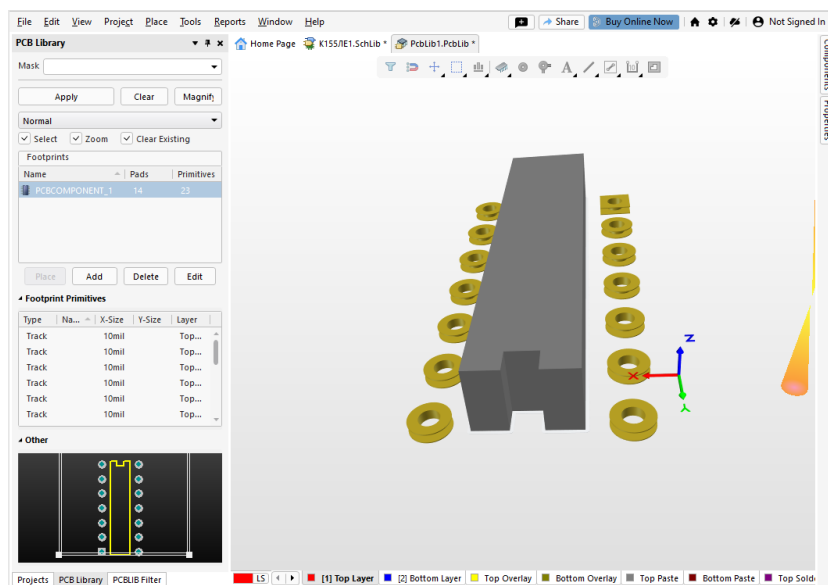


Рис. 1.54. Изображение в 3D микросхемы К155ЛЕ1

К готовому УГО элемента (см. рис. 1.46) созданное посадочное место добавляется путем выполнения команды *Add Footprint* в нижнем меню окна *Editor* (рис. 1.55), инициирующей открытие библиотеки этого компонента (рис. 1.56).

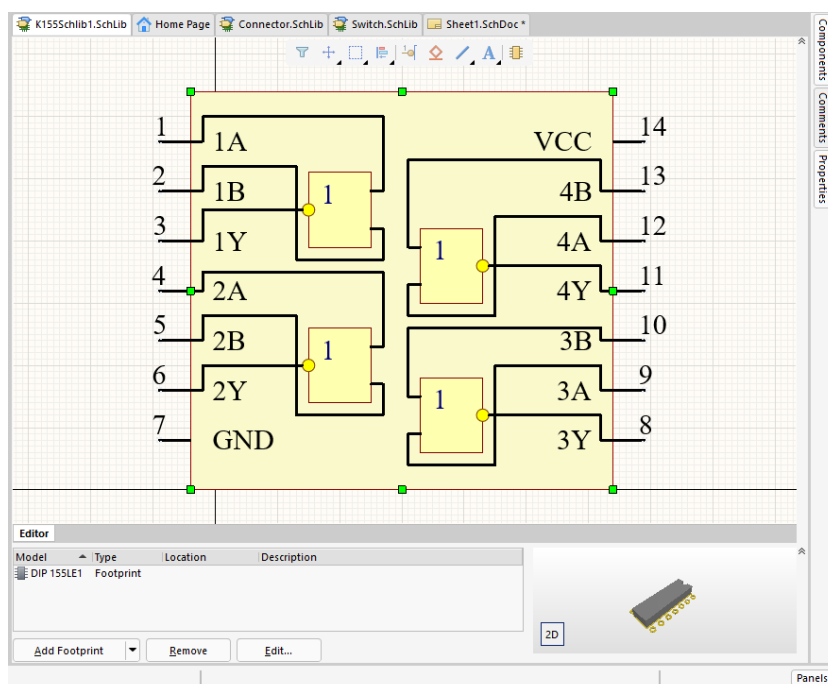


Рис. 1.55. Добавление посадочного места к УГО элемента

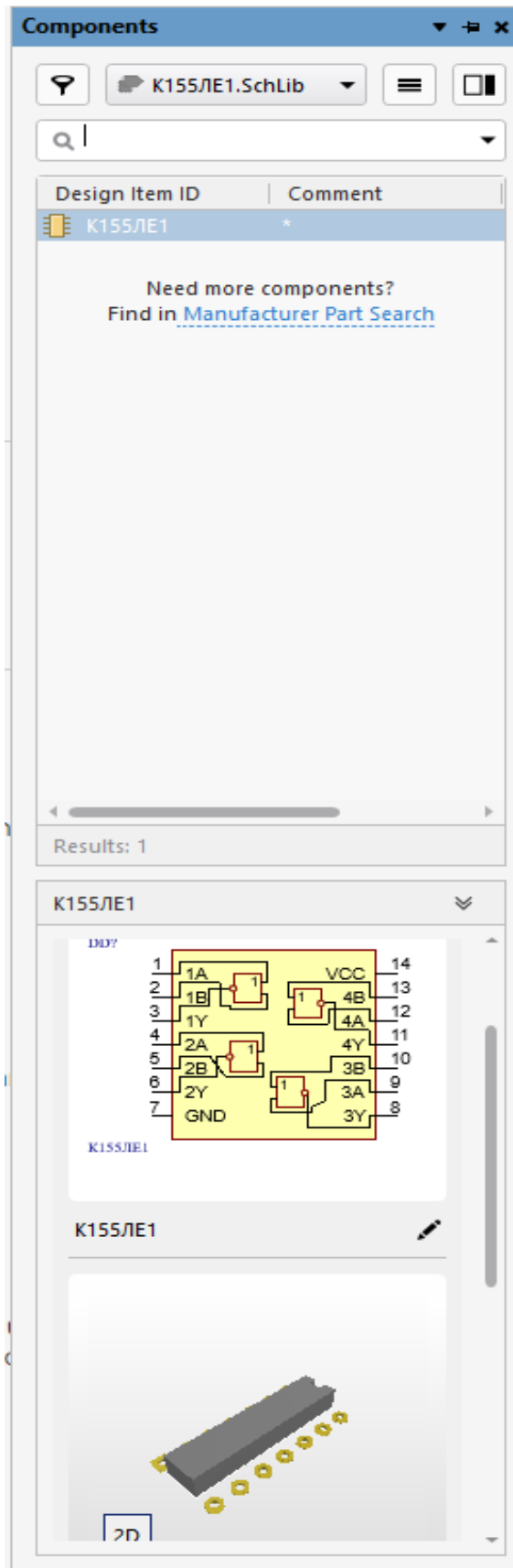


Рис. 1.56. Готовая библиотека микросхемы К155ЛЕ1

Посадочные места стандартных корпусов элементов обычно создаются с использованием мастера, который запускается из библиотеки посадочных мест *PcbLib1.PcbLib* командой *Tools/IPC Compliant Footprint Wizard*. На экране возникает диалоговое окно мастера создания посадочных мест, и после нажатия кнопки *Next* будет предложено выбрать тип корпуса и единицы измерения (рис. 1.57). Корпусу *DIP*-компонента в мастере соответствует строка *Component Types – Small Outline Package – J Leads (SOJ)*.

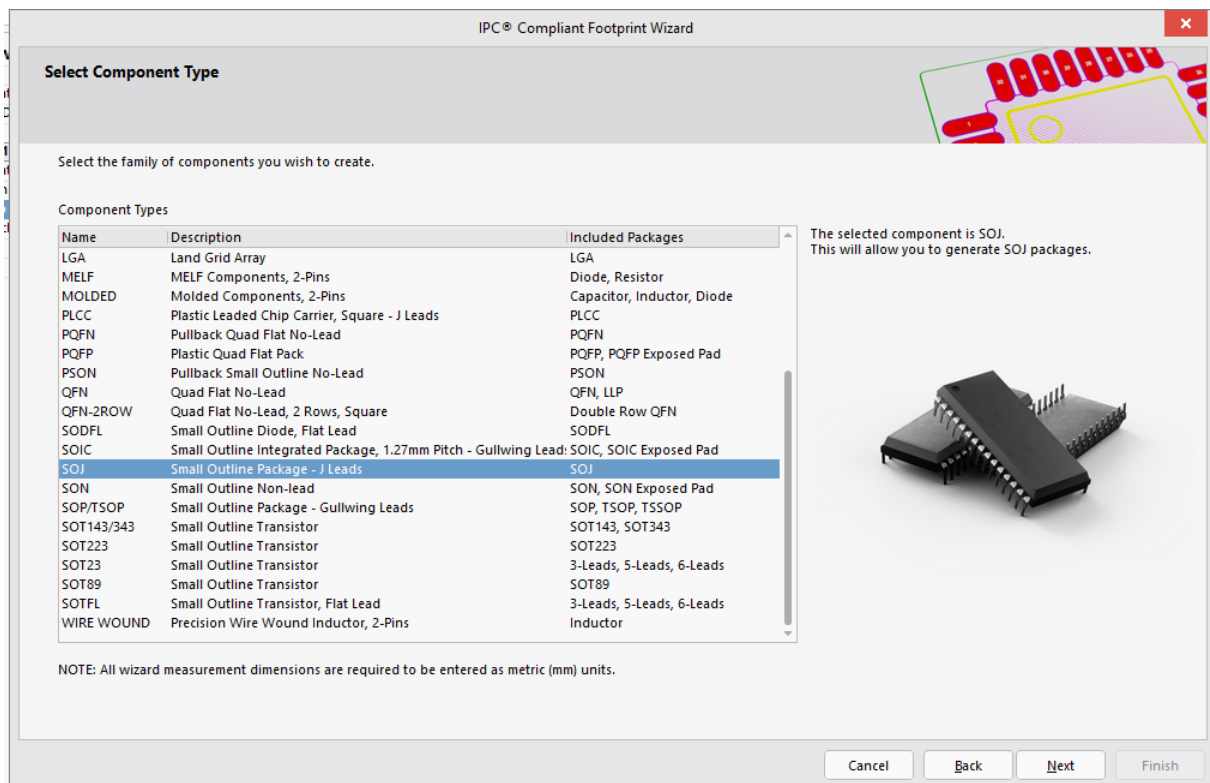


Рис. 1.57. Диалоговое окно мастера создания посадочных мест

Далее в пошаговом режиме будет предложено задать набор параметров, которые описывают создаваемую модель (например, параметры контактной площадки, число выводов, толщину линии корпуса и т. д.). Создайте корпус с 14 выводами.

Укажите название посадочного места. Полученное изображение 3D-корпуса компонента показано на рис. 1.58.

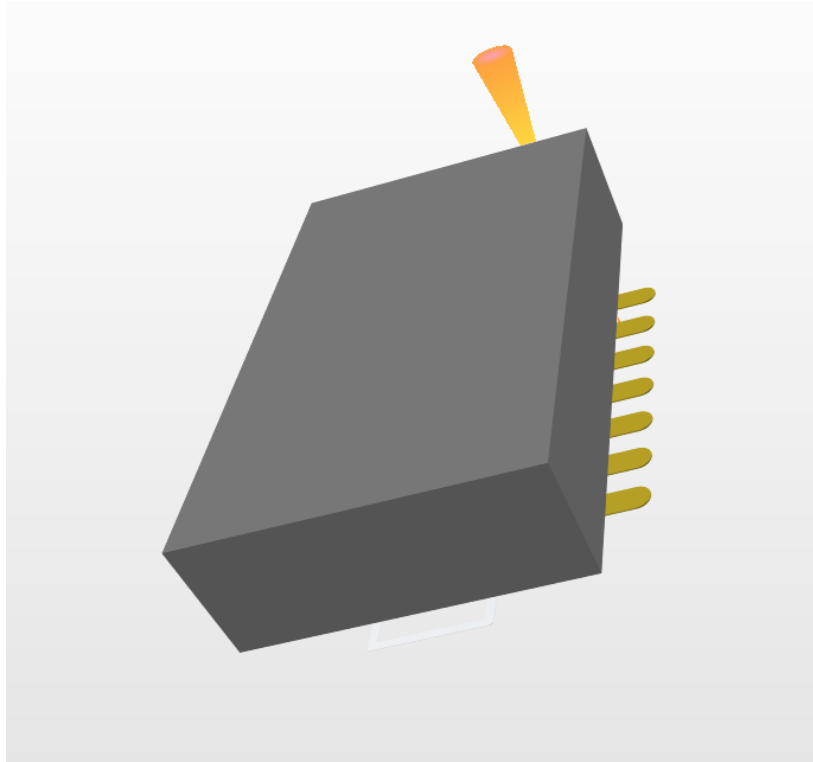


Рис. 1.58. Изображение 3D-корпуса компонента

После завершения работы мастера сохраните библиотеку, нажав на пиктограмму с изображением дискеты.

1.8. Порядок выполнения работы

1. Создайте библиотеку и компонент резистора в программной среде *Altium Designer* с представлением файла проекта.

2. Создайте компонент в виде логического элемента в корпусе *DIP* по варианту задания из прил. 1 (компонент выделен красным прямоугольником).

3. Создайте библиотеку компонентов и библиотеку посадочных мест для перечня элементов по варианту задания из прил. 2, включив туда и созданные компоненты.

4. Объедините библиотеки в одну формата **.LibPkg*, компилируйте её в формат **.IntLib*, где вместо «*» используйте имя заданного логического элемента.

5. Составьте отчет по работе с подробным описанием выполнения каждого пункта (с иллюстрациями). К отчету приложите файлы выполненного проекта в форматах *Altium*.

Лабораторная работа № 2. СОЗДАНИЕ ЭЛЕКТРИЧЕСКОЙ СХЕМЫ

2.1. Краткие теоретические сведения

Проектирование печатной платы в *Altium Designer*, как правило, включает несколько ключевых этапов, каждый из которых важен для создания качественного и функционального продукта. Ниже представлен алгоритм процесса до момента создания самой платы и конструкторской документации.

1. Подготовка и планирование:

- установка функциональных и технических требований к проекту;
- подготовка списка компонентов, схемы подключения и спецификации.

2. Создание электрической схемы:

- добавление необходимых компонентов с помощью библиотеки компонентов;
- соединение компонентов проводниками для создания необходимых электрических связей;
- выполнение проверки правил проектирования (*electrical rule check*) для обнаружения ошибок.

3. Создание библиотеки компонентов (при необходимости):

- при отсутствии нужных компонентов – создание собственных библиотечных символов и моделей;
- заполнение созданных библиотек.

4. Переход к проектированию печатной платы.

При создании электрических схем в *Altium Designer* необходимо учитывать общие требования, стандарты и ГОСТы, обеспечивающие качество и правильность проектирования.

Общие требования к созданию электрических схем:

1. Четкость и понятность:

- схема должна быть простой для восприятия и понимания;
- используйте стандартные обозначения и логичные соединения.

2. Структурированность:

- объединяйте логически связанные компоненты на схемах;
- сложные схемы лучше разбивать на несколько страниц с использованием ссылок или иерархического дизайна.

3. Консистентность:

- применяйте одинаковые обозначения для одинаковых элементов на разных схемах;
- следуйте единому стилю оформления для всего проекта.

4. Соблюдение правил проектирования:

- используйте электрические правила (ЕСС) для проверки схем на наличие ошибок и несоответствий;
- убедитесь, что все соединения завершены и не остаются «плавающими».

5. Необходимая документация:

- подготовьте все необходимые документы, включая спецификации компонентов (ВОМ), отчёты и комментарии к схемам;
- убедитесь в соответствии созданных документов правилам (ЕСС), требованиям ОСТ и ГОСТ.

Стандарты и ГОСТы:

1. **ГОСТ Р 7.0.97-2025. Требования к оформлению документов** определяет общие правила оформления документов, включая размещение заголовков, размеров, форматов и т. д.

2. **ГОСТ Р 2.105-2019. Общие требования к текстовым документам** устанавливает требования к текстовой части документации, в том числе шрифты, интервал, поля и другие параметры.

3. **ГОСТ 2.601-2018. Схемы электрические** охватывает правила оформления электрических схем, включая обозначения, размещение и соединения.

4. *IEC 60617* – международный стандарт, который определяет графические символы для электрических схем и электроники.

5. *ANSI Y32.2* – стандарт, который охватывает графические символы и обозначения для электрических и электронных схем, принятый в США.

В лабораторной работе № 2 необходимо создать электрическую схему устройства, заданного по варианту, используя чертеж схемы из прил. 1 и перечень элементов из прил. 2.

2.2. Настройка рабочей среды и проекта

Загрузите ранее созданный проект. Откройте его с помощью команды *File open project*.

После загрузки проекта откройте лист схемы командой *File New Schematic*. Выполните настройки этого документа. Они находятся в панели *Properties*.

Первая – это фильтр выделения, он дублируется в панели *Active bar*, поэтому скройте его, чтобы не отвлекаться. Следующая – единицы измерения, с которыми мы будем работать. Переключите их на миллиметры. Чуть ниже – сетка, которая переключается в рабочей области нажатием на кнопку *G*. Она была настроена ранее. Переключите сетку на 2,5, так как будем работать с ней. Внизу расположен раздел настроек формата и размера листа – оставьте стандартный.

Согласно правилам оформления технической документации электрические схемы заключаются в специальные рамки. Рамки соответствуют ГОСТ 2.301-68, 2.104-2006, 2.304-81. Скачать их можно из репозитория на *github.com*, где они периодически обновляются при обнаружении ошибок и несоответствий.

При выполнении проекта сначала необходимо скопировать скачанные шаблоны рамок в стандартную директорию программы *C:/Users/Public/Documents/Altium/AD23/Templates* и выбрать нужный шаблон в выпадающем списке меню *Design/Sheet Templates/Local* (рис. 2.1).

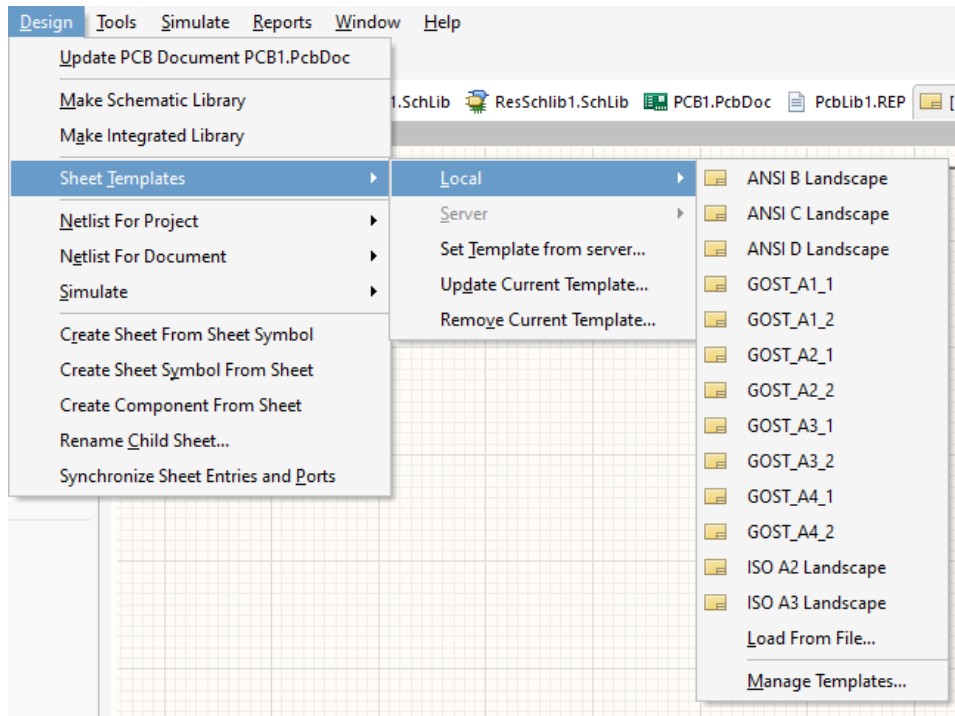


Рис. 2.1. Список шаблонов для создания форматки

Для создания документа схемы выберите из списка форматку *GOST_A4_1*. Для ее заполнения откройте панель *Properties* и во вкладке *Parameters* отредактируйте нужные пункты. В этой панели есть ряд переменных, которые можно задать. По умолчанию в них записаны «*» или дублирующий текст переменной. Если задать, например, переменную «Организация», то на листе в соответствующем месте отобразится значение переменной. Далее требуется заполнить все поля (рис. 2.2) либо это можно сделать после построения схемы.

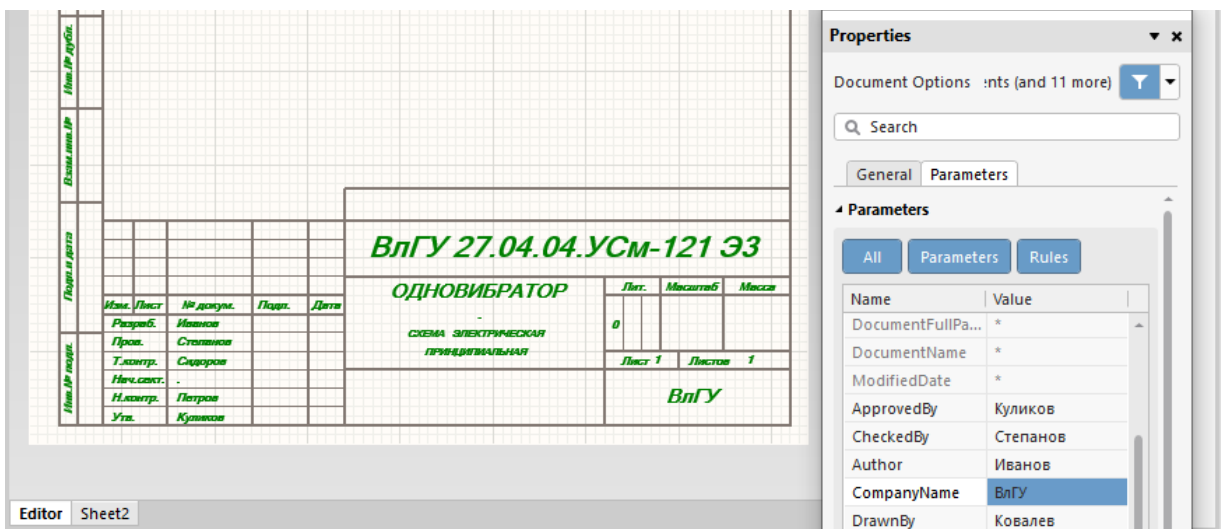


Рис. 2.2. Редактирование параметров форматки

В заключение необходимо выполнить настройки сетки и единиц измерения (см. шаги по созданию нового проекта).

2.3. Создание схемы

В качестве примера используем схему одновибратора, содержащую компоненты, созданные при выполнении лабораторной работы № 1, и компоненты библиотеки *CemLib*. На рис. 2.3 изображена такая схема на двух элементах 2ИЛИ-НЕ (микросхема К155ЛЕ1 (аналог 7402)).

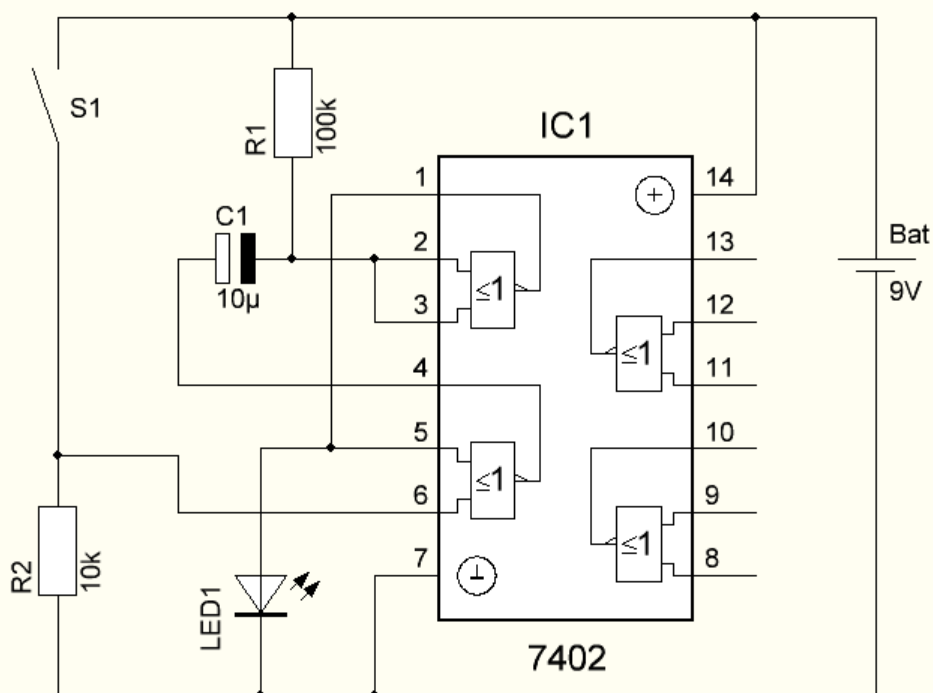


Рис. 2.3. Схема одновибратора на микросхеме К155ЛЕ1

При подаче на вход одновибратора при помощи кнопки *S1* короткого положительного импульса произвольной формы на его выходе (вывод 5 *IC1*) формируется тоже положительный импульс, но строго фиксированной длительности, зависящей от номиналов *C1* и *R1*.

Для добавления компонентов из библиотеки на схему используется панель *Components*, вызываемая клавишей *Panels* в правом нижнем углу рабочего поля.

Выберите интегрированную библиотеку, содержащую оба компонента (рис. 2.4), которая была создана в предыдущей лабораторной работе.

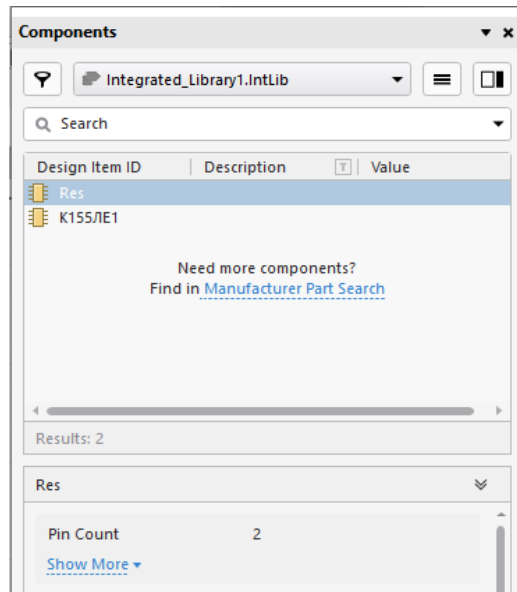


Рис. 2.4. Панель *Components* после выбора интегрированной библиотеки

Отобразится список компонентов (рис. 2.5), которые есть в этой библиотеке. Ниже под списком компонентов расположен раздел с информацией о выбранном компоненте. Например, раскрыв раздел моделей, мы увидим условное графическое обозначение и посадочное место ЭТИХ КОМПОНЕНТОВ.

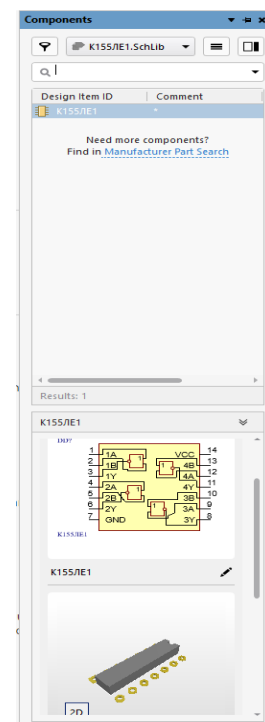
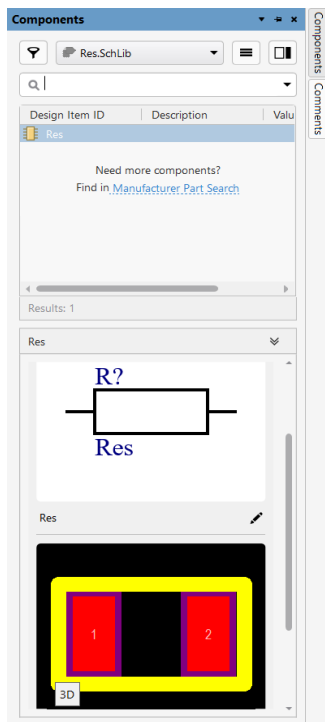


Рис. 2.5. Контекстное меню с информацией о компонентах из библиотеки

Для добавления этого компонента на схему используется команда *Place* (рис. 2.6): нажмите ПКМ либо перетащите этот компонент из списка ЛКМ.

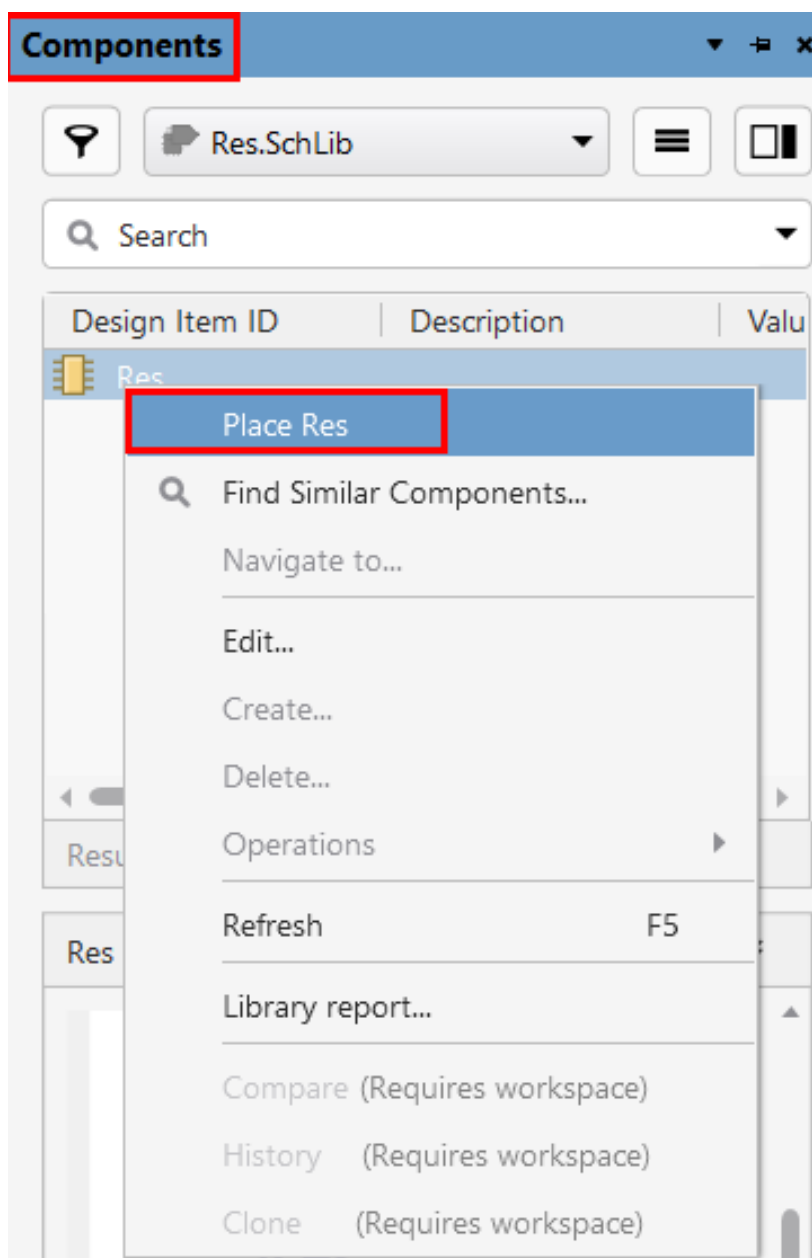


Рис. 2.6. Помещение компонента на схему

Для добавления идентичных компонентов (рис. 2.7) можно сразу извлечь необходимое количество из библиотеки или воспользоваться клонированием, для чего удерживайте кнопку *shift* и перемещайте компонент, который необходимо клонировать. Для поворота компонента используется пробел, а для зеркального отображения необходимо захватить компонент ЛКМ и, не отпуская его, нажать *X*.

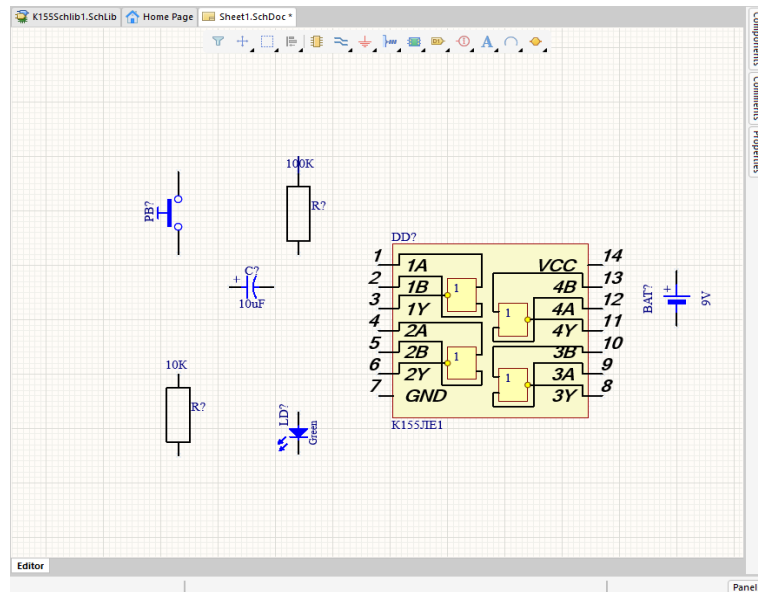


Рис. 2.7. Взаимное расположение элементов на схеме

Для создания связи используется специальный инструмент *Wire* (провод) (рис. 2.8).

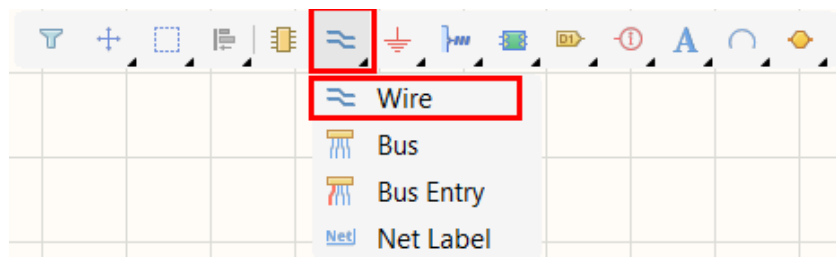


Рис. 2.8. Инструмент *Wire*

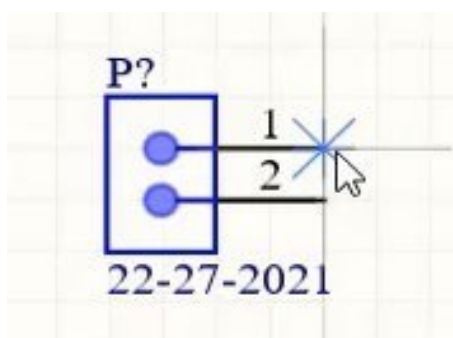


Рис. 2.9. Реакция курсора на электрический компонент

При включении инструмента к курсору мыши привязывается большое перекрестие (рис. 2.9). Наводя это перекрестие на электрическое окончание компонента, которое было задано при создании УГО компонентов, курсор мыши автоматически привязывается к этой точке и подсвечивается маленьким перекрестием под углом 45° , тем самым сигнализируя, что в этой точке осуществляется связь.

Нажмите ЛКМ и ведите курсор на другое окончание, которое должно быть подключено к этой цепи. Для изменения стороны, с кото-

рой будет прокладываться цепь, можно нажать на пробел, а зафиксировать связь – нажатием ЛКМ. Таким способом пририсовываются все нужные связи создаваемой рабочей схемы (рис. 2.10).

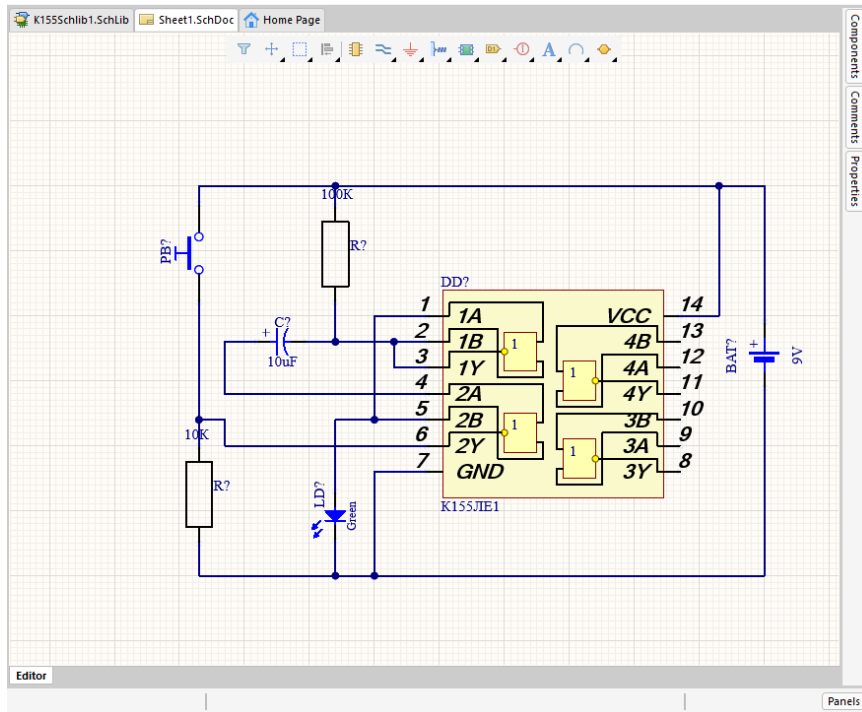


Рис. 2.10. Схема с прорисованными связями

Дополнительно следует изучить такие инструменты, как *NetLabel* и *PowerPort*.

1. *NetLabel* (рис. 2.11) используется для назначения пользовательских имен цепей.



Рис. 2.11. Инструмент *NetLabel*

После установки точки привязки в нужном месте цепи, используя опцию *Properties*, вписывают необходимые значения цепи. По окончании цепь будет иметь пользовательское имя (рис. 2.12).

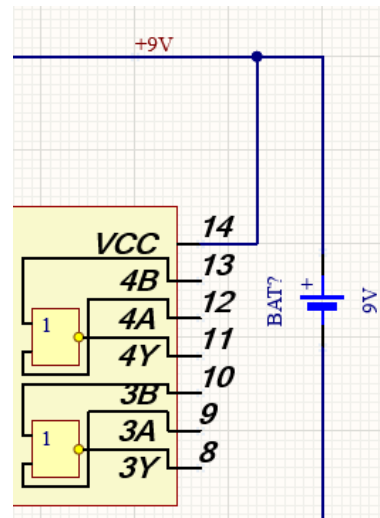
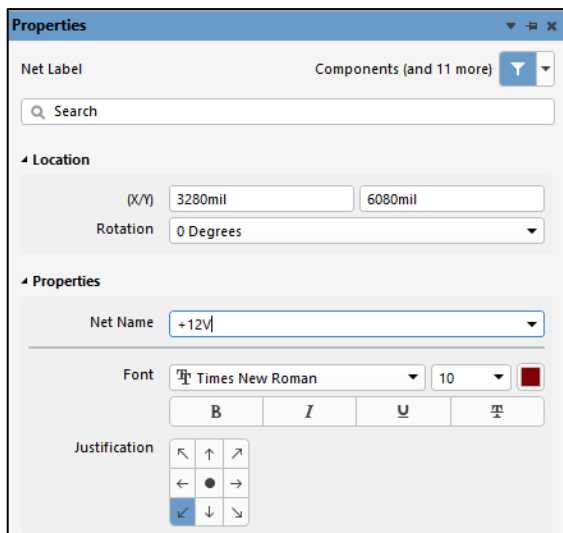
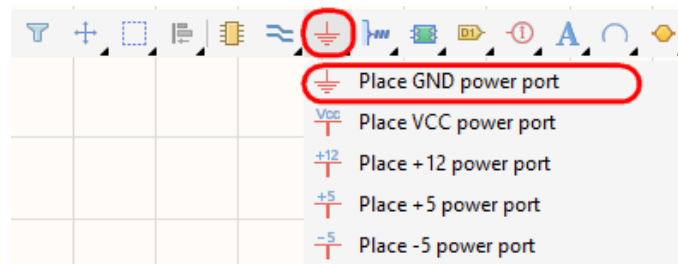
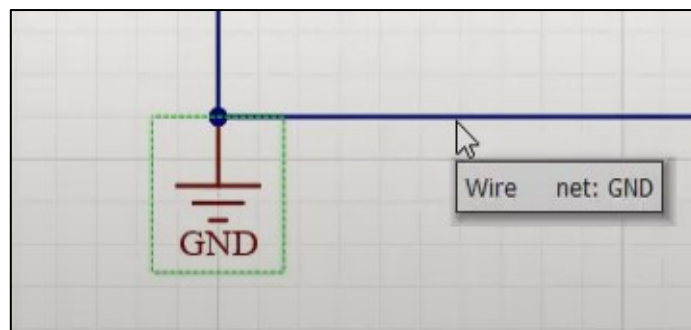
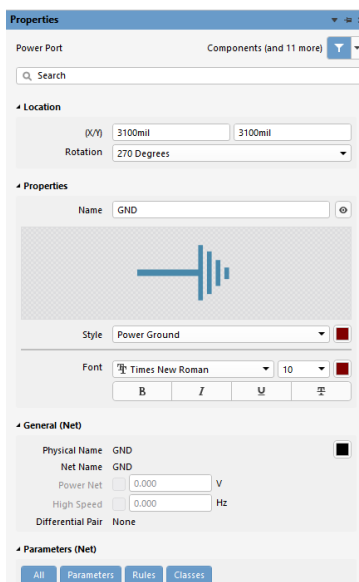


Рис. 2.12. Редактирование и расположение элемента *NetLabel*

2. *PowerPort* (рис. 2.13, а). Используется для обозначения питания или «земли». Этим параметром также назначаются имена цепей, связывающих их с элементом (рис. 2.13, б).



а)



б)

Рис. 2.13. Установка элемента *PowerPort GND*: а – возможности инструмента *PowerPort*; б – установка «земли» *GND*

Оба инструмента можно использовать для логических связей. Например, чтобы не рисовать физическую связь через весь лист или для передачи связи на другой лист схемы, можно установить одноименный *NetLabel* или *PowerPort* на два несоединенных куска цепи (рис. 2.14). Для программы это будет равносильно физическому соединению.

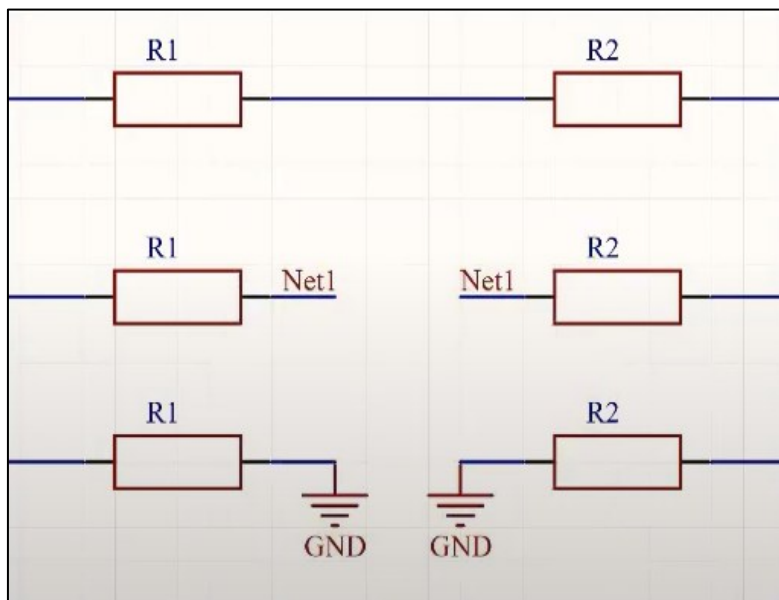


Рис. 2.14. Возможности связи компонентов через *NetLabel* и *PowerPort*

Altium Designer позволяет автоматически пронумеровать компоненты по их дизайгнаторам. Для этого следует перейти на вкладку *Tools/Annotation/Annotate Schematics* (рис. 2.15).

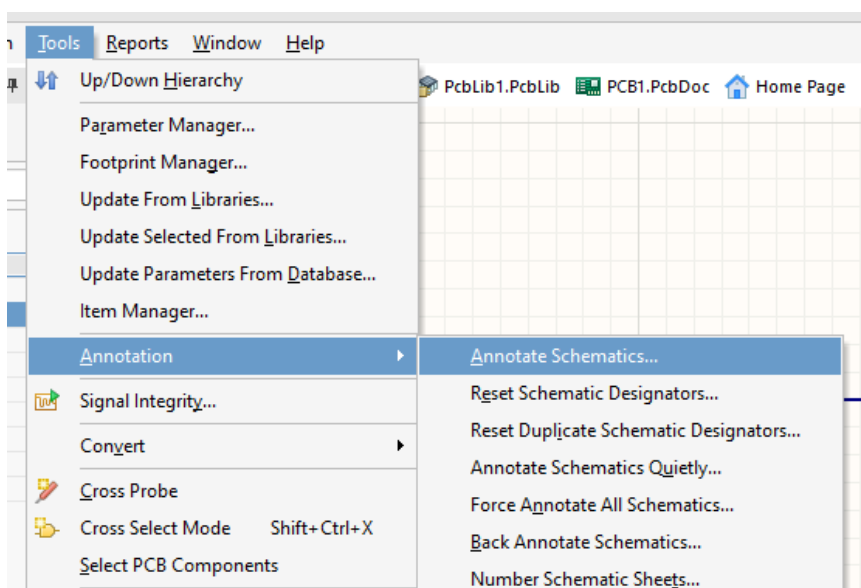


Рис. 2.15. Выбор настройки нумерации

В открывшемся окне *Annotate* в панели *Schematic Annotation Configuration* выберите порядок обозначений: сверху – вниз, слева – направо. Порядок расположения укажите относительно компонентов (*parts*) (рис. 2.16).

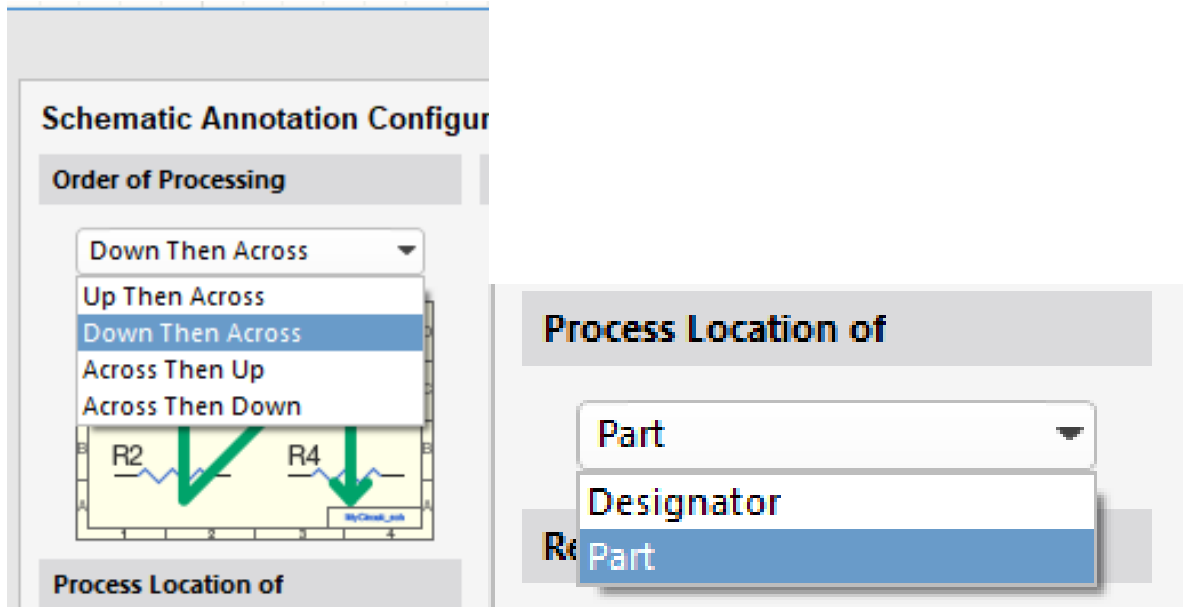


Рис. 2.16. Настройка нумерации согласно ГОСТ 2.702-2011

Установку позиционных обозначений на схемах регламентирует ГОСТ 2.702-2011 (рис. 2.17).

5.3.11 Позиционные обозначения проставляют на схеме рядом с УГО элементов и (или) устройств с правой стороны или над ними.

Допускается позиционное обозначение проставлять внутри прямоугольника УГО.

Рис. 2.17. Цитата из ГОСТ 2.702-2011

Кроме того, в окне *Annotate* в панели *Proposed Change List* присутствуют два столбца. Столбец слева показывает текущую нумерацию компонентов, столбец справа – значения, получаемые согласно настройкам.

Для того чтобы изменить нумерацию, необходимо выделить все компоненты и нажать кнопку *Update Changes Lists*. После подтверждения в строчках графы *Proposed Designator* вместо знаков «?» появятся цифры и станет доступной для нажатия клавиша *Accept Changes*. Для применения новых настроек необходимо ее нажать (рис. 2.18).

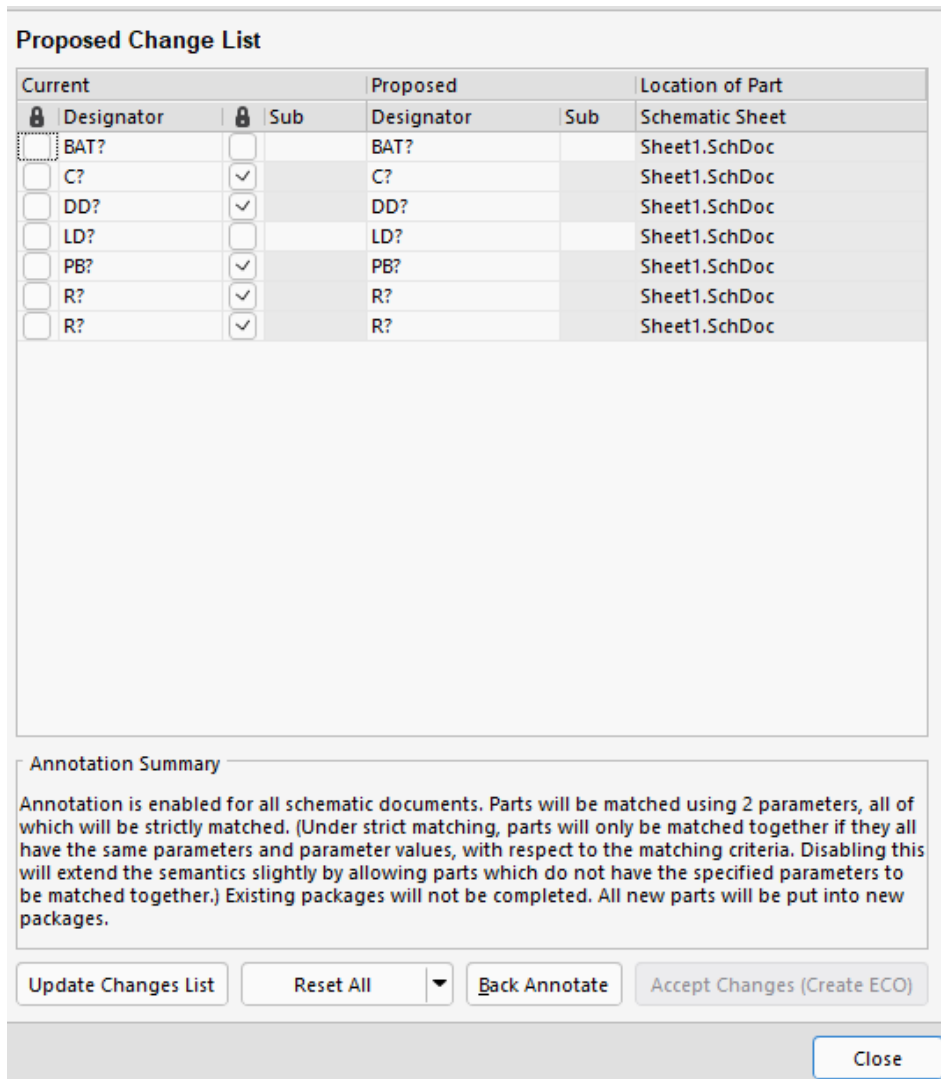


Рис. 2.18. Столбцы с изменениями позиционных обозначений

Открывается окно для подтверждения изменений (рис. 2.19), в котором кнопка *Validate Changes* предназначена для проверки возможности внесения изменений, а кнопка *Execute Changes* – для подтверждения внесенных изменений.

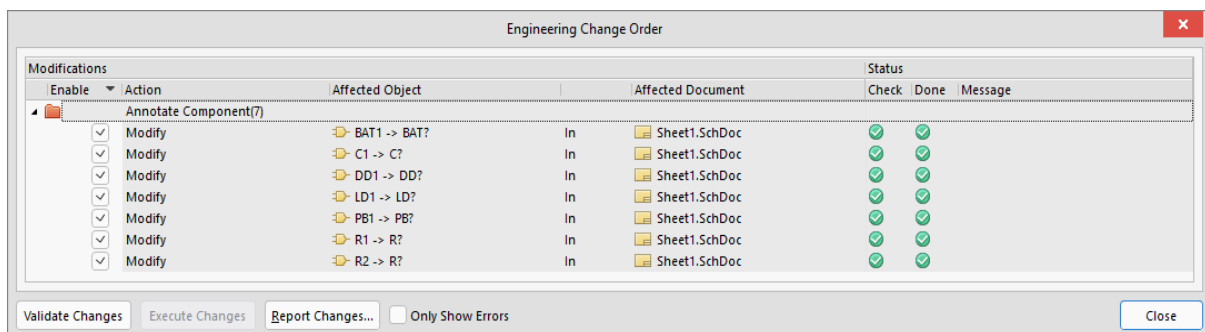


Рис. 2.19. Окно проверки и внесения изменений нумерации компонентов

После этого компоненты на схеме будут пронумерованы (рис. 2.20).

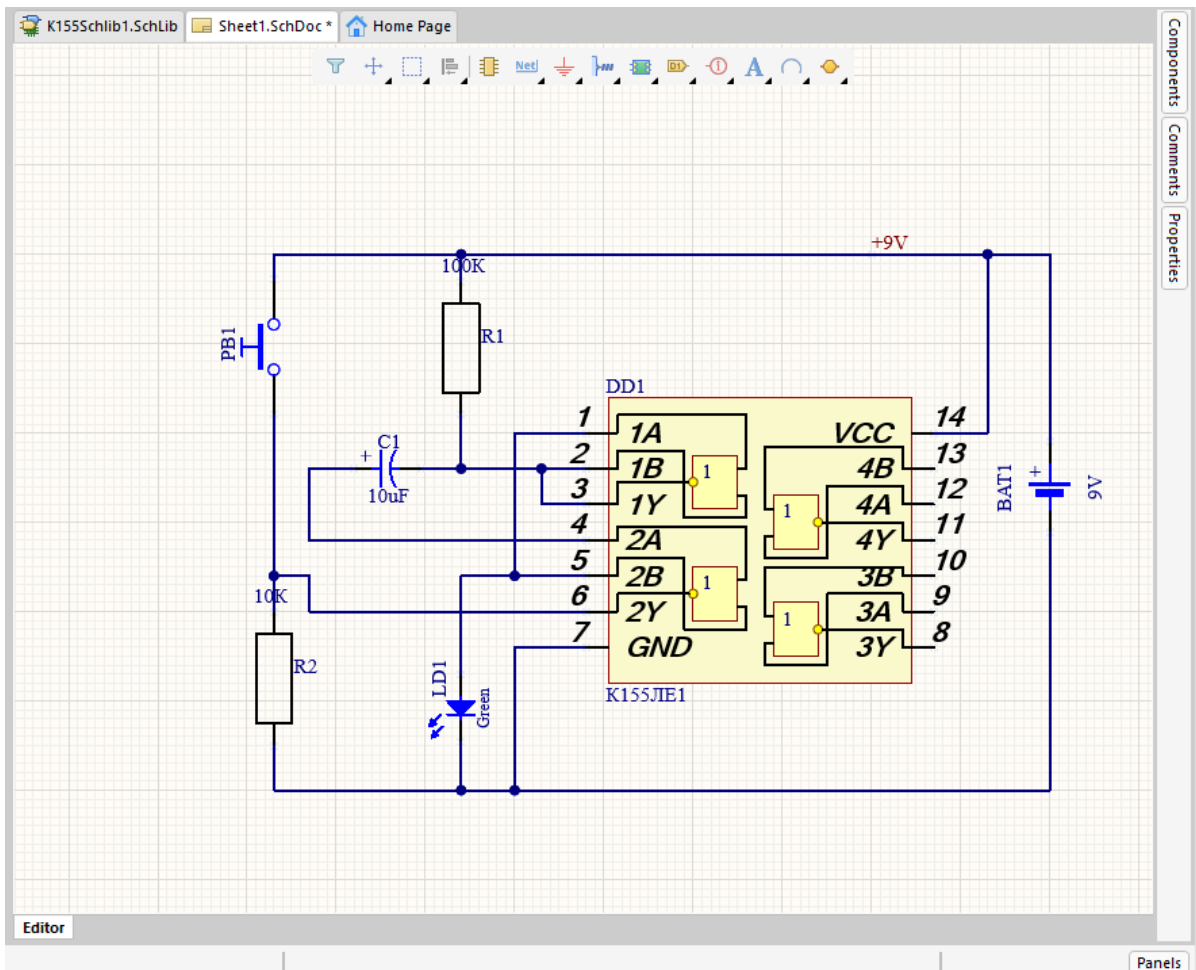


Рис. 2.20. Схема с пронумерованными компонентами

Если в схему были внесены изменения, то перед нумерацией сначала необходимо нажать кнопку *Reset All*, затем пронумеровать компоненты заново.

2.4. Проверка схемы и исправление ошибок

В *Altium Designer* система контроля и проверки схем позволяет выявлять ошибки и нарушения в проекте, что важно для обеспечения корректной работы схемы. Рассмотрим основные этапы проверки схемы и настройки функций контроля.

Заключительный этап разработки схемы – компиляция проекта. В процессе компиляции окончательно формируется логическая структура проекта, выявляются ошибки, допущенные при составлении электрической принципиальной схемы.

Для простого одноуровневого проекта с несложной однолистовой схемой может быть достаточно визуального контроля в ходе и по окончании формирования документа. Однако в сложном иерархическом проекте ошибки могут быть не замечены при визуальном контроле. Для того чтобы этого не произошло, в *Altium Designer* предусмотрена развитая система контроля ошибок.

В процессе компиляции наибольший интерес представляют настройки, направленные на выявление нарушений правил соединения компонентов линиями электрической связи и соответствие обозначений цепей, портов, соединителей листов в случае многолиствого проекта.

Перед компиляцией рекомендуется выполнить настройку функций контроля в диалоговом окне *Project Options*, которое открывается после нажатия ПКМ на имя проекта. В диалоговом окне перечислены все возможные признаки, по которым выявляются ошибки проекта.

1. **На вкладке *Error Reporting*** определяется характер реакции программы на обнаруженные нарушения:

- *No Report* – не включать обнаруженное нарушение в отчет;
- *Warning* – вывести предупреждение;
- *Error* – вывести сообщение об ошибке;
- *Fatal Error* – вывести сообщение о фатальной ошибке, при которой невозможно выполнение операции.

Для того чтобы установить уровень всех нарушений, следует щелкнуть ПКМ в любом месте окна и выбрать *All Error*.

Все типы нарушений на вкладке *Error Reporting* разбиты на группы по отношению к определенному типу объектов (рис. 2.21). Перечислим варианты их отображения и рекомендуемые настройки:

- *Violations Associated with Buses* – предупреждения, связанные с шинами;
- *Violations Associated with Components* – предупреждения, связанные с компонентами;
- *Violations Associated with Configuration Constrains* – предупреждения, связанные с ограничениями конфигурации;
- *Violations Associated with Documents* – предупреждения, связанные с документами;

- *Violations Associated with Harnesses* – предупреждения, связанные со жгутами;
- *Violations Associated with Nets* – предупреждения, связанные с цепями;
- *Violations Associated with Others, Violations Associated with Parameters* – предупреждения, связанные с параметрами, и др.

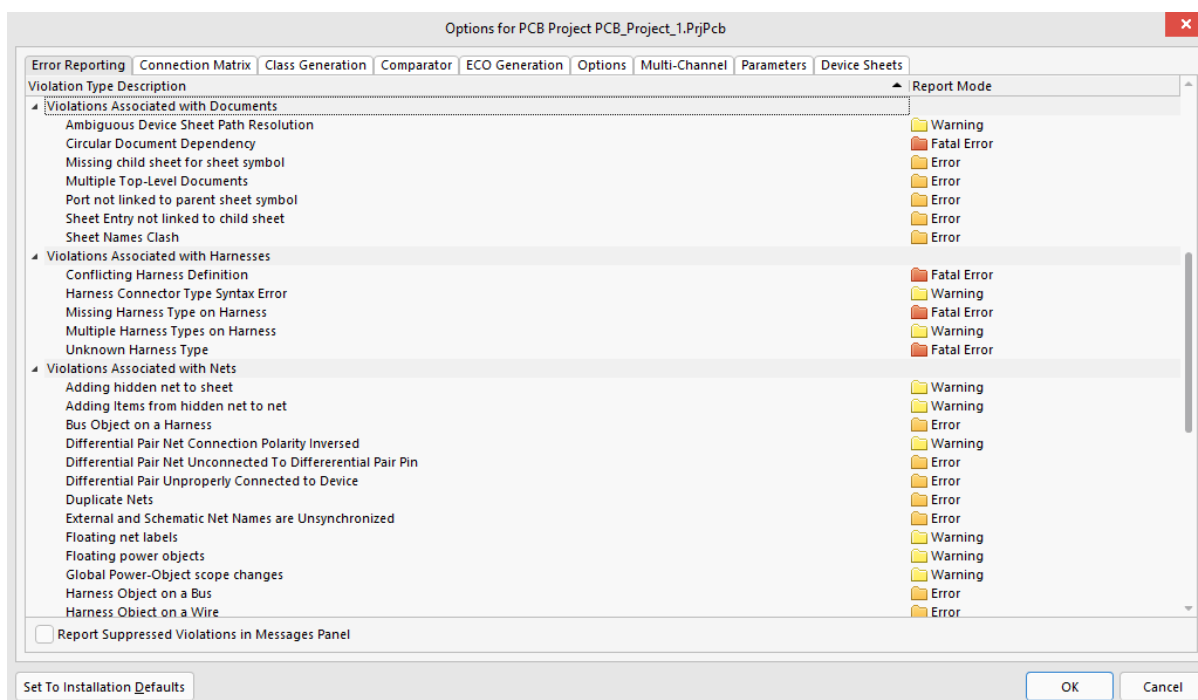


Рис. 2.21. Вкладка *Error Reporting*

2. На вкладке *Connection Matrix* (рис. 2.22) определяются правила проверки электрических соединений схемы и назначается уровень реакции программы на различные виды ошибок, такие как соединение выхода с выходом, выхода с питанием, двунаправленного вывода компонента с выходом и т. п.

На пересечении столбцов и строк матрицы стоят цветные метки, обозначающие реакцию программы на соответствующее соединение, обнаруженное при проверке схемы. Выбирая определенную метку, можно назначить один из четырех уровней реакции – отсутствие реакции (если нет ошибки), предупреждение, сообщение об ошибке, фатальная ошибка. Каждому уровню соответствует свой цвет – от зеленого до красного.

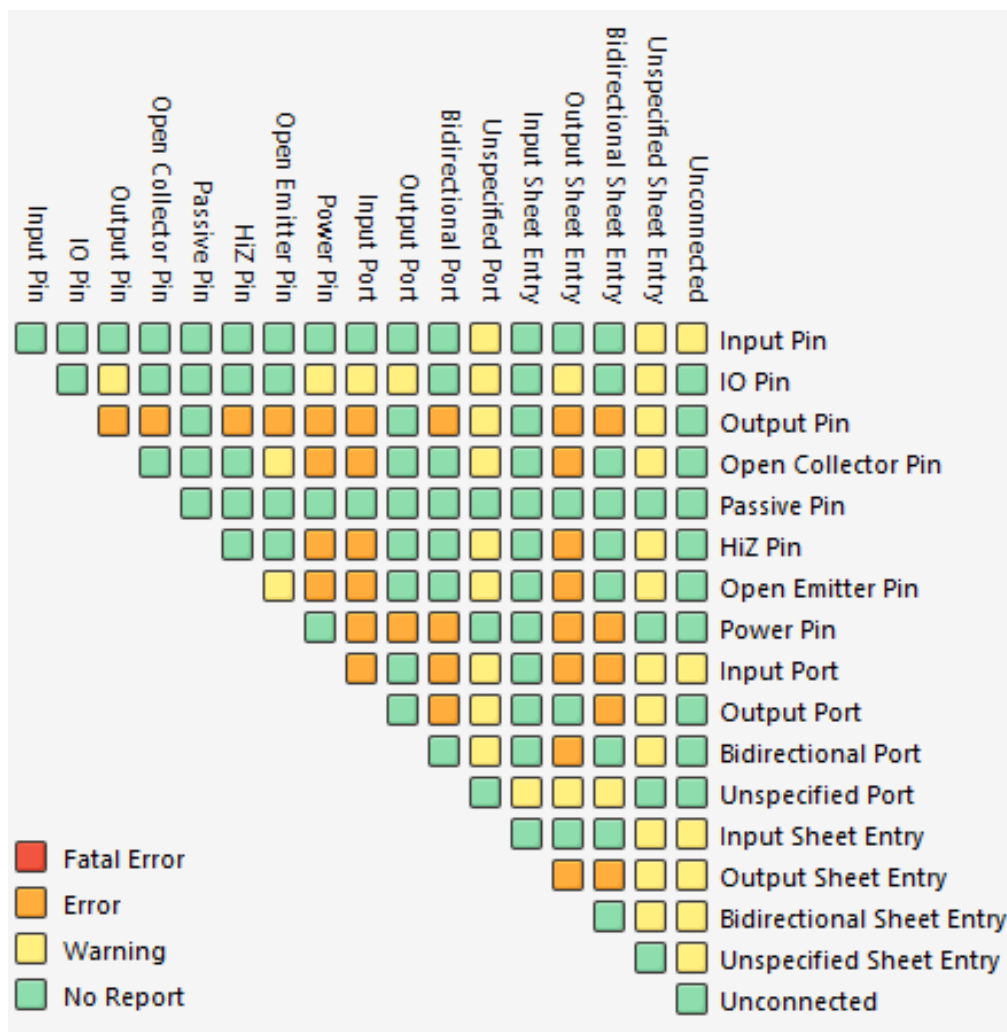


Рис. 2.22. Вкладка *Connection Matrix*

3. **Вкладка *Class Generation*** отражает правила формирования классов цепей и компонентов. При желании можно отключить формирование компонентов согласно подсказкам схемы.

4. **На вкладке *Comparator*** настраиваются правила проверки соответствия имен одинаковых объектов, цепей на листах многолиствого проекта и целого ряда других возможных ошибок.

5. **Вкладка *ECO Generation*** отражает настройки отчета о перечне изменений. Выбираются те изменения, которые следует включить в отчет. По умолчанию включены все опции (изменять эти данные нецелесообразно).

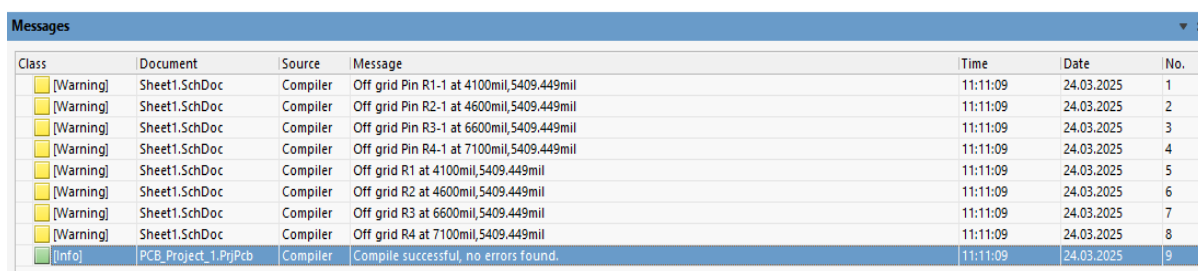
6. **Вкладка *Options*** – группа дополнительных настроек проекта. Здесь задаются директории сохранения отчета о компиляции, компарации и т. д. В группе *Output Options* выбираются действия, которые следует применить после выполнения процесса компиляции.

7. **Вкладка *Multi Channel*** задает порядок нумерации компонентов при реализации многоканальных и иерархических проектов.

8. **Вкладка *Parameters*** отражает параметры проекта, которые могут быть использованы для составления текстовых надписей, общих для всех документов проекта.

9. **Вкладка *Device Sheets*** отражает расположение директорий, содержащих схемы, которые используются в проекте в качестве готовых решений (подсхем) в иерархии нижних уровней.

Компиляция проекта выполняется по команде *Validate PCB Project* в диалоговом окне, открываемом после нажатия ПКМ на имя проекта. Если при компиляции обнаружены ошибки, то сообщения о них выводятся на панель *Messages* (рис. 2.23). В этом случае следует проанализировать сообщения, внести в схемный документ необходимые изменения и повторить компиляцию проекта. Схемный документ, откомпилированный без ошибок, может быть передан на проектирование печатной платы.



Class	Document	Source	Message	Time	Date	No.
[Warning]	Sheet1.SchDoc	Compiler	Off grid Pin R1-1 at 4100mil,5409.449mil	11:11:09	24.03.2025	1
[Warning]	Sheet1.SchDoc	Compiler	Off grid Pin R2-1 at 4600mil,5409.449mil	11:11:09	24.03.2025	2
[Warning]	Sheet1.SchDoc	Compiler	Off grid Pin R3-1 at 6600mil,5409.449mil	11:11:09	24.03.2025	3
[Warning]	Sheet1.SchDoc	Compiler	Off grid Pin R4-1 at 7100mil,5409.449mil	11:11:09	24.03.2025	4
[Warning]	Sheet1.SchDoc	Compiler	Off grid R1 at 4100mil,5409.449mil	11:11:09	24.03.2025	5
[Warning]	Sheet1.SchDoc	Compiler	Off grid R2 at 4600mil,5409.449mil	11:11:09	24.03.2025	6
[Warning]	Sheet1.SchDoc	Compiler	Off grid R3 at 6600mil,5409.449mil	11:11:09	24.03.2025	7
[Warning]	Sheet1.SchDoc	Compiler	Off grid R4 at 7100mil,5409.449mil	11:11:09	24.03.2025	8
[Info]	PCB_Project_1.PjPcb	Compiler	Compile successful, no errors found.	11:11:09	24.03.2025	9

Рис. 2.23. Окно сообщения статуса компиляции

2.5. Порядок выполнения работы

1. Выполните настройку рабочей среды и проекта для создания электрической схемы.

2. Создайте пустой лист схемы, используя шаблон форматки *GOST_A4_1*, заполните форматку.

3. Согласно варианту задания соберите электрическую схему, используя перечень элементов и чертеж схемы (прил. 1, 2).

4. Выполните компиляцию схемы и устраните возможные ошибки.

6. Составьте отчет по работе с подробным описанием выполнения каждого пункта (с иллюстрациями). К отчету приложите файлы выполненного проекта в форматах *Altium*.

Лабораторная работа № 3. СОЗДАНИЕ ПЕЧАТНОЙ ПЛАТЫ И КОНСТРУКТОРСКОЙ ДОКУМЕНТАЦИИ

3.1. Краткие теоретические сведения

Создание печатной платы – один из ключевых этапов разработки электронных устройств, определяющий их функциональность и надежность. Этот процесс требует внимательного подхода, так как от качества проектирования и изготовления платы зависят не только эксплуатационные характеристики конечного продукта, но и его стоимость. В современных условиях, когда электронные устройства становятся всё более сложными и многофункциональными, эффективное использование систем автоматизированного проектирования становится критически важным.

Разделение процесса проектирования на этапы позволяет структурировать работу и повысить её продуктивность.

Среда *Altium Designer* предлагает множество настраиваемых параметров для проектирования различных типов печатных плат:

1. **Выбор конструкции.** Начало работы предполагает выбор конструкции платы и технологии её изготовления с учётом производственных возможностей.

2. **Типы плат.** Платы могут быть однослойными, двухслойными, многослойными, гибкими, гибко-жёсткими или с металлическим основанием.

3. **Классы точности.** Платы изготавливаются по различным классам точности, что определяет минимальные размеры проводников и отверстий, а также зазоры между проводящими элементами.

4. **Классы цепей.** При наличии дифференциальных пар или шины с требованием выравнивания длин цепей необходимо создавать классы цепей.

5. **Структура слоёв.** Плата может иметь различную структуру проводящих, диэлектрических и других слоёв, что влияет на электрические параметры проводников.

6. **Геометрические параметры.** Для достижения заданных значений, таких как волновое сопротивление, нужно рассчитывать геометрию проводников и зазоры между ними.

7. **Типы отверстий.** На плате могут быть выполнены различные типы отверстий (сквозные, несквозные, металлизированные и т. д.) с различными геометрическими размерами.

8. **Создание документации.** Для автоматического создания конструкторской документации необходимо заранее подготовить специальные слои для чертежей и моделей.

9. **Параметры трассировки.** Задание параметров трассировки, таких как ширина проводников и зазоры, – необходимое условие для качественной автоматической трассировки соединений.

В лабораторной работе рассматриваются ключевые аспекты создания печатной платы, включая выбор необходимых параметров, проектирование ее топологии и подготовку всей сопутствующей документации. Также уделено внимание разработке 3D-моделей, сборочных чертежей и других вспомогательных материалов, которые обеспечат высокое качество производства и последующей эксплуатации.

3.2. Создание заготовки печатной платы

Для выполнения лабораторной работы сначала необходимо настроить геометрические размеры печатной платы (ПП). Файл печатной платы имеет название с расширением *.PCBDoc. В проект он добавляется командой *file-new-PCB* (рис. 3.1).

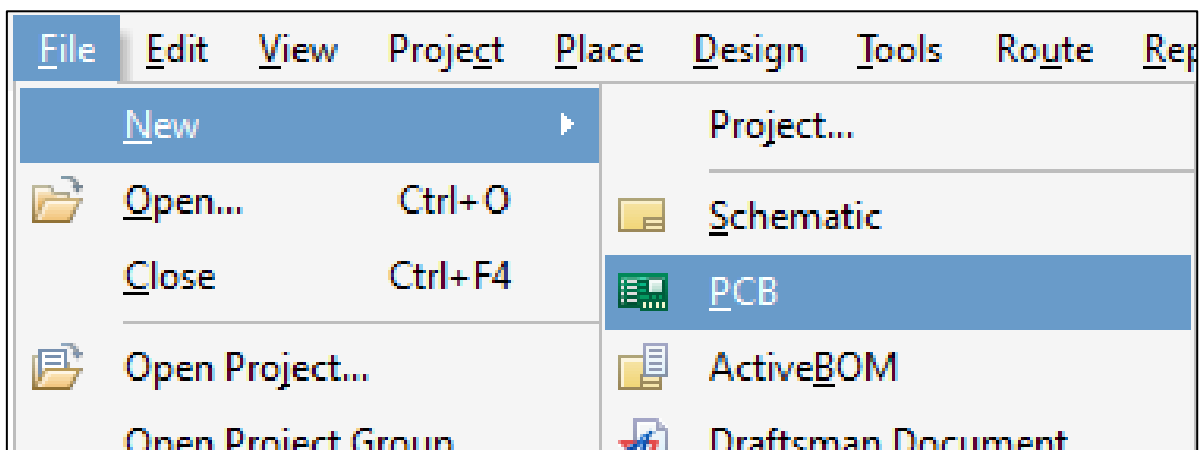


Рис. 3.1. Добавление файла платы

Рабочая область (рис. 3.2) содержит:

1) список слоёв печатной платы (выделены красным прямоугольником). Вся информация на печатной плате распределена по разным слоям. Так, одни слои содержат отверстия или контактные площадки

для монтажа компонентов и шелкографию, на других слоях могут располагаться соединительные дорожки или текстовая информация о плате;

- 2) панель инструментов (выделена синим прямоугольником);
- 3) панель свойств (выделена зеленым прямоугольником);
- 4) непосредственно рабочую область с окном, отображающим координаты курсора.

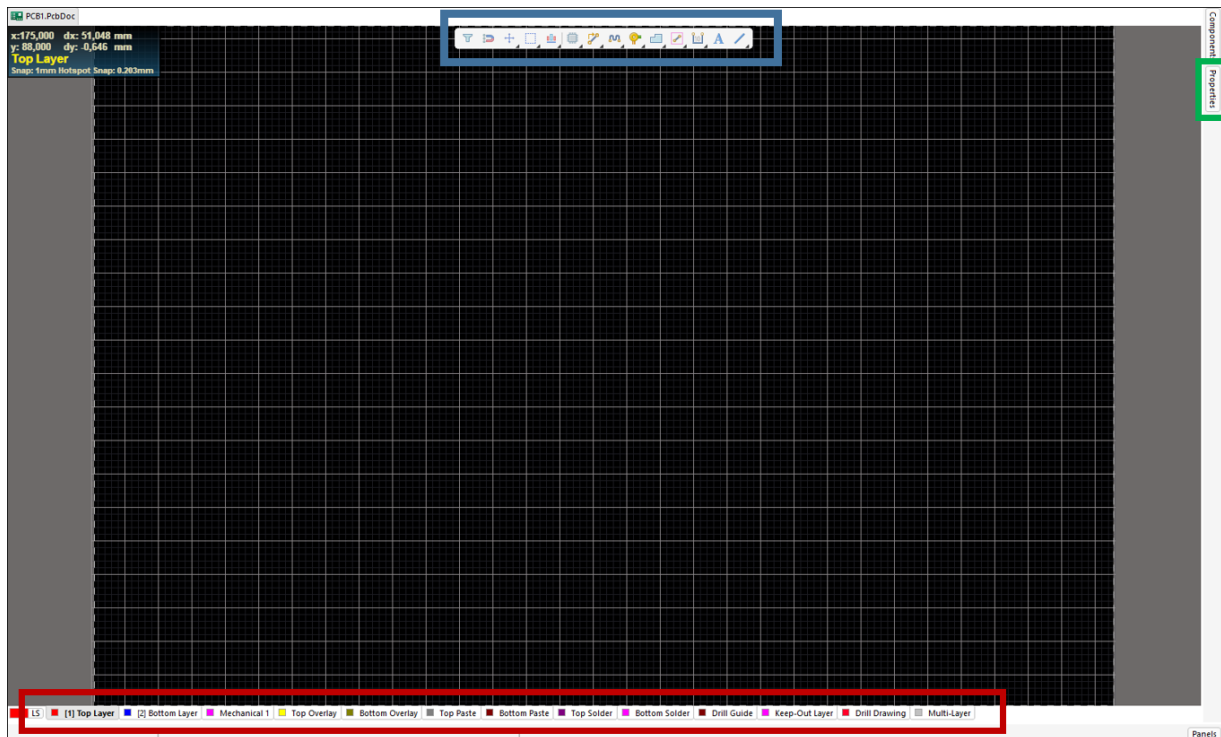


Рис. 3.2. Рабочая область документа *Pcb*

Перед созданием контура печатной платы рекомендуется выполнить следующие настройки:

1. Клавишей *Q* поменяйте единицы измерения на миллиметры (рис. 3.3).

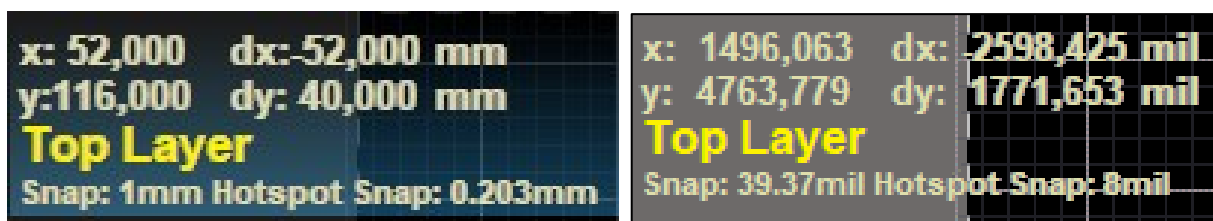


Рис. 3.3. Смена единиц измерения

2. В панели *Properties/Grid Manager* выделите первую строку, нажмите клавишу *Properties* и в открывшемся окне смените отображение сетки с точек на линии (рис. 3.4).

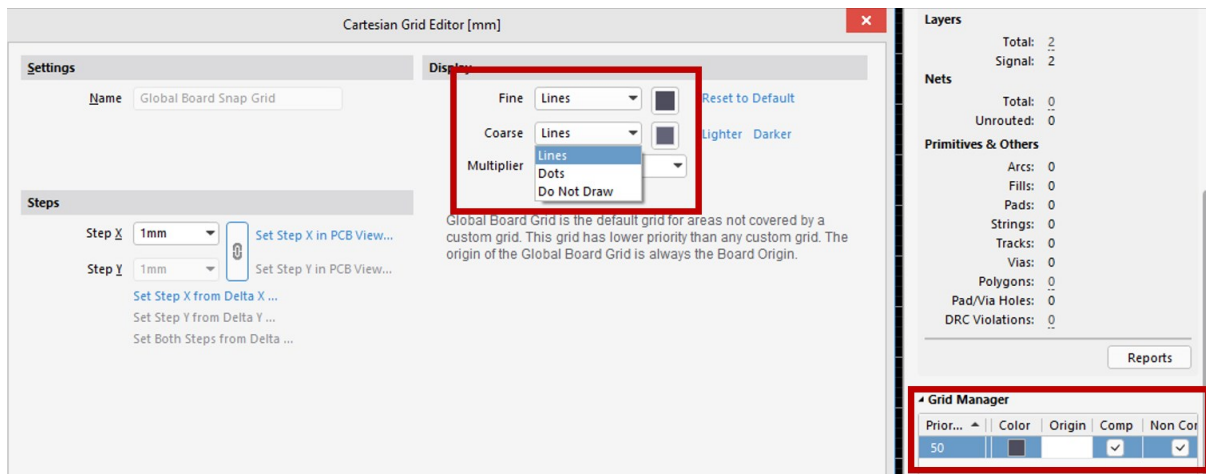


Рис. 3.4. Настройка сетки

Контур платы создается на слое *Mechanical 1*. Для удобства клавишей *G* можно вызвать список с размерностью сетки и выбрать подходящий вариант, например 1 мм (рис. 3.5).

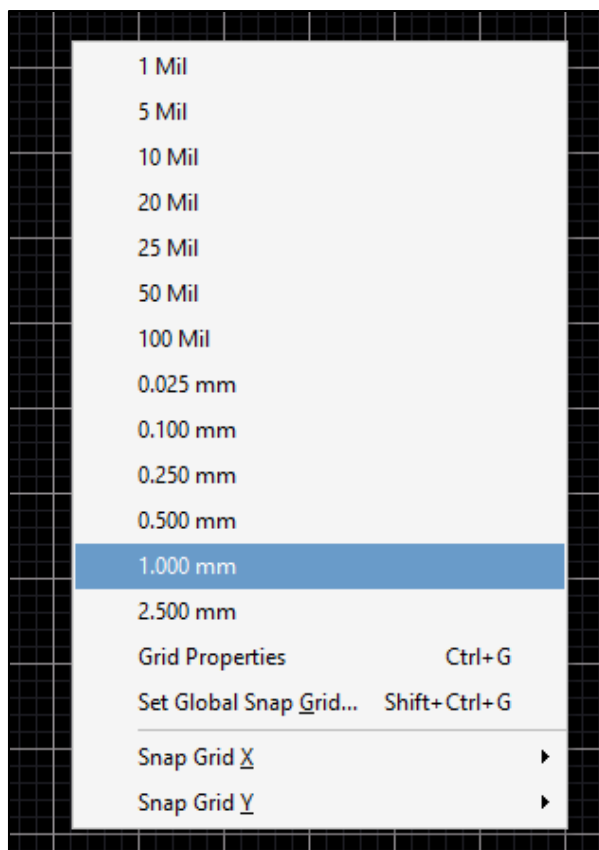



Рис. 3.5. Изменение размерности сетки

Контур платы создается с помощью инструмента «Линия» () панели инструментов.

Создание контура платы можно начинать в любом месте и использовать координаты dx , dy , которые обнуляются в момент последнего клика мыши. Так, при нажатии ЛКМ в произвольном месте для создания первой вершины линии для координат dx , dy эта точка становится точкой (0;0), что дает возможность создать линию нужной длины (рис. 3.6).

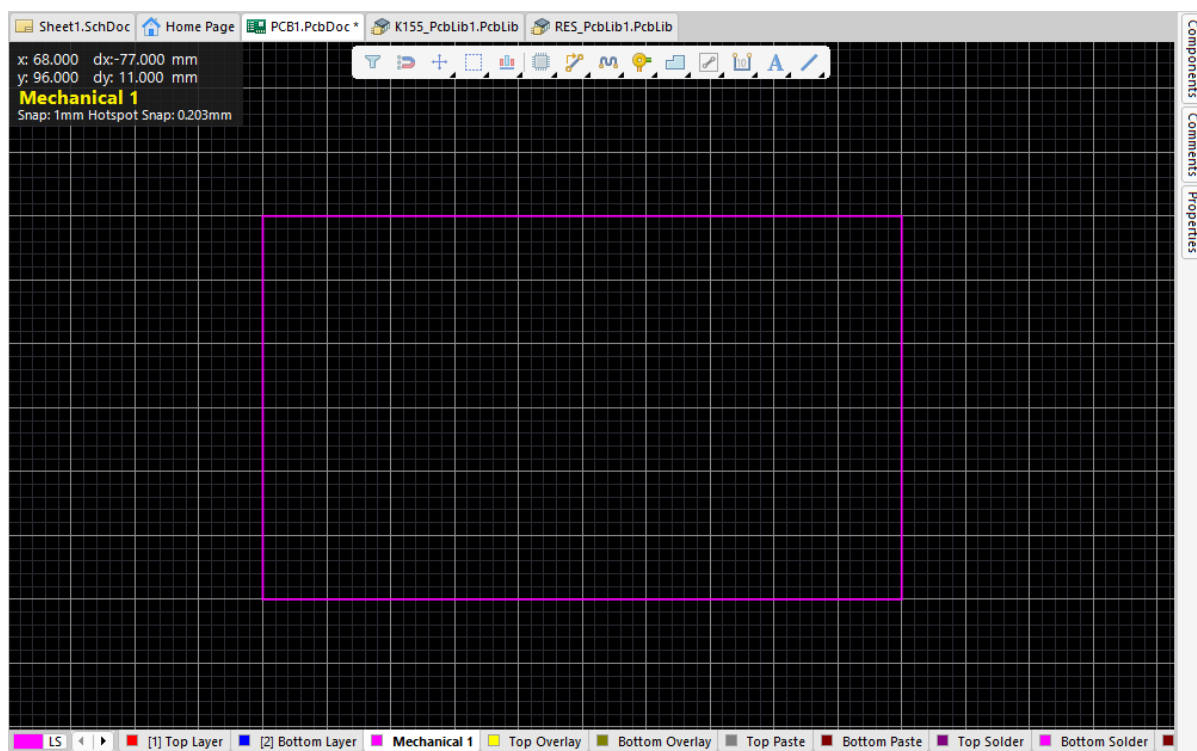


Рис. 3.6. Создание контура ПП

Для размещения схемы одновибратора будет достаточно прямоугольника размерами 60×40 мм. Для схем, представленных в прил. 1, размеры платы подбираются индивидуально. После создания контур необходимо выделить и выполнить команду *Design/Board Shape/Define From Selected Objects* (рис. 3.7), затем разрабатывается плата по выбранному контуру.

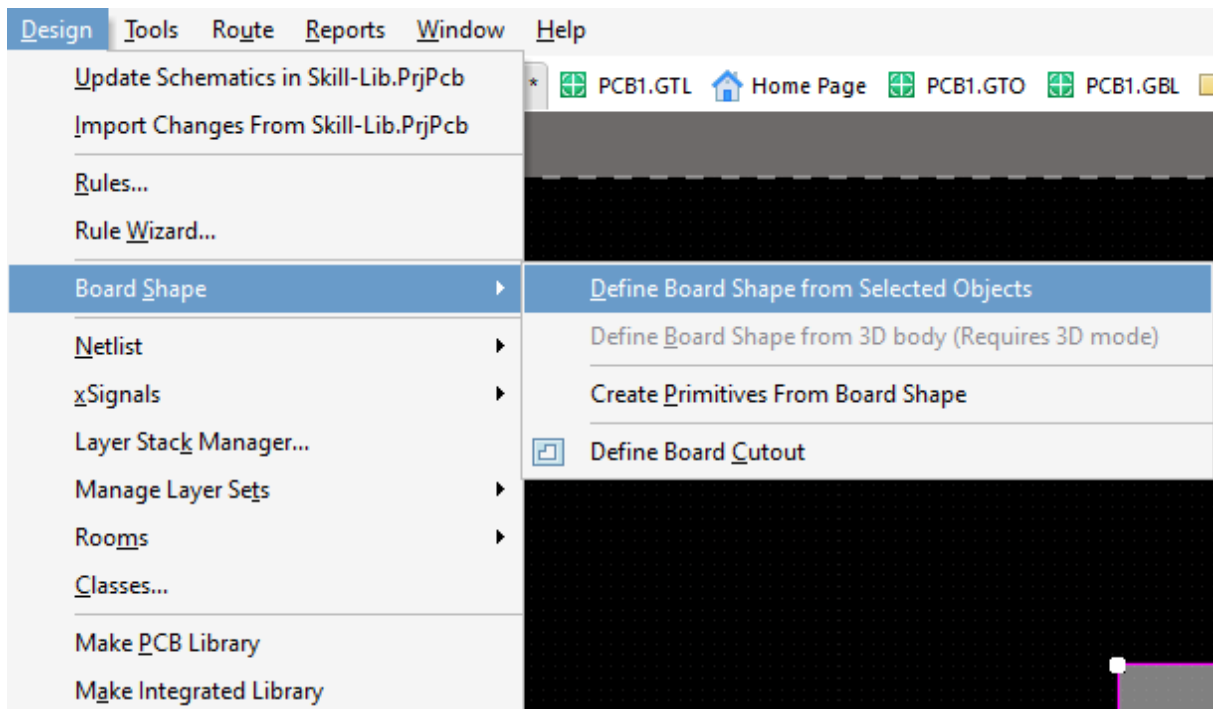


Рис. 3.7. Создание платы по контуру

Для редактирования формы платы достаточно изменить созданный контур, выделив его и заново запустив предыдущую команду. После изменения габаритов платы для удобства дальнейшей работы необходимо переместить начало координат в нижний левый угол. Для этого выполните команду *Edit/Origin Set* (рис. 3.8) и укажите курсором мыши новое место расположения начала координат (рис. 3.9).

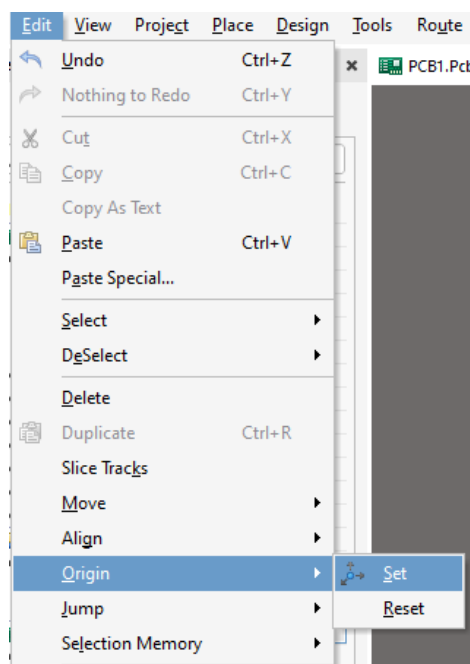


Рис. 3.8. Установка координат

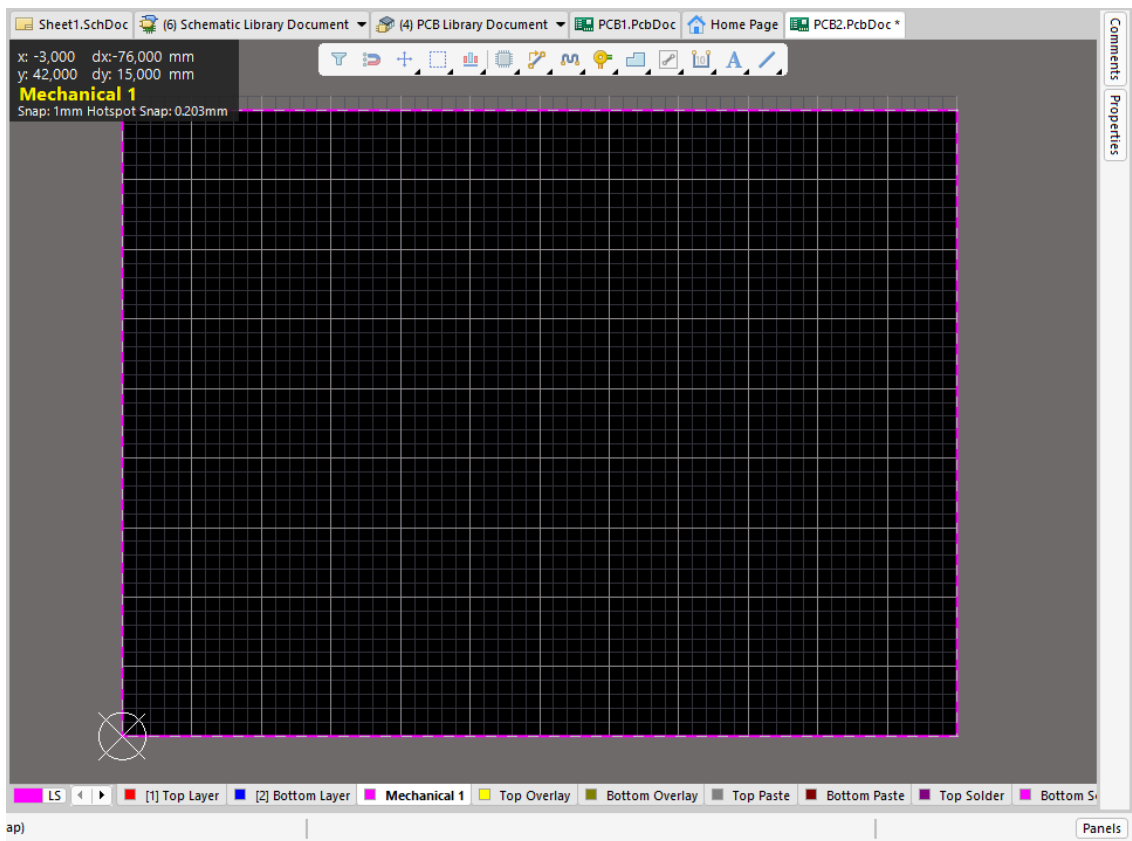


Рис. 3.9. Готовый контур ПП

На следующем этапе необходимо передать компоненты на плату. Для этого сохраните проект и выполните команду *Design/Import Changes...* (рис. 3.10). После запуска команды программа проверяет различия между схемой и платой. При их наличии открывается окно, в котором представлен список изменений, необходимых для устранения этих различий, т. е., если на схеме имеются компоненты и цепи, которых на плате нет, программа предложит список изменений, которые добавляют всю информацию из схемы на плату.

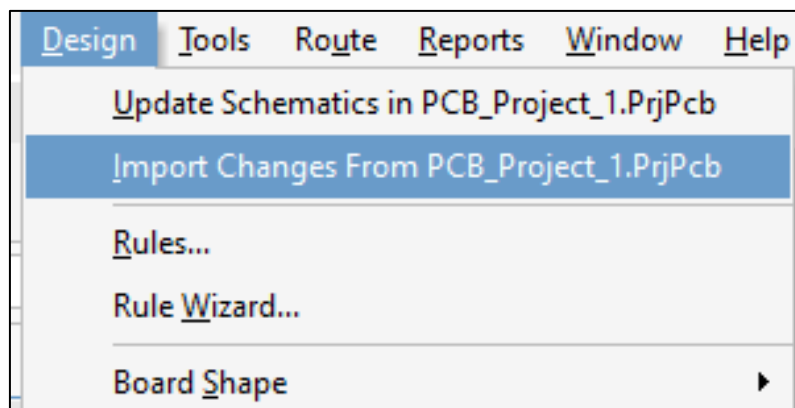


Рис. 3.10. Команда передачи компонентов на плату

В другом окне (рис. 3.11) добавляются компоненты и создаются связи между ними. С помощью команды *Validate Changes* проверяется список вносимых изменений, а командой *Execute Changes* подтверждаются изменения, если проверка прошла успешно.

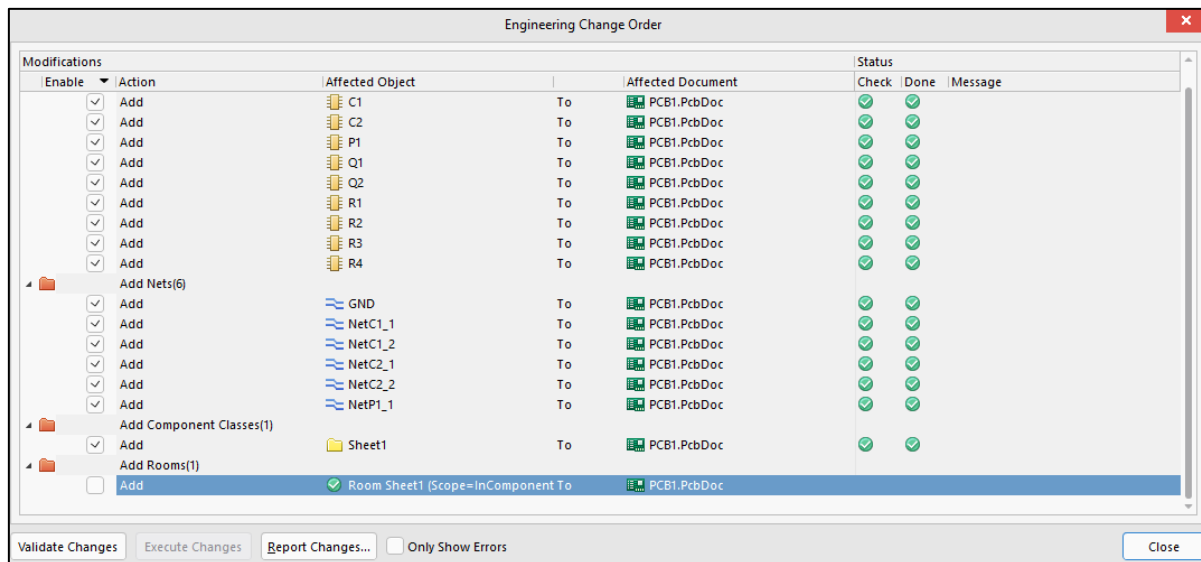


Рис. 3.11. Окно внесения изменений на плату

После подтверждения изменений справа от платы добавляются все компоненты с соединительными нитями, обозначающими цепи (рис. 3.12). При необходимости можно внести какие-либо изменения, добавить либо удалить компонент, создать соединение, переименовать компонент. Все эти изменения вносятся в схему и аналогичным образом передаются на плату.

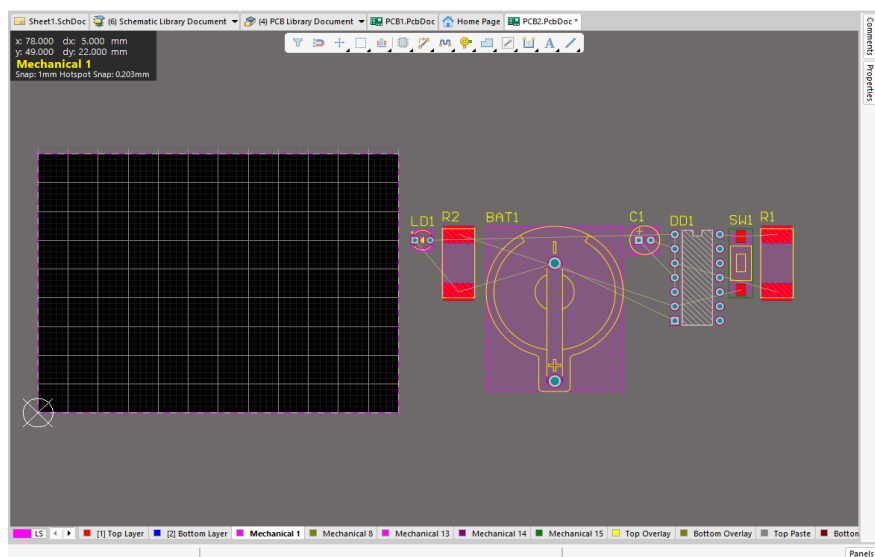


Рис. 3.12. Плата с добавленными рядом с ней компонентами

Обратите внимание на слои, точнее, на то, как настраивается структура платы, отображаются слои, каково их предназначение. К структуре платы относится настройка количества отображений слоев, материалов, типов переходных отверстий и многое другое. Эти настройки находятся в разделе *Design/Layer Stack Manager* (рис. 3.13). После входа в раздел открывается документ, который в структуре проекта является подчиненным документом платы, а в самом документе представлена послойная структура платы.

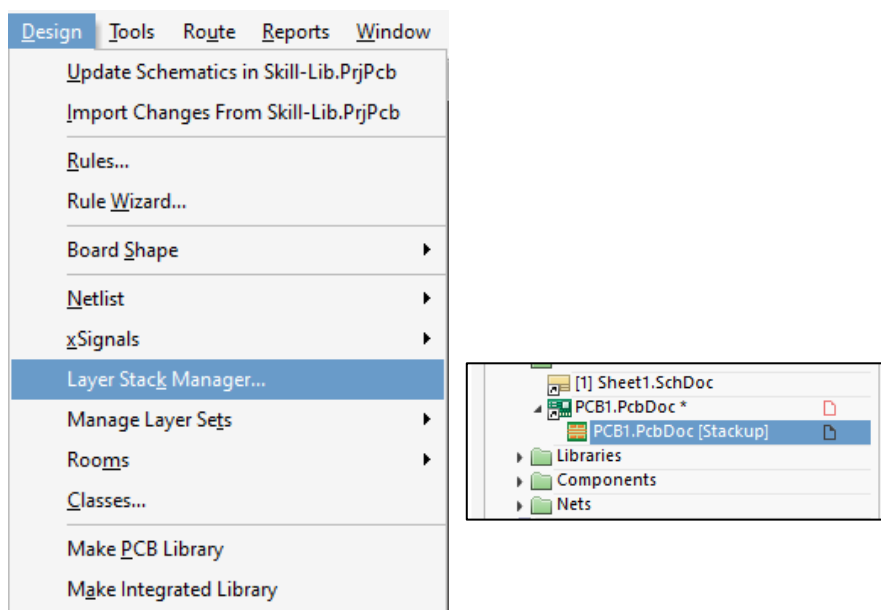


Рис. 3.13. Открытие менеджера слоев

По умолчанию это таблица для двухсторонней печатной платы, в центральной строке которой находится диэлектрик, выше и ниже расположены, соответственно, строки верхнего и нижнего непроводящих сигнальных слоев, которые называются *Top Layer* и *Bottom Layer*. Здесь же расположены слои маски (*Top, Bottom Solder*) и слои шелкографии (*Top, Bottom Overlay*) (рис. 3.14).

#	Name	Material	Type	Weight	Thickness	Dk	Df
	Top Overlay		Overlay				
	Top Solder	Solder Resist	Solder Mask		0.01016mm	3.5	
1	Top Layer	FR-4	Signal	1oz	0.03556mm		
	Dielectric 1	FR-4	Dielectric		0.32004mm	4.8	
2	Bottom Layer		Signal	1oz	0.03556mm		
	Bottom Solder	Solder Resist	Solder Mask		0.01016mm	3.5	
	Bottom Overlay		Overlay				

Рис. 3.14. Послойное отображение платы

Для изменения количества слоев необходимо нажать правой кнопкой мыши на один из слоев и относительно него добавлять выше или ниже нужный слой (рис. 3.15).

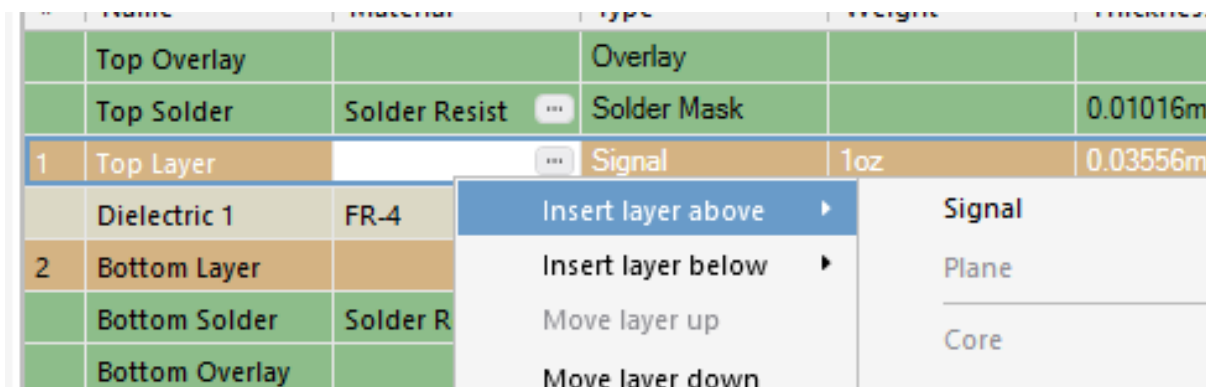


Рис. 3.15. Добавление новых слоев

Также можно воспользоваться предустановленным набором из раздела *Tools/Presets* (рис. 3.16, а). Для того чтобы изменить свойство слоя, выделите его, тогда в панели *Properties* будут отображаться его свойства (рис. 3.16, б).

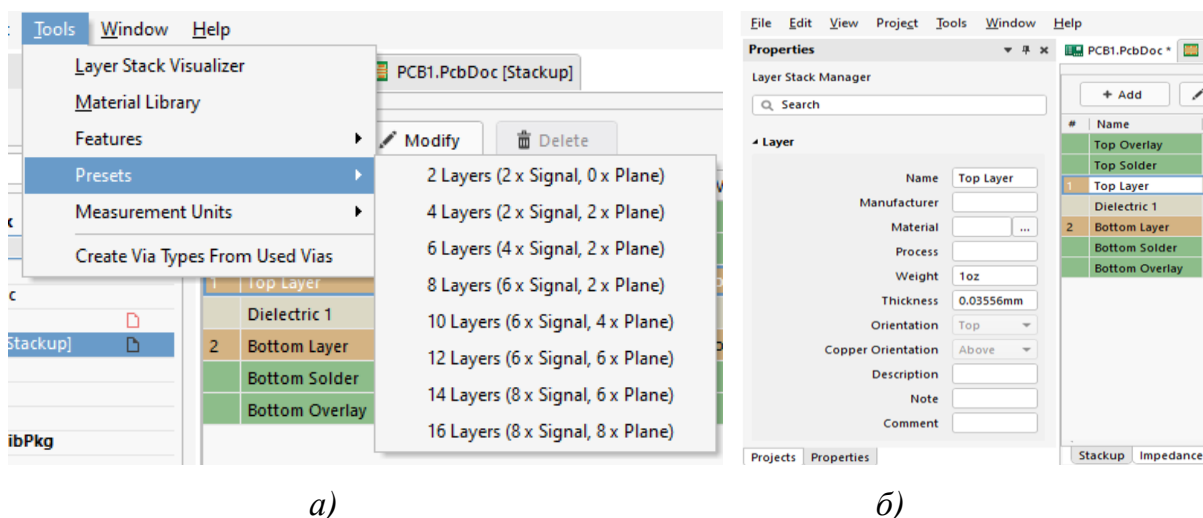


Рис. 3.16. Настройка свойств слоя: а – выбор предустановленных наборов слоев; б – настройка свойств выделенного слоя

На вкладке *Via Types* под рабочей областью можно настроить типы переходных отверстий. По умолчанию на плате они создаются сквозными, при желании можно настроить другие типы отверстий, например глухие, слепые, с технологией обратного высверливания и т. д. (рис. 3.17).

#	Name	Type	Thickness	#	Thru 1:2
	Top Overlay	Overlay			
	Top Solder	Solder Mask	0.01016mm		
1	Top Layer	Signal	0.03556mm	1	
	Dielectric 1	Dielectric	0.32004mm		
2	Bottom Layer	Signal	0.03556mm	2	
	Bottom Solder	Solder Mask	0.01016mm		
	Bottom Overlay	Overlay			

Рис. 3.17. Настройка переходных отверстий

Настроить слои можно либо во вкладке *Panels/View Configuration*, либо горячей клавишей *L* (рис. 3.18).

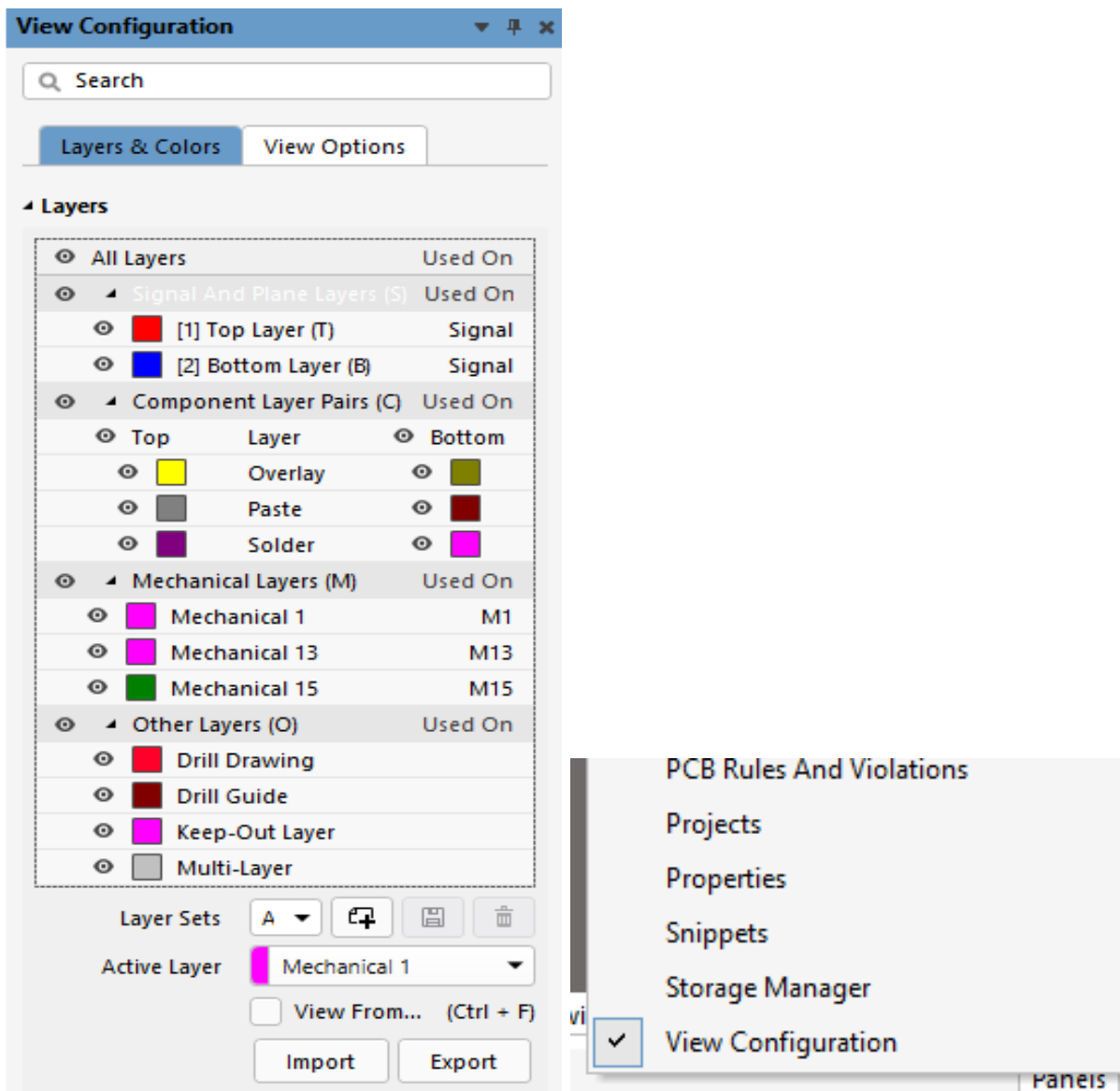



Рис. 3.18. Окно настройки слоев платы

Во вкладке *Layers* перечислены все слои. У каждого слоя свой цвет, таким же цветом будут отображаться объекты, которые расположены на этом слое. Первые два слоя из раздела *Signal and Plane* – это проводящие слои сверху и снизу, в которых создается трассировка. Далее идут парные слои (шелкография, слои маски, пасты и т. д.). Ниже приведены механические слои, которые могут быть использованы для хранения различной информации, например первый механический слой используется для создания контура платы. В самом низу вкладки приведены другие слои – *Multi-Layer* для сквозных контактов, *Keep-Out Layer* для зон запрета, два слоя *Drill* для сверловки. Нажатием на иконку  можно скрыть тот или иной слой на панели.

3.3. Компоновка и трассировка соединений (интерактивная и автоматическая)

Компоновка элементов

Компоновка элементов на плате зависит от многих факторов, таких как техническое задание, требования сборочного производства (ручной, автоматический, гибридный монтаж), согласование с технологическими службами предприятия, требования к целостности сигналов, расположение точек крепления, и иных требований, которые обсуждаются со схемотехническими или технологическими службами предприятия.

Среда *Altium Designer* позволяет расположить элементы на печатной плате вручную или автоматически. Для автоматического расположения компонентов выделите один, несколько или все компоненты и выберите *Tools/Component Placement/Arrange Within Rectangle* (рис. 3.19). После чего активировавшимся контуром выделите необходимые границы размещения компонентов на плате. Этим способом можно выделить контур платы не полностью, а расположить компоненты в какой-то выделенной части исходя из требований технического задания.

Результат автоматического расположения компонентов представлен на рис. 3.20.

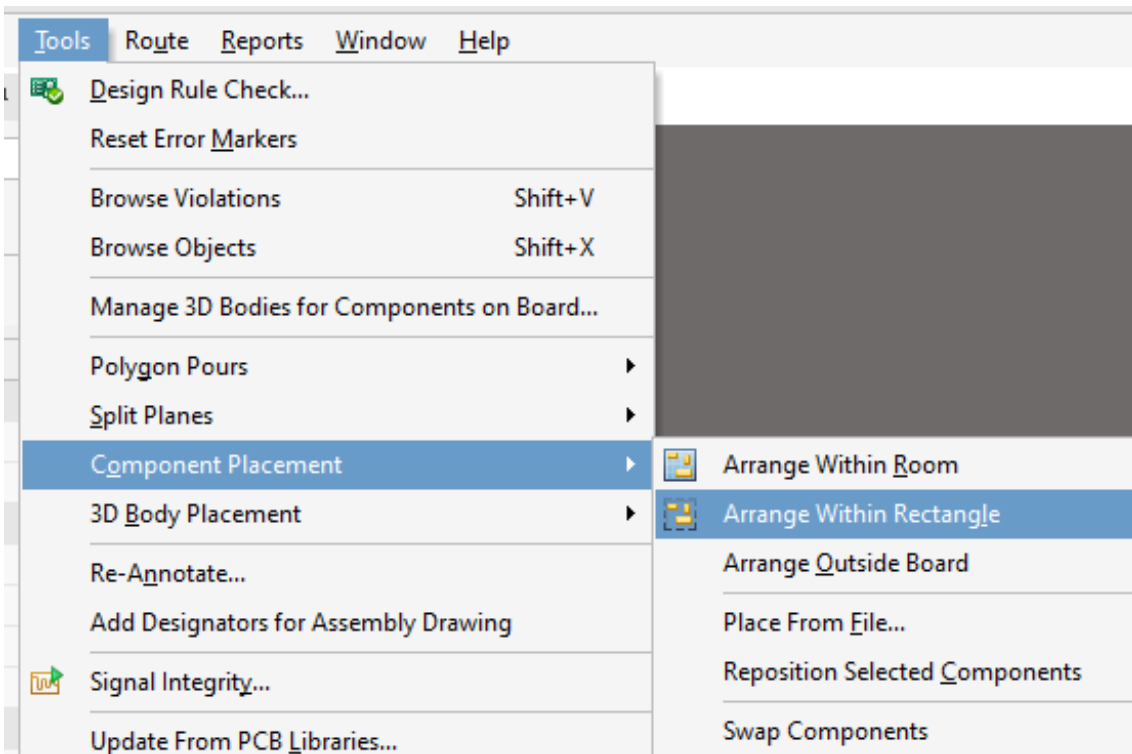


Рис. 3.19. Команда автоматического расположения компонентов

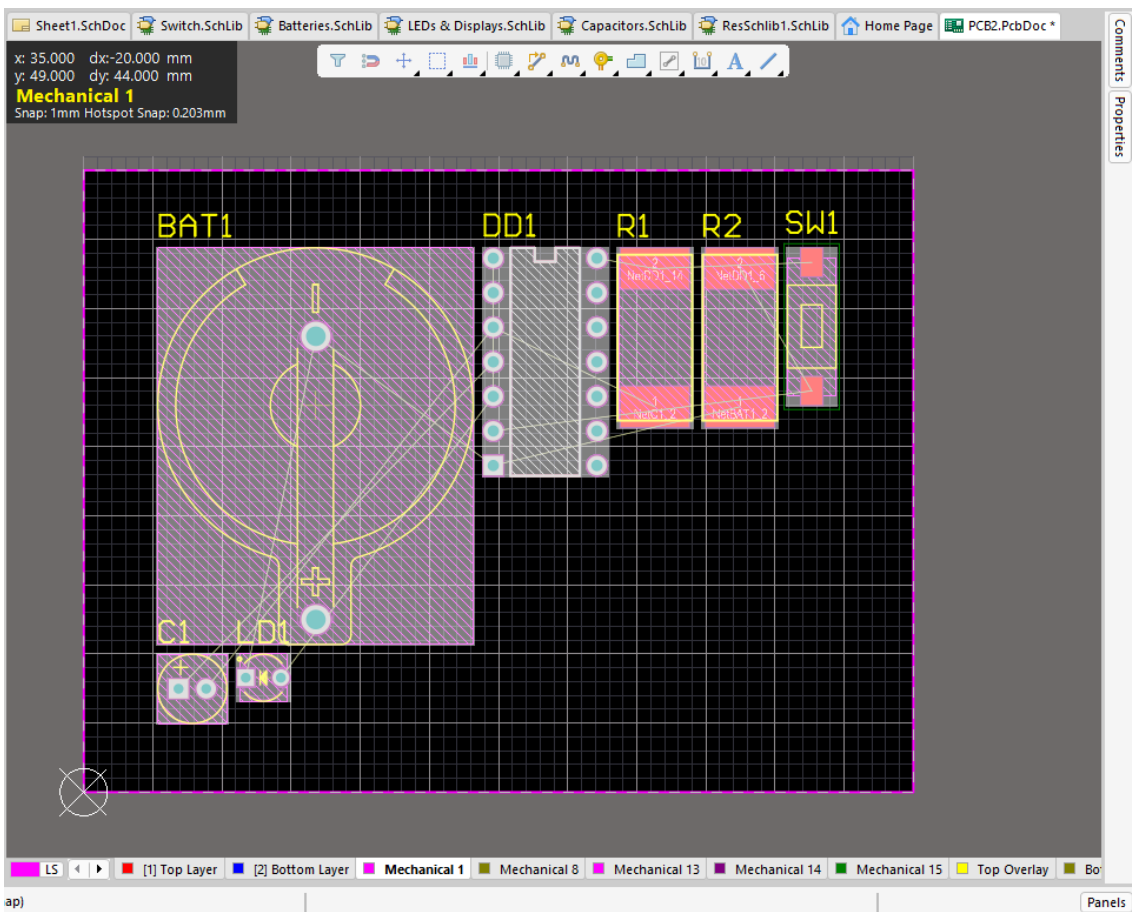


Рис. 3.20. Результат автоматического расположения

У каждого компонента есть свойства, они отображаются в соответствующей панели (рис. 3.21). Здесь можно, например, точно задать координаты расположения элемента или заблокировать перемещение, активировав иконку замка (🔒), переместить компонент на другой слой, и т. д.

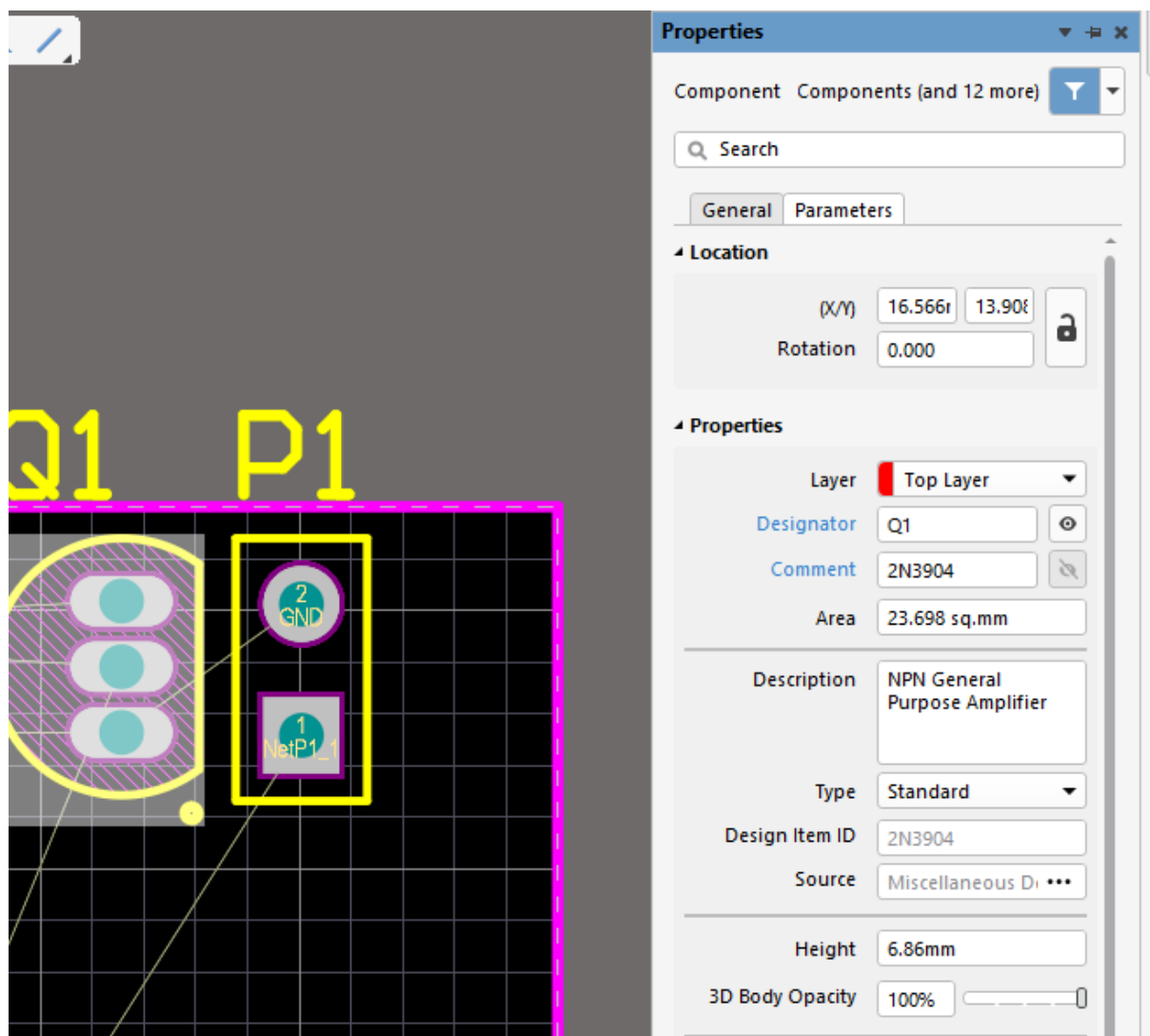


Рис. 3.21. Редактирование свойств отдельного компонента

После операции автоматического расположения компонентов до проведения трассировки с целью минимизации длин соединительных линий рекомендуется вручную выполнить корректировку расположения компонентов.

При ручном перемещении компонент привязывается к сетке. При необходимости повернуть его используется пробел, а для перемещения на обратную сторону платы достаточно нажать кнопку *L*. Также можно

перемещать и редактировать свойства сразу группы выбранных объектов.

При перемещении компонентов используются три режима их размещения:

1. **Игнорирование препятствий.** Компонент с нарушением минимального расстояния между компонентами позиционируется там, где ему указывает курсор мыши. При этом, если нарушаются правила минимального зазора, этот компонент подсвечивается зелёным цветом.

2. **Огибание.** При этом режиме перемещаемый компонент максимально близко, как это позволяют правила проектирования, располагается по отношению к другим.

3. **Рассталкивание.** Компонент отталкивает все компоненты, также соблюдая минимальное расстояние.

Переключение этих режимов осуществляется циклично комбинацией *Ctrl/R*.

Результат работы представлен на рис. 3.22.

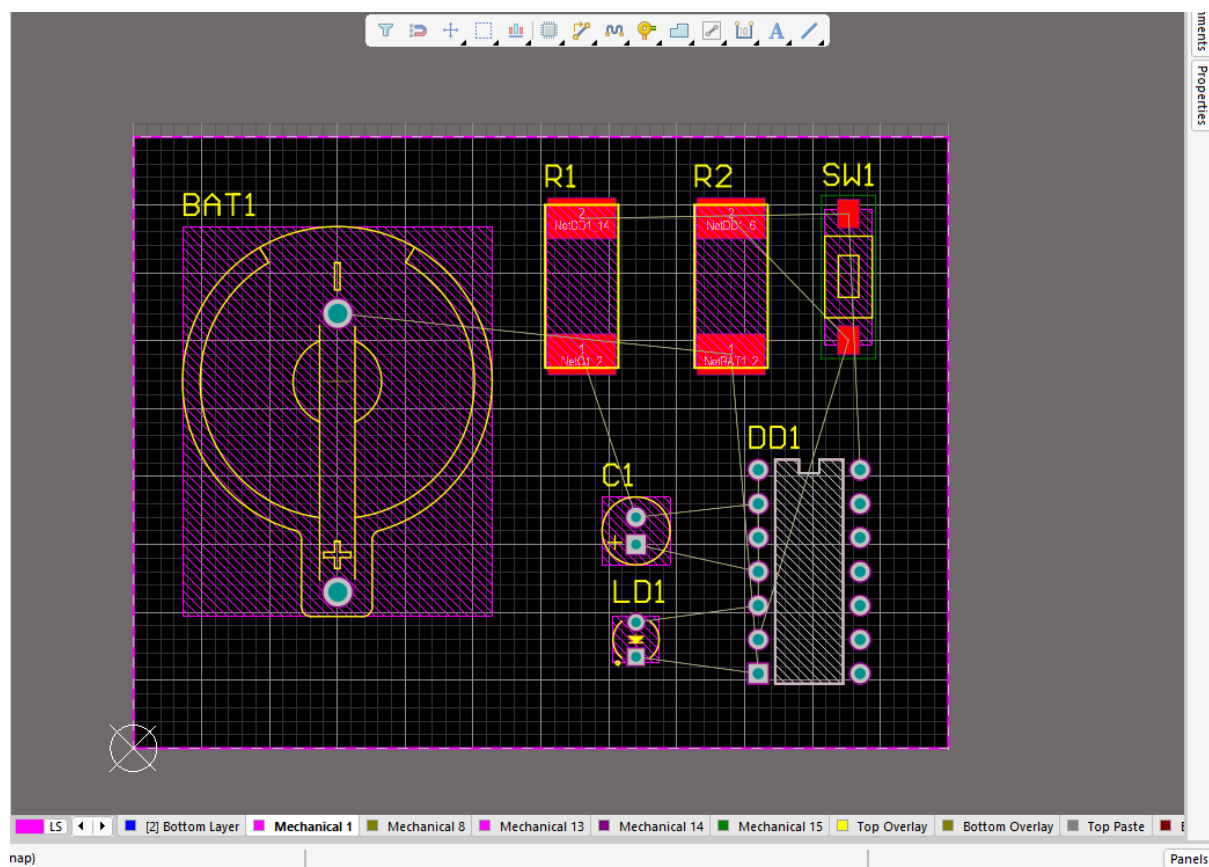


Рис. 3.22. Результат ручной корректировки размещения компонентов

Результат проделанной работы можно также оценить в режиме 3D (рис. 3.23). Для этого необходимо нажать клавишу 3 либо выполнить команду *View/3D Layout Mode*. Вращать схему на изображении можно с помощью комбинации клавиш *Shift+ПКМ*. Для возврата в 2D-режим необходимо нажать клавишу 2.

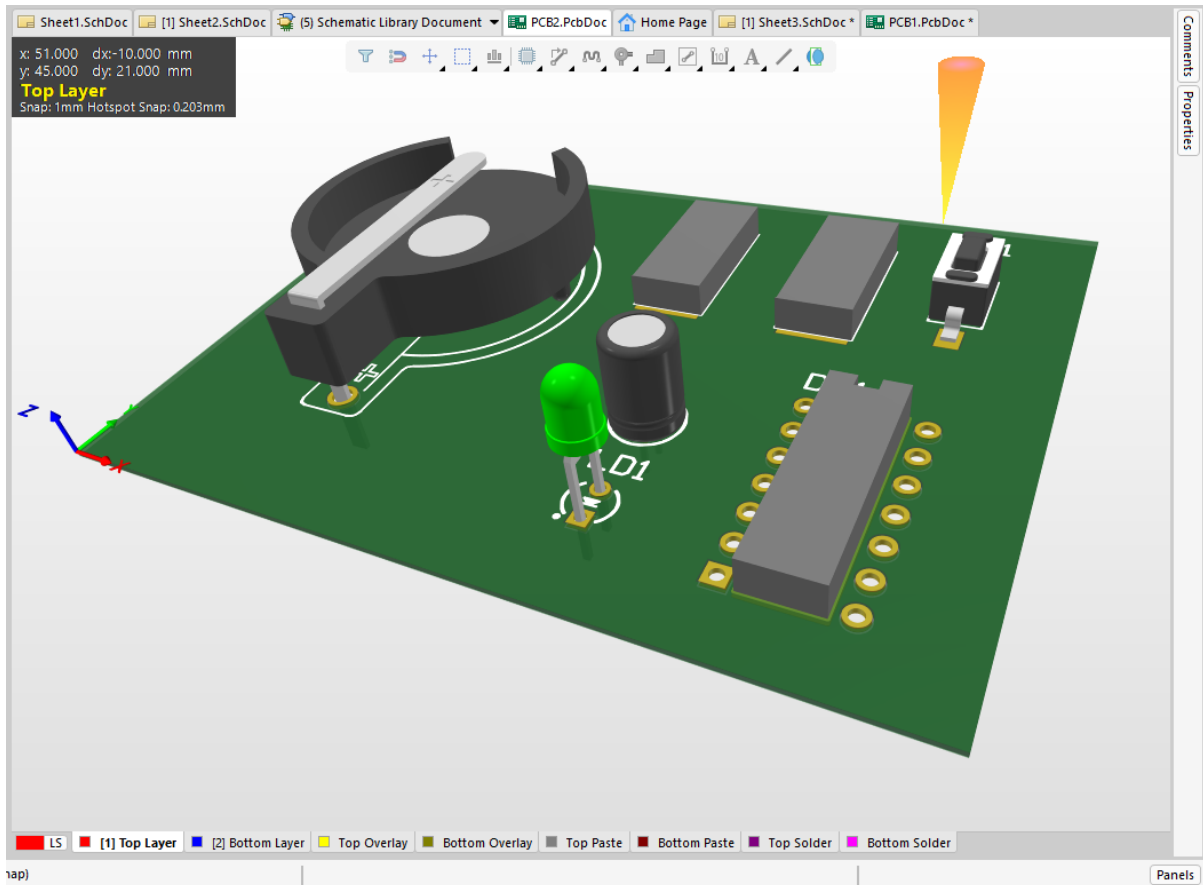


Рис. 3.23. Трехмерный вид платы

Перед непосредственной трассировкой компонентов необходимо указать программе некоторые правила проектирования платы, к которым относятся различные параметры (например, ширина треков на плате, размер переходных отверстий, минимальное расстояние между объектами, подключение к полигонам и т. д.). Все эти правила настраиваются в разделе *Design/Rules* (рис. 3.24).

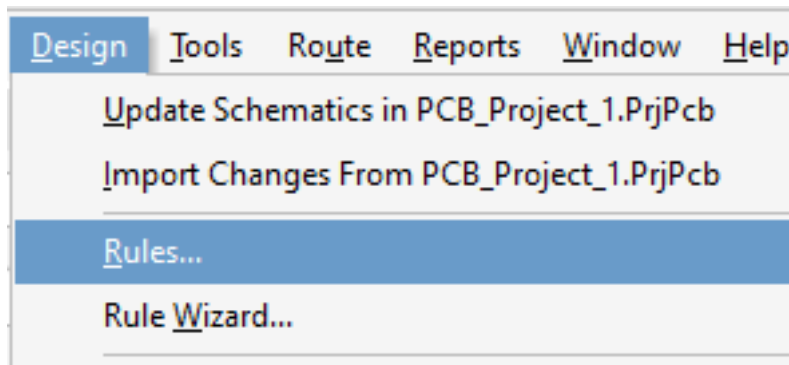


Рис. 3.24. Параметры правил проектирования платы

В открывшемся окне в левой части сгруппированы десять категорий правил (рис. 3.25). Следует обратить внимание на некоторые правила стандартного набора, которые используются на всех платах и должны быть настроены в самом начале работы.

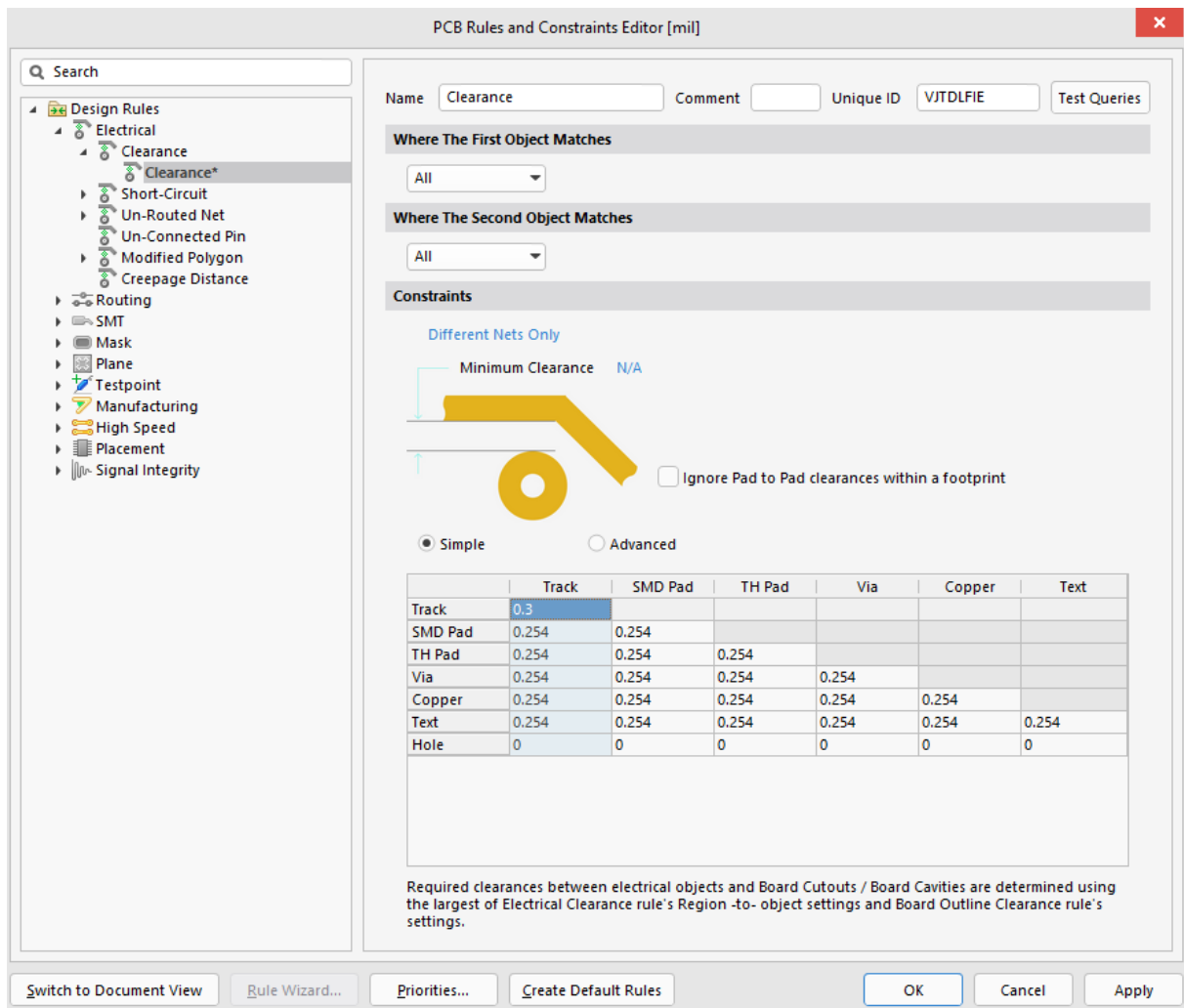


Рис. 3.25. Настройка минимальных зазоров

В разделе *Electrical* необходимо настроить самое первое правило – «Зазор» (*Clearance*), т. е. минимальное расстояние между объектами на плате. Во всех правилах, где это актуально, имеется пояснительная картинка, по которой становится понятно, на что действует то или иное правило.

Сразу под картинкой располагается матрица минимальных зазоров, в клетках которой на пересечении различных объектов настраивается минимально допустимое расстояние между ними. Оставьте минимальный зазор по умолчанию.

В разделе «Маршруты» (*Routing*) первым правилом настраивается ширина треков, которые могут быть использованы при трассировке, – минимальная, предпочтительная и максимальная (рис. 3.26). Установите эти значения 0,254, 0,75 и 1,5 мм соответственно.

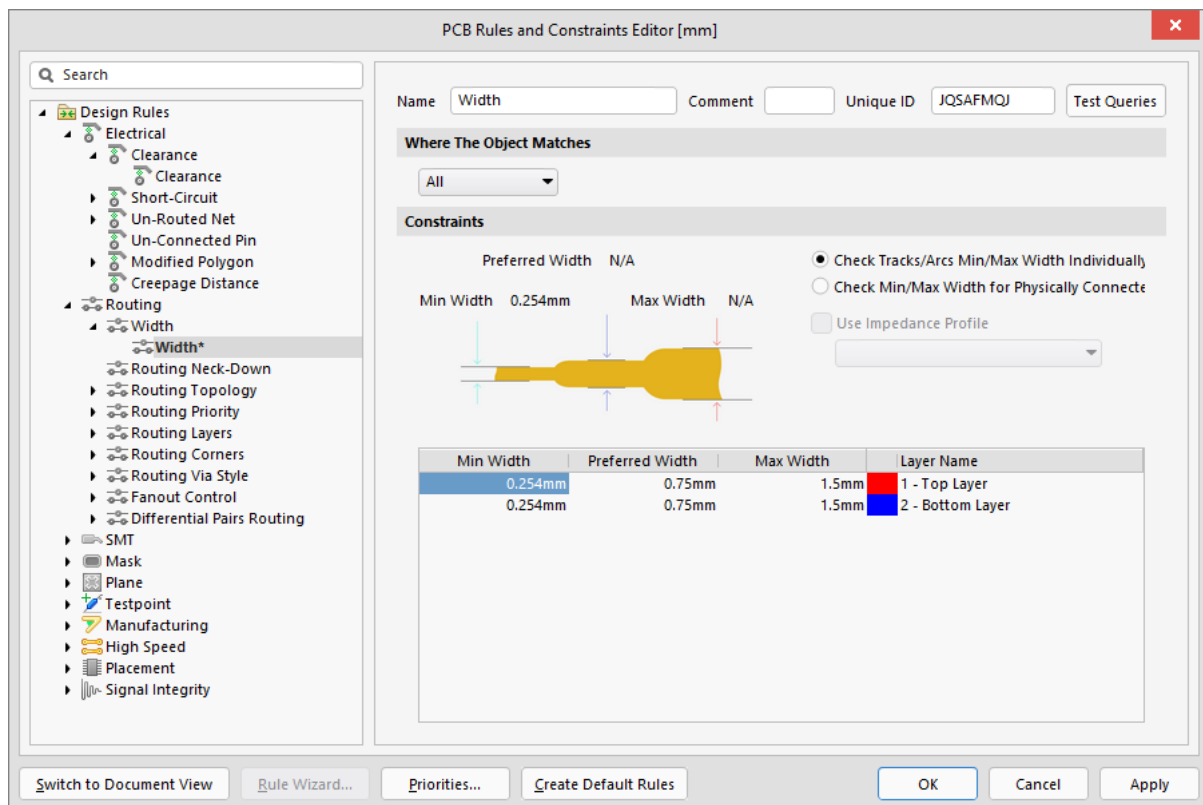


Рис. 3.26. Настройка ширины треков

В этом же разделе находится еще одно из основных правил – *Routing Via Style*, в котором настраиваются размеры переходного отверстия, которые могут быть использованы на плате (рис. 3.27). Оставьте установленные по умолчанию значения.

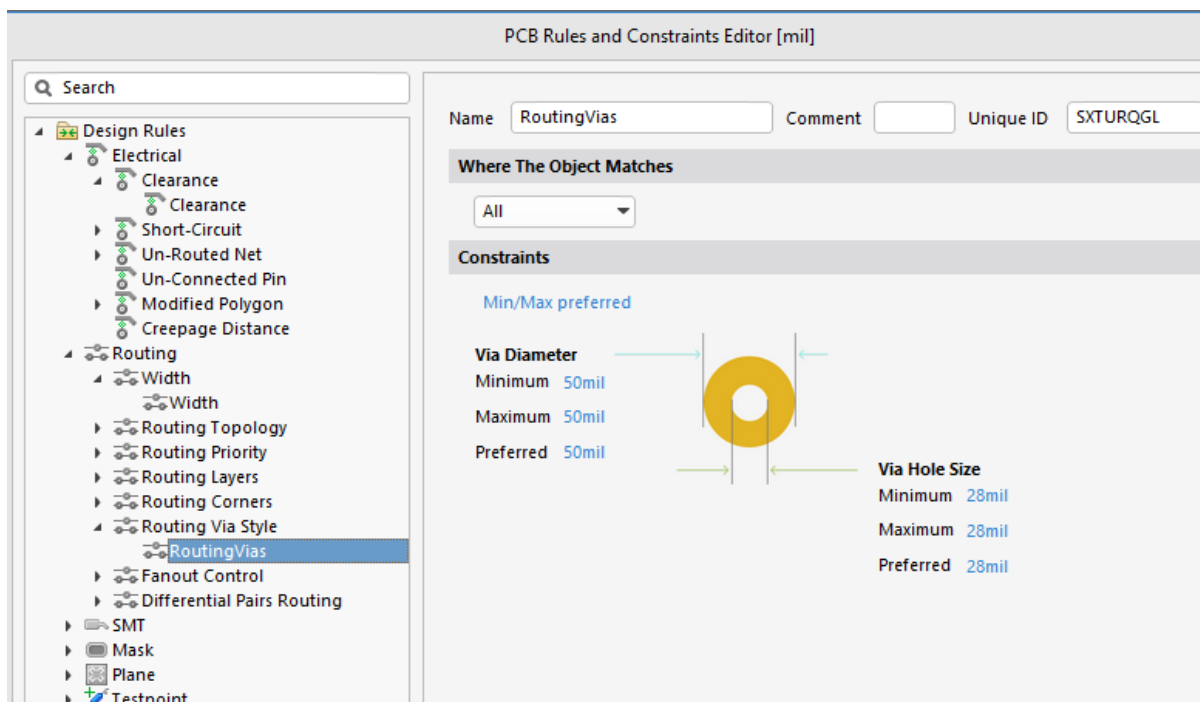


Рис. 3.27. Настройка переходных отверстий

Все эти правила задаются на этапах, предшествующих трассировке, когда важно брать во внимание нагрузки, напряжения, импеданс, ток, частотные характеристики.

Проверка правил настраивается и запускается в разделе *Tools/Design Rule Check* (рис. 3.28).

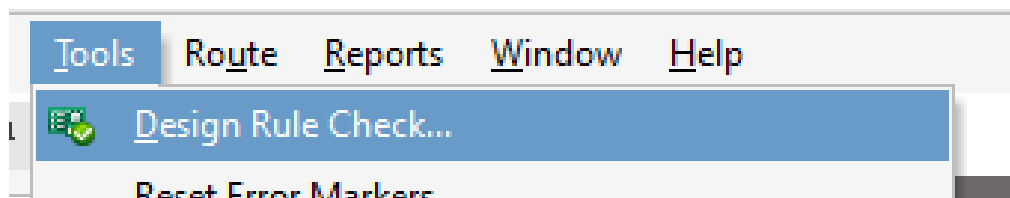


Рис. 3.28. Включение верификации правил

В колонке *Category* раздела отображаются все созданные правила (рис. 3.29), рядом, где это допустимо, имеются две галочки:

1. **Online** (мгновенная проверка) – когда правило проверяется сразу же при работе с платой, например при перемещении компонента проверяется минимальное расстояние между компонентами на плате, и если оно нарушается, то объекты сразу подсвечиваются зеленым цветом.

2. **Batch** (пакетная проверка вручную) – запускается нажатием на кнопку *Run Design Rule Check*. Открывается окно сообщений, в которых перечислены все найденные нарушения (рис. 3.30). Для того чтобы быстро найти место ошибки, достаточно в панели сообщений два раза

нажать на нужное правило и место ошибки отобразится по центру рабочей области.

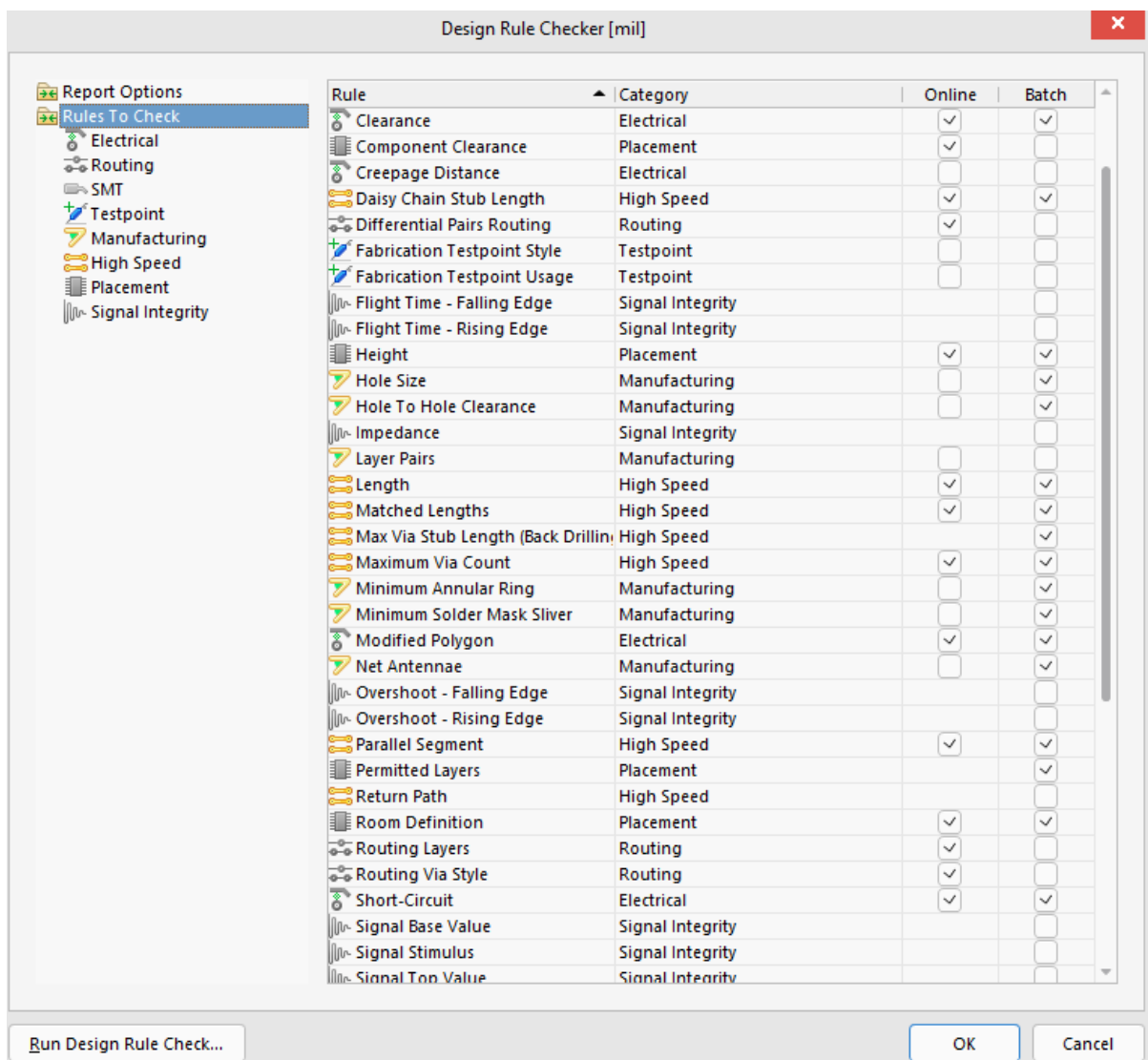


Рис. 3.29. Окно проверки правил

Class	Document	Source	Message	Time	Date	No.
[Silk To Solder PCB1.PcbDoc	Advanced P	Silk To Solder Mask Clearance Constraint: (8.78mil < 10mil) Between Pad R3-2(111.459mil,127.047mil) on To	15:16:03	27.03.2025	38	
[Silk To Solder PCB1.PcbDoc	Advanced P	Silk To Solder Mask Clearance Constraint: (8.78mil < 10mil) Between Pad R3-2(111.459mil,127.047mil) on To	15:16:03	27.03.2025	39	
[Silk To Solder PCB1.PcbDoc	Advanced P	Silk To Solder Mask Clearance Constraint: (3.802mil < 10mil) Between Pad R4-1(184.762mil,127.047mil) on T	15:16:03	27.03.2025	40	
[Silk To Solder PCB1.PcbDoc	Advanced P	Silk To Solder Mask Clearance Constraint: (8.78mil < 10mil) Between Pad R4-1(184.762mil,127.047mil) on To	15:16:03	27.03.2025	41	
[Silk To Solder PCB1.PcbDoc	Advanced P	Silk To Solder Mask Clearance Constraint: (2.872mil < 10mil) Between Pad R4-1(184.762mil,127.047mil) on T	15:16:03	27.03.2025	42	
[Silk To Solder PCB1.PcbDoc	Advanced P	Silk To Solder Mask Clearance Constraint: (8.78mil < 10mil) Between Pad R4-1(184.762mil,127.047mil) on To	15:16:03	27.03.2025	43	
[Silk To Solder PCB1.PcbDoc	Advanced P	Silk To Solder Mask Clearance Constraint: (8.78mil < 10mil) Between Pad R4-2(259.567mil,127.047mil) on To	15:16:03	27.03.2025	44	
[Silk To Solder PCB1.PcbDoc	Advanced P	Silk To Solder Mask Clearance Constraint: (8.78mil < 10mil) Between Pad R4-2(259.567mil,127.047mil) on To	15:16:03	27.03.2025	45	
[Silk To Solder PCB1.PcbDoc	Advanced P	Silk To Solder Mask Clearance Constraint: (2.874mil < 10mil) Between Pad R4-2(259.567mil,127.047mil) on T	15:16:03	27.03.2025	46	
[Silk To Silk Clr PCB1.PcbDoc	Advanced P	Silk To Silk Clearance Constraint: (Collision < 10mil) Between Text 'R2' (316.26mil,201.873mil) on Top Overlay	15:16:03	27.03.2025	47	
[Silk To Silk Clr PCB1.PcbDoc	Advanced P	Silk To Silk Clearance Constraint: (Collision < 10mil) Between Text 'R2' (316.26mil,201.873mil) on Top Overlay	15:16:03	27.03.2025	48	
[Silk To Silk Clr PCB1.PcbDoc	Advanced P	Silk To Silk Clearance Constraint: (Collision < 10mil) Between Text 'R3' (20.26mil,201.873mil) on Top Overlay	15:16:03	27.03.2025	49	
[Silk To Silk Clr PCB1.PcbDoc	Advanced P	Silk To Silk Clearance Constraint: (Collision < 10mil) Between Text 'R3' (20.26mil,201.873mil) on Top Overlay	15:16:03	27.03.2025	50	
[Silk To Silk Clr PCB1.PcbDoc	Advanced P	Silk To Silk Clearance Constraint: (Collision < 10mil) Between Text 'R4' (168.26mil,201.873mil) on Top Overlay	15:16:03	27.03.2025	51	
[Silk To Silk Clr PCB1.PcbDoc	Advanced P	Silk To Silk Clearance Constraint: (Collision < 10mil) Between Text 'R4' (168.26mil,201.873mil) on Top Overlay	15:16:03	27.03.2025	52	
[Silk To Silk Clr PCB1.PcbDoc	Advanced P	Silk To Silk Clearance Constraint: (Collision < 10mil) Between Text 'R4' (168.26mil,201.873mil) on Top Overlay	15:16:03	27.03.2025	53	
[Silk To Silk Clr PCB1.PcbDoc	Advanced P	Silk To Silk Clearance Constraint: (Collision < 10mil) Between Text 'R4' (168.26mil,201.873mil) on Top Overlay	15:16:03	27.03.2025	54	

Рис. 3.30. Сообщения о результатах проверки

Для отключения всех маркеров, обозначающих места ошибок, необходимо выполнить команду *Tools/Reset Error Markers* (рис. 3.31).

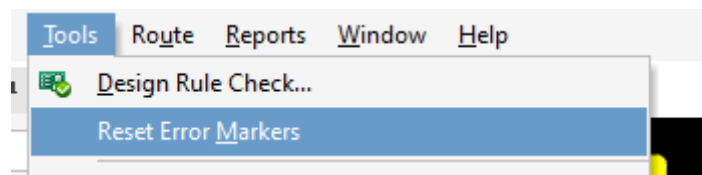


Рис. 3.31. Сброс маркеров ошибок

Трассировка компонентов

Трассировку можно проводить как в ручном, так и автоматическом режиме. Ручной режим используется, как правило, для корректировки выполненной автоматическим способом трассировки. Кроме того, при этом возможно более полно учитывать требования, принятые на предприятии.

Для трассировки ручным способом используется инструмент *Interactive Routing* (рис. 3.32), который включается горячими клавишами *Ctrl+W* либо из панели инструментов (🔗).

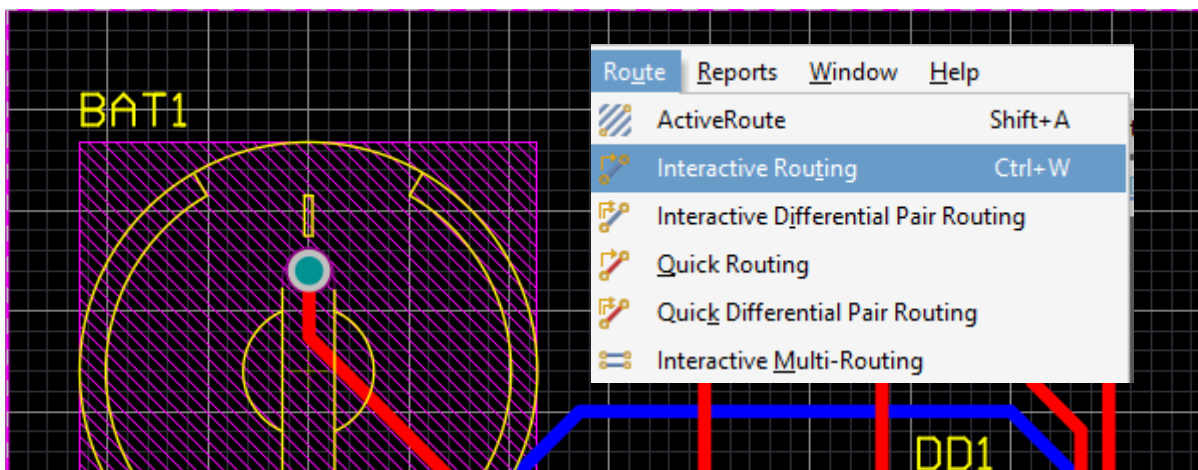


Рис. 3.32. Инструмент *Interactive Routing*

При включении инструмента к курсору мыши привязывается большое перекрестие. При наведении этого перекрестия на контактные площадки в его центре осуществляется привязка. Здесь фиксируется первая точка трека. За курсором мыши начинает тянуться трек, а контактные площадки, которые должны быть соединены этим треком, подсвечиваются более ярким цветом (рис. 3.33). Для того чтобы треки

создавались более плавно, с помощью кнопки *G* можно переключить сетку на более мелкий шаг. При необходимости можно изменить направление трека, нажав на пробел.левой кнопкой мыши трек фиксируется на нужной контактной площадке.

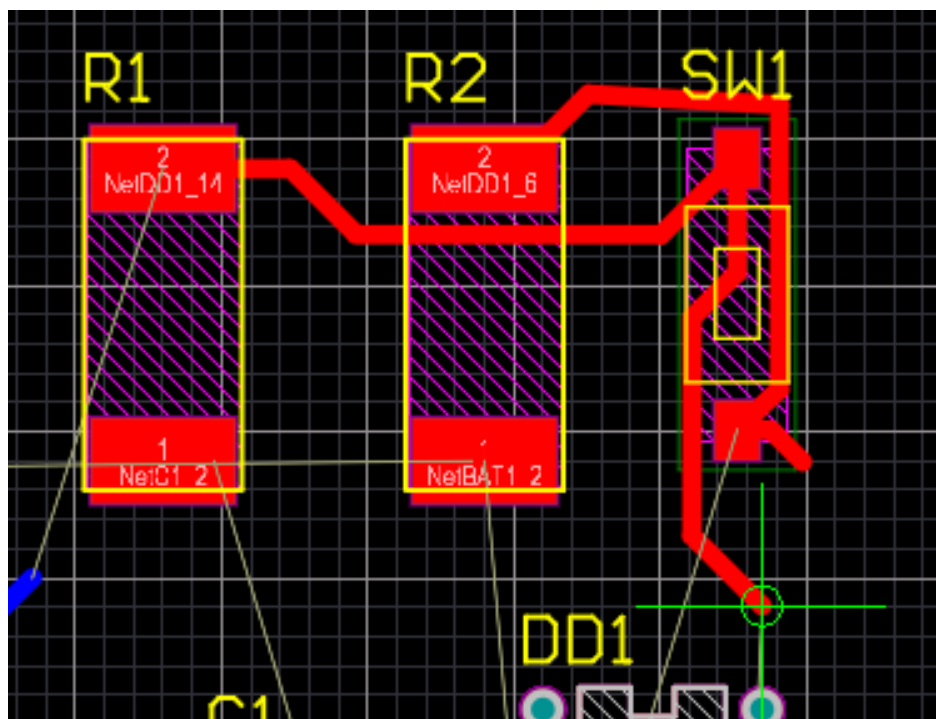


Рис. 3.33. Процесс соединения контактных площадок вручную

Для установки толщины линии связи используется клавиша *3*. Таким образом, трек переключается между минимальным, предпочтительным и максимальным значениями.

Для выполнения трассировки в другом слое необходимо переключить активный слой под рабочей областью (рис. 3.34).

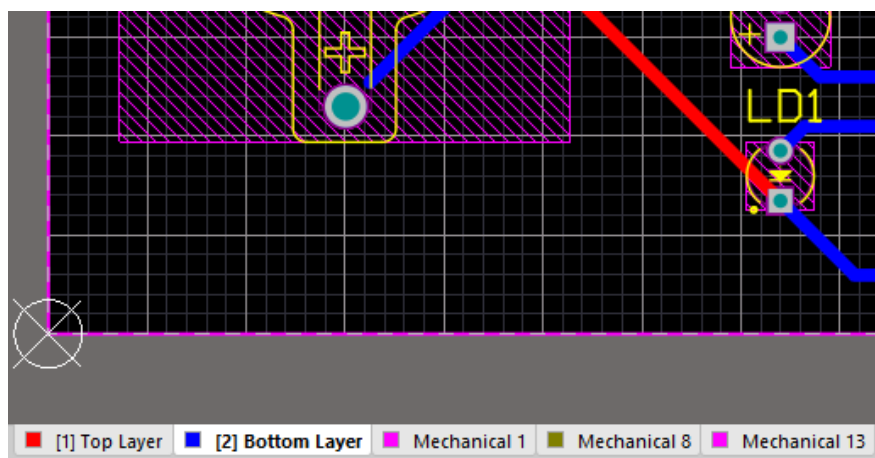


Рис. 3.34. Трассировка на другом слое

При необходимости перевести трек из одного слоя в другой с использованием переходного отверстия можно во время движения нажать кнопку + на дополнительной клавиатуре либо сочетанием клавиш *Ctrl+Shift+Mouse Wheel Scroll* выбрать нужный слой. Для переключения между настроенными размерами переходного отверстия используется клавиша 4 (рис. 3.35).

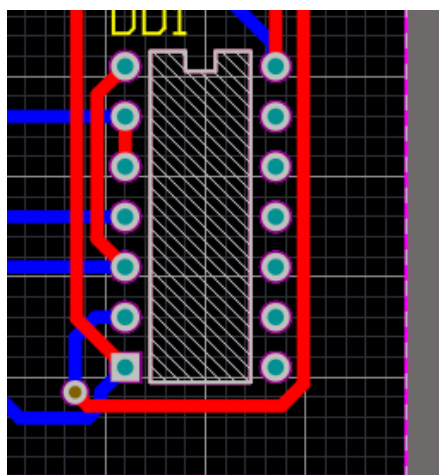


Рис. 3.35. Соединение через переходное отверстие

Для автоматической трассировки можно использовать команду *Route/Auto Route/All...* (рис. 3.36). В открывшемся окне выберите стратегию трассировки и нажмите кнопку *Route All* (рис. 3.37). Появится окно с отладочными сообщениями, в котором в конечном итоге будет сказано, закончилась трассировка успешно или нет (рис. 3.38).

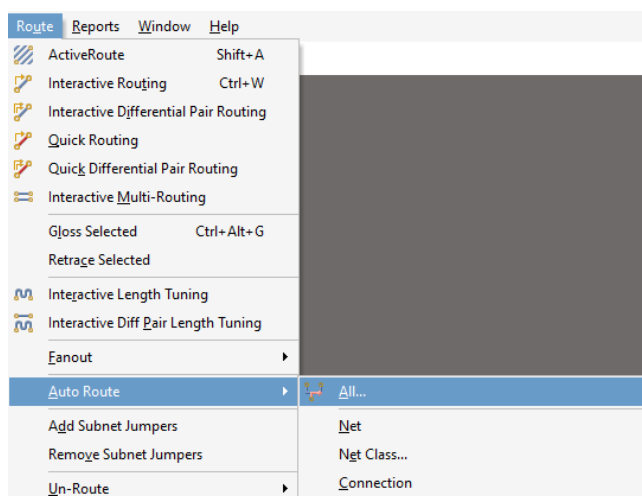


Рис. 3.36. Выбор автоматической трассировки

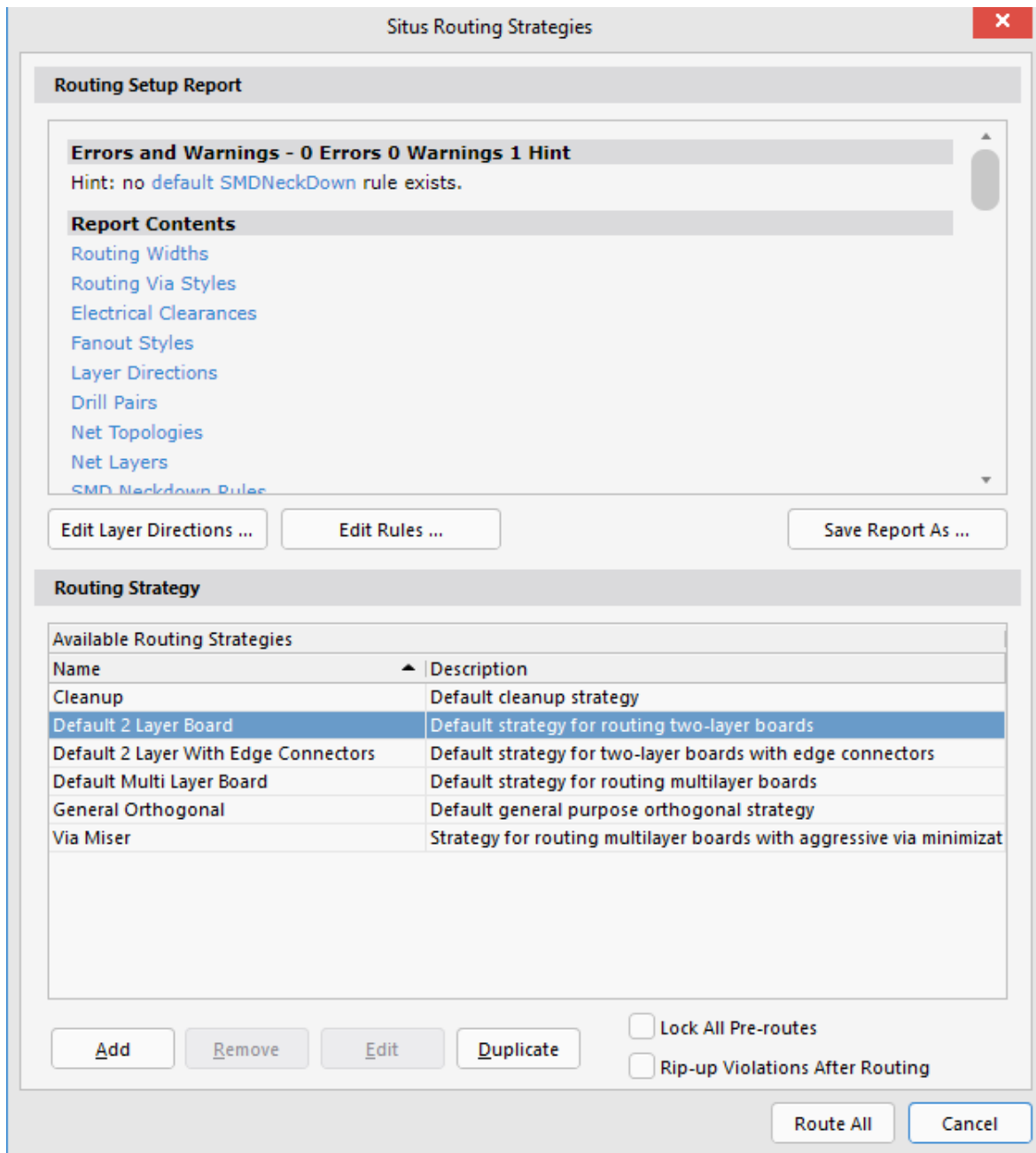


Рис. 3.37. Выбор стратегии трассировки

Class	Document	Source	Message	Time	Date	No.
Situs Event	PCB1.PcbDoc	Situs	Routing Started	13:28:01	27.03.2025	1
Routing Status	PCB1.PcbDoc	Situs	Creating topology map	13:28:02	27.03.2025	2
Situs Event	PCB1.PcbDoc	Situs	Starting Fan out to Plane	13:28:02	27.03.2025	3
Situs Event	PCB1.PcbDoc	Situs	Completed Fan out to Plane in 0 Seconds	13:28:02	27.03.2025	4
Situs Event	PCB1.PcbDoc	Situs	Starting Memory	13:28:02	27.03.2025	5
Situs Event	PCB1.PcbDoc	Situs	Completed Memory in 0 Seconds	13:28:02	27.03.2025	6
Situs Event	PCB1.PcbDoc	Situs	Starting Layer Patterns	13:28:02	27.03.2025	7
Situs Event	PCB1.PcbDoc	Situs	Completed Layer Patterns in 0 Seconds	13:28:02	27.03.2025	8
Situs Event	PCB1.PcbDoc	Situs	Starting Main	13:28:02	27.03.2025	9
Routing Status	PCB1.PcbDoc	Situs	Calculating Board Density	13:28:02	27.03.2025	10
Situs Event	PCB1.PcbDoc	Situs	Completed Main in 0 Seconds	13:28:02	27.03.2025	11
Situs Event	PCB1.PcbDoc	Situs	Starting Completion	13:28:02	27.03.2025	12
Situs Event	PCB1.PcbDoc	Situs	Completed Completion in 0 Seconds	13:28:02	27.03.2025	13
Situs Event	PCB1.PcbDoc	Situs	Starting Straighten	13:28:02	27.03.2025	14
Situs Event	PCB1.PcbDoc	Situs	Completed Straighten in 0 Seconds	13:28:02	27.03.2025	15
Routing Status	PCB1.PcbDoc	Situs	13 of 13 connections routed (100,00%) in 0 Seconds	13:28:02	27.03.2025	16
Situs Event	PCB1.PcbDoc	Situs	Routing finished with 0 contentions(s). Failed to complete 0 connection(s) in 0 Seconds	13:28:02	27.03.2025	17

Рис. 3.38. Отладочные сообщения автоматической трассировки

Результат автоматической трассировки показан на рис. 3.39.

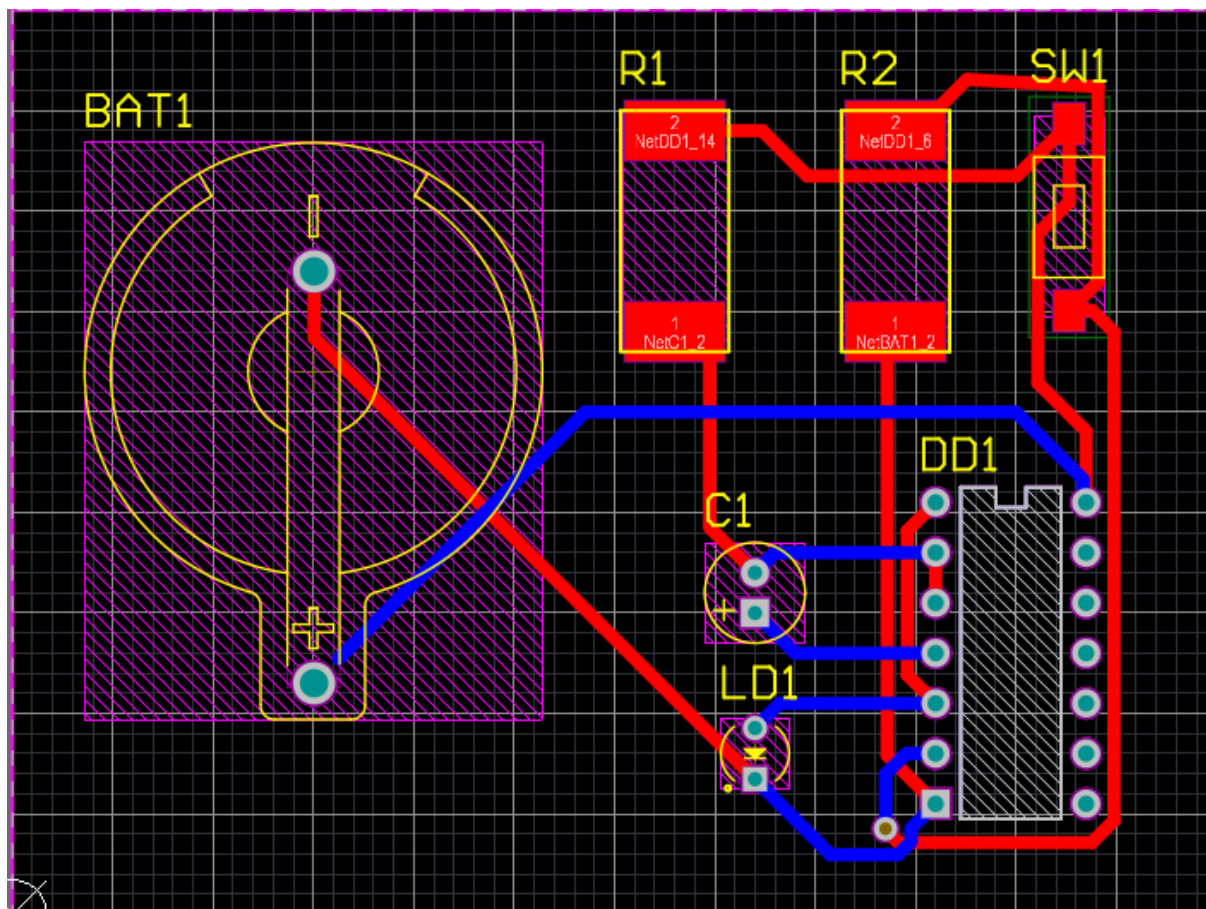


Рис. 3.39. Результат автоматической трассировки

Оптимизация трассировки

Оптимизация трассировки в *Altium Designer* – важный этап проектирования печатных плат, который позволяет улучшить производительность и надежность схемы. Рассмотрим некоторые методы и рекомендации для оптимизации трассировки подробнее.

1. Планирование схемы и размещения компонентов

Стратегия размещения. Начните с оптимального размещения компонентов, чтобы минимизировать длину трасс. Разместите компоненты, которые часто взаимодействуют, ближе друг к другу.

Группировка сигналов. Группируйте сигналы по назначениям (например, цифровые, аналоговые сигналы, питательные линии и т. д.), чтобы улучшить читаемость и упростить трассировку.

2. Использование правил проектирования

Оптимизация размеров. Задайте правила минимальной ширины и зазоров для трасс, чтобы они соответствовали требованиям производства и снижали риск повреждений.

Оптимизация слоев. Используйте многослойные платы для уменьшения длины трасс, особенно для сложных схем с большим количеством компонентов.

3. Прокладка трасс

- **Используйте автоматическую трассировку.** *Altium Designer* имеет мощные инструменты для автоматической прокладки трасс. Используйте их для ускорения процесса, но всегда проверяйте полученный результат.

- **Ручная доработка.** После автоматической трассировки проведите ручную доработку критически важных участков, чтобы улучшить качество и производительность.

4. Управление паразитными помехами

Скорость сигналов. Разработайте трассы с учетом частоты сигналов. Уменьшите длину и избегайте острых углов для прохождения более высокочастотных сигналов, чтобы снизить потери.

Изоляция критических сигналов. Используйте экранирование и изоляцию для чувствительных к помехам сигналов за счет создания заземляющего слоя между сигналами.

Электромагнитная совместимость. Учитывайте параметры совместимости, используя подходящие методы заземления и пути возврата, чтобы минимизировать помехи.

5. Оптимизация питания

Системы питания. Создайте отдельные слои для питания и заземления. Это поможет снизить импеданс и обеспечить стабильное питание для всех компонентов.

Фильтрация. Используйте фильтры и конденсаторы на линиях питания для снижения шумов.


6. Улучшение читаемости и управляемости

Разметка трасс. Используйте четкую разметку для различных сигналов и площадок заземления. Это облегчит последующий анализ и отладку.

Документация. Поддерживайте документацию платы в актуальном состоянии. Хорошо оформленные схемы и аннотации могут значительно упростить предоставление информации другим членам команды или инженерам, работающим над проектом.

Эти рекомендации помогут оптимизировать трассировку в *Altium Designer* и улучшить конечный продукт.

Создадим полигон, т. е. область, которая будет полностью заливаться медью, автоматически подключаться к контактам указанной цепи и иметь минимальное расстояние до объектов других цепей.

Для создания полигона используется команда *Place Polygon Pour* , с помощью которой размечаются вершины, обозначая границы этого полигона. Далее выполняется полигон по контуру платы с небольшим расстоянием от ее границ. После его создания в свойствах укажите зазор между полигоном и проводниками (*Arc Approx*) – 0,2 мм и цепь, к которой он будет подключаться, – вывод 7 микросхемы *DD1 (GND)*, т. е. цепь (*Net*) *NetBAT1_2* (рис. 3.40).

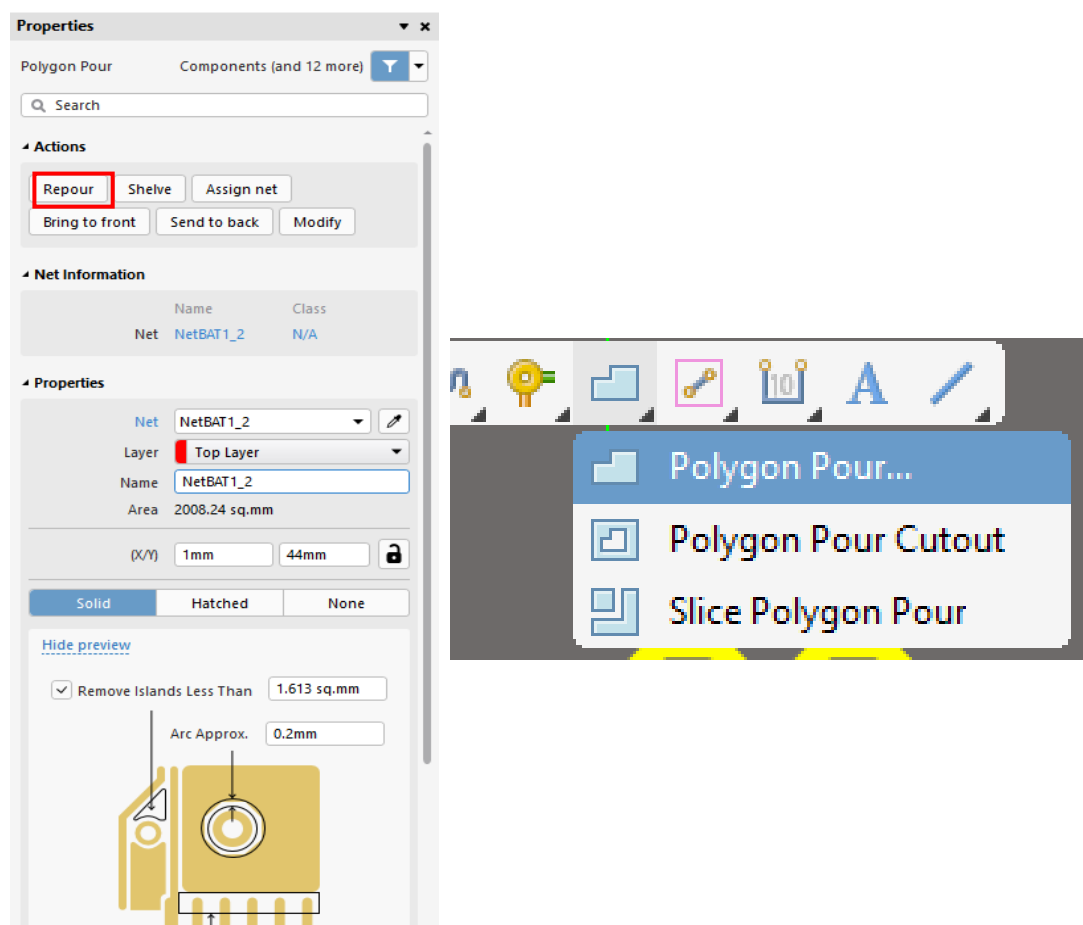


Рис. 3.40. Создание полигона

Во вкладке *Properties* также можно настроить различные параметры создаваемого полигона. Для перезаливки полигона с новыми свойствами используется команда *repour* (см. рис. 3.40). Контактные площадки указанной цепи автоматически подключаются к этому полигону (рис. 3.41).

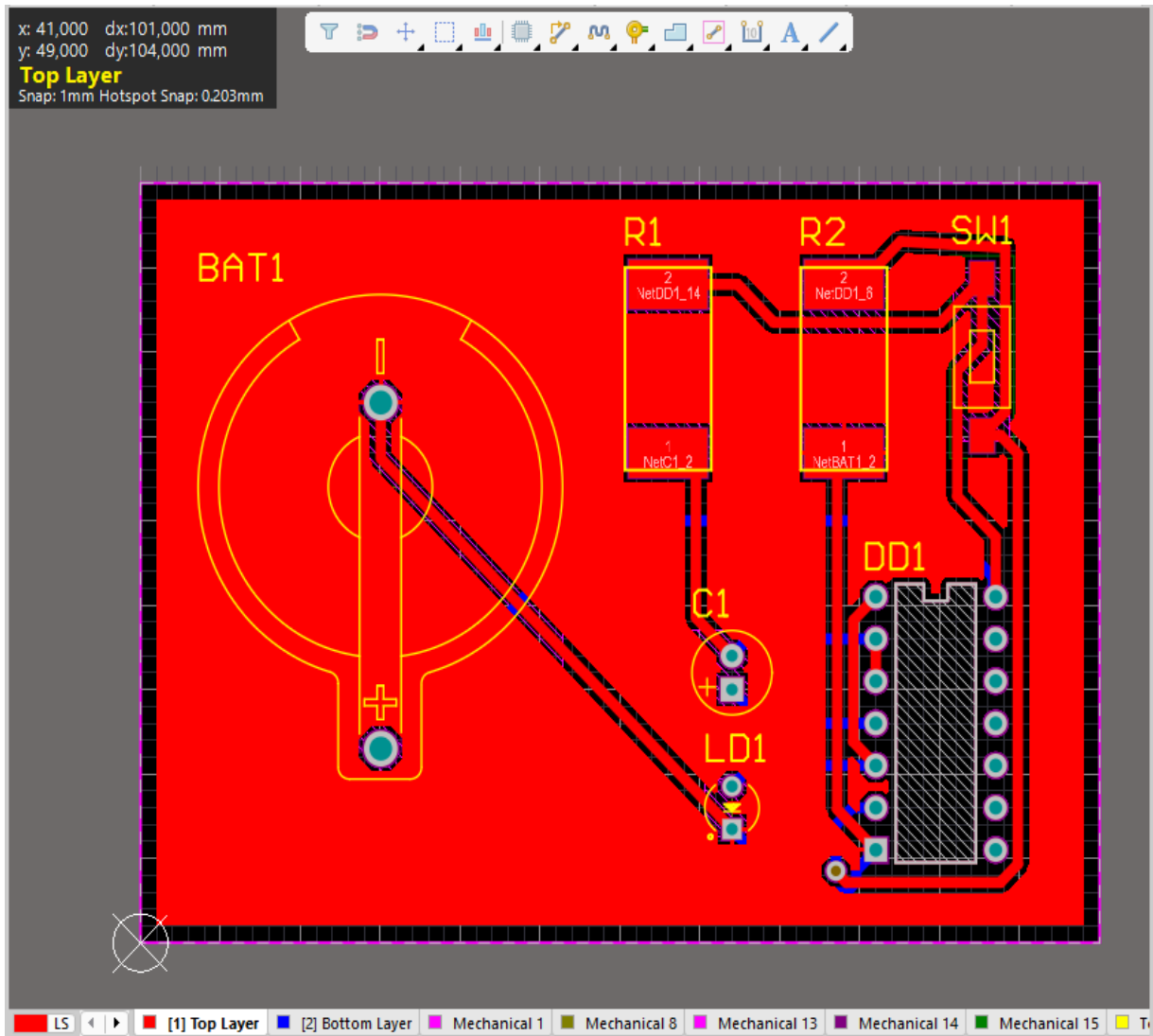


Рис. 3.41. Результат создания полигона

3.4. Подготовка файлов для производства печатных плат

Подготовка файлов *Altium Designer* для производства печатных плат – важный этап проектирования, который подразумевает создание файлов, необходимых для изготовления, сборки и проверки платы. Рассмотрим основные шаги и рекомендации по этому процессу.

1. Проверка проекта

DRC (Design Rule Check). Проверка правил проектирования, для того чтобы убедиться, что нет ошибок в трассировке, размещении компонентов и других нарушений.

ERC (Electrical Rule Check). Проверка электрических связей, для того чтобы выявить любые проблемы, такие как несоединенные узлы или ошибки подключения.

2. Создание Gerber файлов

Gerber Files – это основной формат файлов, используемый для производства печатных плат. Эти файлы содержат информацию о расположении дорожек (проводников) на сигнальных слоях (например, верхний и нижний слои), форме и размерах механических контуров платы (габариты, отверстия для крепления), маркировке (текст, логотипы, обозначения компонентов), распределении пасты припоя (*Paste Mask*) и покрытия (*Solder Mask*) для поверхностного монтажа, зазорах и границах для других элементов.

В *Altium Designer* можно создать *Gerber* файлы через меню *File/Fabrication Outputs/Gerber Files*.

Настройки. Проверка правильности выбора всех слоев (медного покрытия, шелкографии, маски пайки и т. д.). Настройка параметров каждого слоя для соответствия требованиям производителя.

Программное обеспечение для Gerber. Проверка созданных *Gerber* файлов с помощью специализированного ПО (например, *Gerber Viewer*), для того чтобы убедиться, что они отображаются корректно.

3. Создание файлов для сборки

Pick and Place File. Этот файл содержит информацию о размещении компонентов на плате, включая координаты, ориентацию и референсные номера. Его можно создать через *File/Fabrication Outputs/Pick and Place Files*.

Список компонентов (BOM – Bill of Materials). Создание списка всех компонентов, используемых в проекте, через *Reports/Bill of Materials*. Убедитесь, что он содержит все необходимые детали для сборки, такие как количество, наименование и номера деталей.

4. Создание остальных необходимых файлов

Сетевые файлы (Netlist). Для проверки электрических соединений и статуса проекта.

Файлы для проводки (*Layer Stack-up*). Описание структуры слоев платы, включая толщину и материалы.

3D-представление. Экспорт 3D-модели платы (если необходимо) для проверки размещения компонентов и визуализации, особенно если плата должна монтироваться в определенное устройство.

5. Документация

Рабочий проект. Обязательное создание документации проекта, включая все схемы, спецификации, требования к производству и сборке.

Презентация для сборщиков и производителей. Подготовка пакета с документацией для облегчения понимания всех требований для сборки и производства.

6. Проверка и подтверждение

Ревизия файла. Перед отправкой всех файлов на производство – выполнение ревизии всех файлов, для того чтобы убедиться, что всё правильно подготовлено и соответствует требованиям производителя.

Подтверждение файлов с производителем. Связь с производителем для подтверждения его требований к файлам и специфике. Это поможет избежать недопонимания и возможных ошибок в производстве.

7. Сохранение проекта

Архивирование. Сохранение и архивация всего проекта, включая используемые файлы, с учетом будущей необходимости внесения изменений или повторного использования в других проектах.

Следуя этим шагам, можно успешно подготовить файлы *Altium Designer* для производства, что обеспечит качественное выполнение проекта.

В лабораторной работе рассмотрим, как создаются файлы *Gerber* и *Drill* для производства.

Файлы *Gerber* и *Drill* выполняются по файлу платы. Их можно создать двумя способами. Первый способ основан на использовании раздела *File/Fabrication Outputs*, в котором можно выбрать интересующие нас файлы – *Gerber Files* и *NC Drill Files* (рис. 3.42).

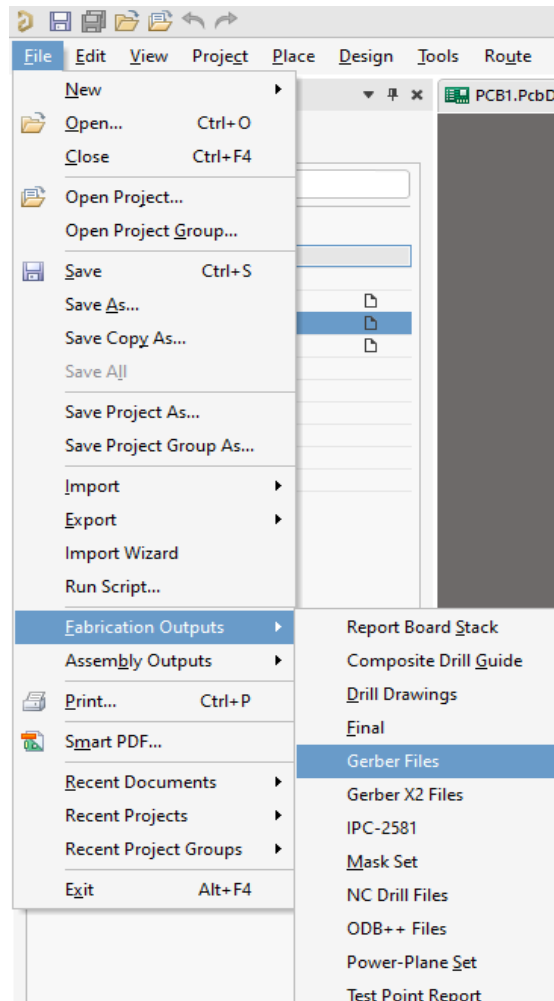


Рис. 3.42. Создание производственных файлов

В открывшемся окне *Gerber Setup* необходимо переключить единицы измерения (мм) и указать слой, для которого будет создан файл, – *Top Layer* (рис. 3.43).

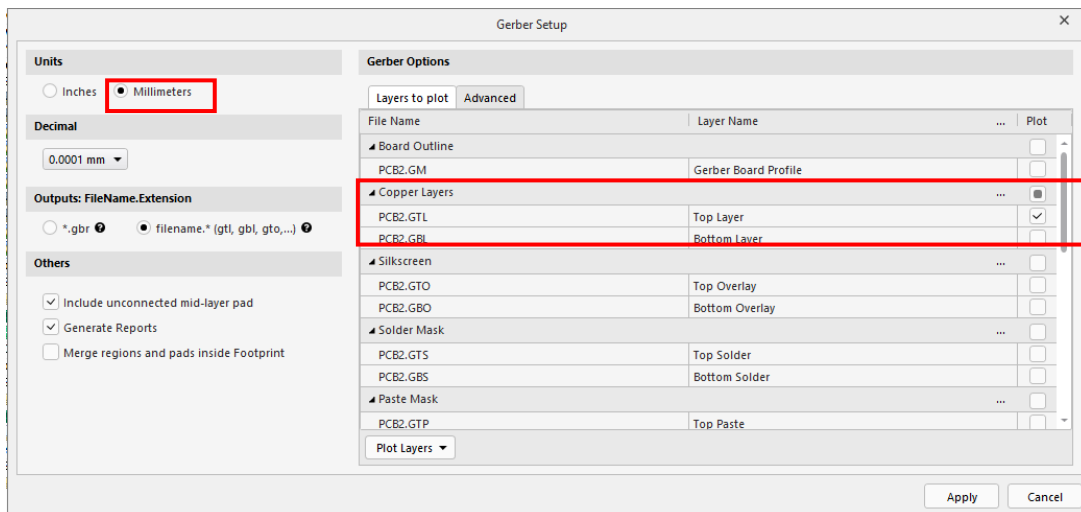


Рис. 3.43. Выбор слоя

В результате выполнения операции создается файл *.Cam, который представляет собой файл Gerber для слоя Top Layer (рис. 3.44).

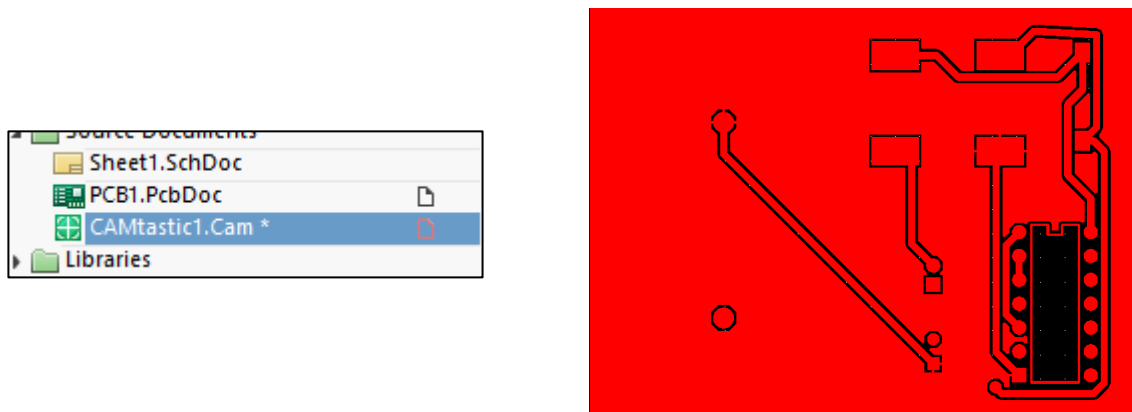


Рис. 3.44. Готовый файл Gerber

Для создания файла сверловки сквозных отверстий в плате (*NC Drill Files*) в окне, открываемом командой *File/Fabrication Outputs*, выберите пункт *NC Drill Files*. Открывается окно, изображенное на рис. 3.45.

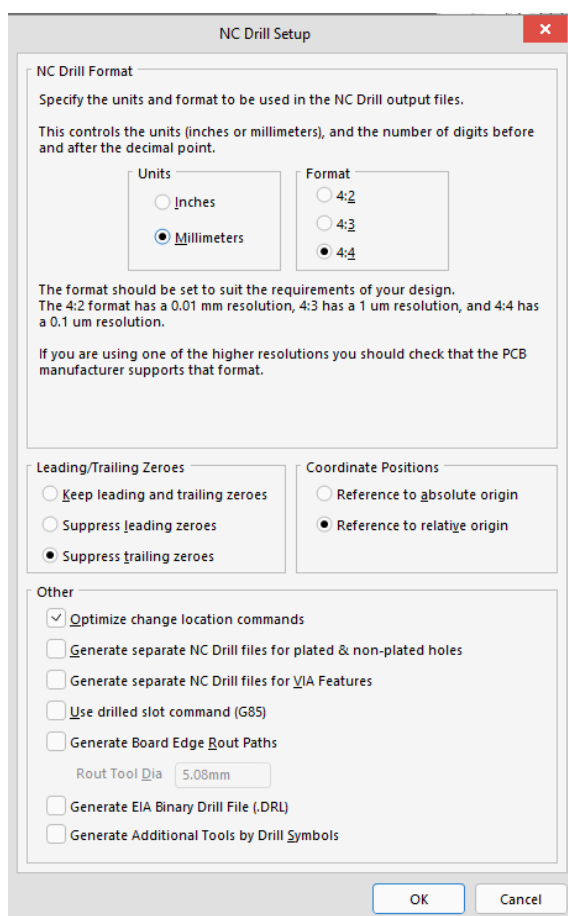


Рис. 3.45. Окно формирования файла сверловки сквозных отверстий

Здесь можно установить единицы измерения и формат разрешения. Нажмите два раза ОК – на экране появится готовый чертеж (рис. 3.46).

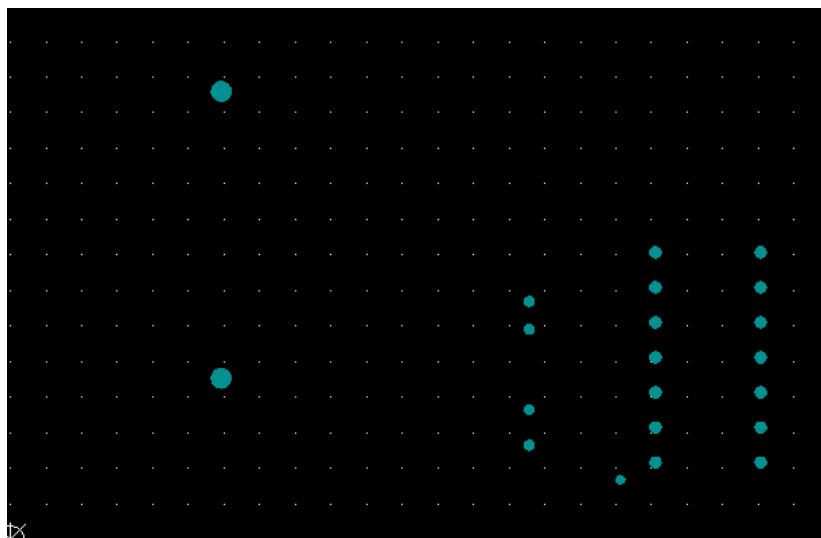


Рис. 3.46. Готовый файл сверловки сквозных отверстий

Намного удобнее для подобных файлов готовых плат использовать второй способ: создать специальный документ, который позволяет собрать весь необходимый комплект документов одним нажатием кнопки. Это файл *Output Job File*, создается командой *File/New/Output Job File* (рис. 3.47)

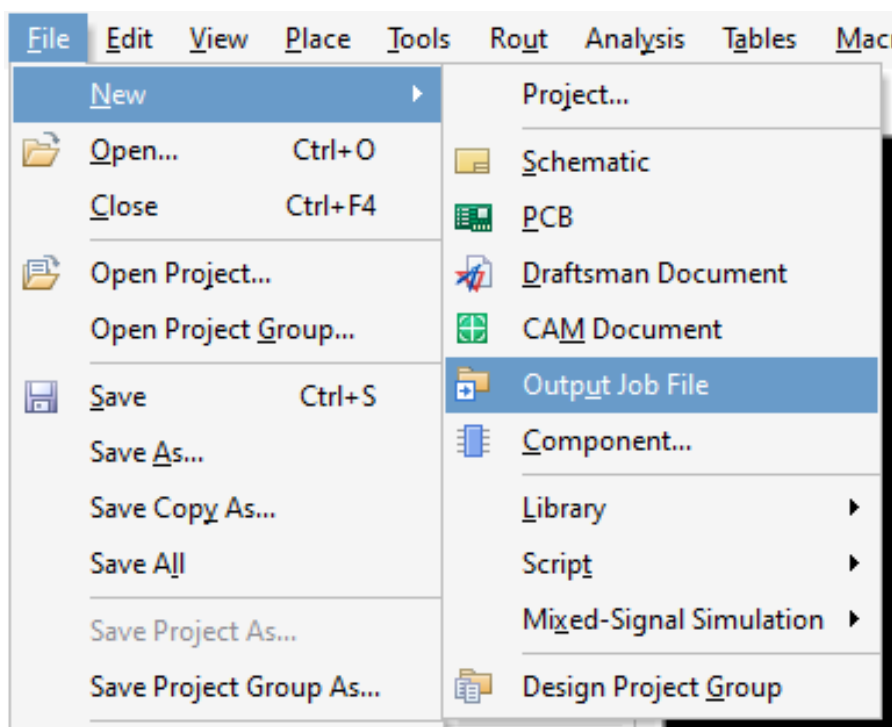


Рис. 3.47. Создание файла *Output Job File*

Основа файла – таблица, в которой слева приведены все файлы и документы, которые можно создать в программе. Они сгруппированы по разделам. Здесь есть раздел *Fabrication Outputs*, где также можно создать *Gerber File* и сверловку *NC Drill File* (рис. 3.48 – 3.50).

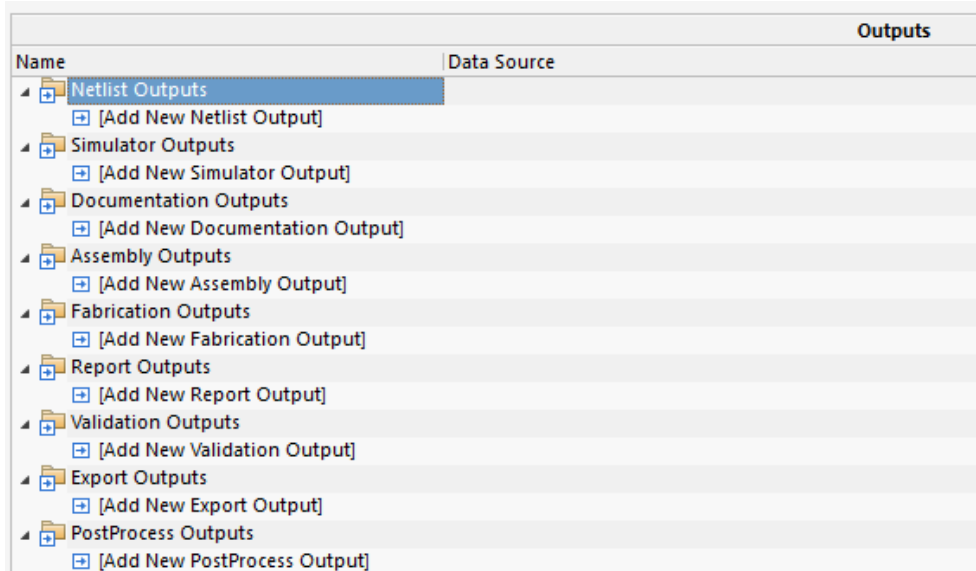


Рис. 3.48. Рабочая область *Output Job* файла

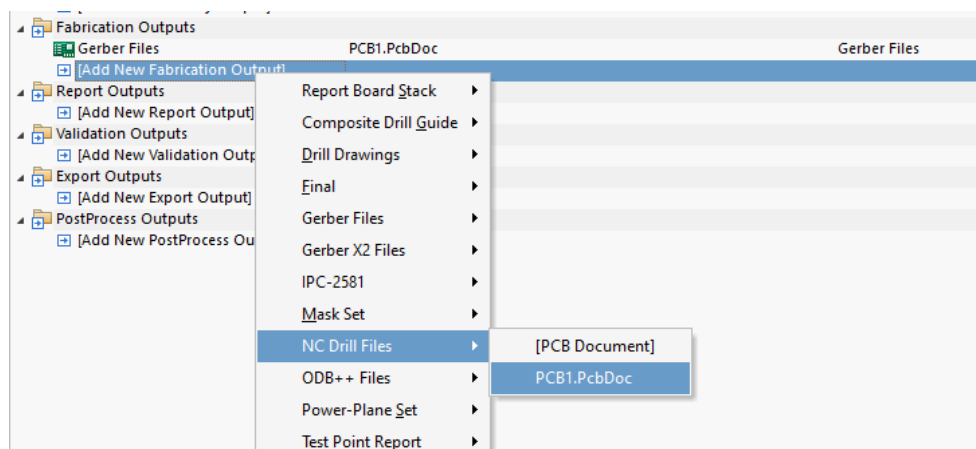
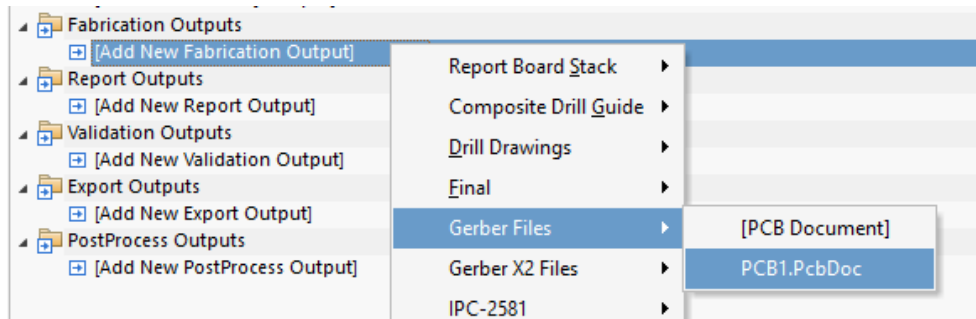


Рис. 3.49. Добавление файлов *Gerber* и *Drill*

Кликнув два раза по имени файла, можно зайти в настройки созданного файла. В панели справа можно выбрать тип выходного файла: *pdf*, файл *Gerber* или видеофайл. После выбора формата рядом с файлами появится зелёная стрелка с обозначением формата для каждого файла (рис. 3.50, а). Командой ПКМ + *Run* формируются файлы. В рабочей области откроются два файла отчета, а в структуре проекта появятся все эти файлы (рис. 3.50, б).

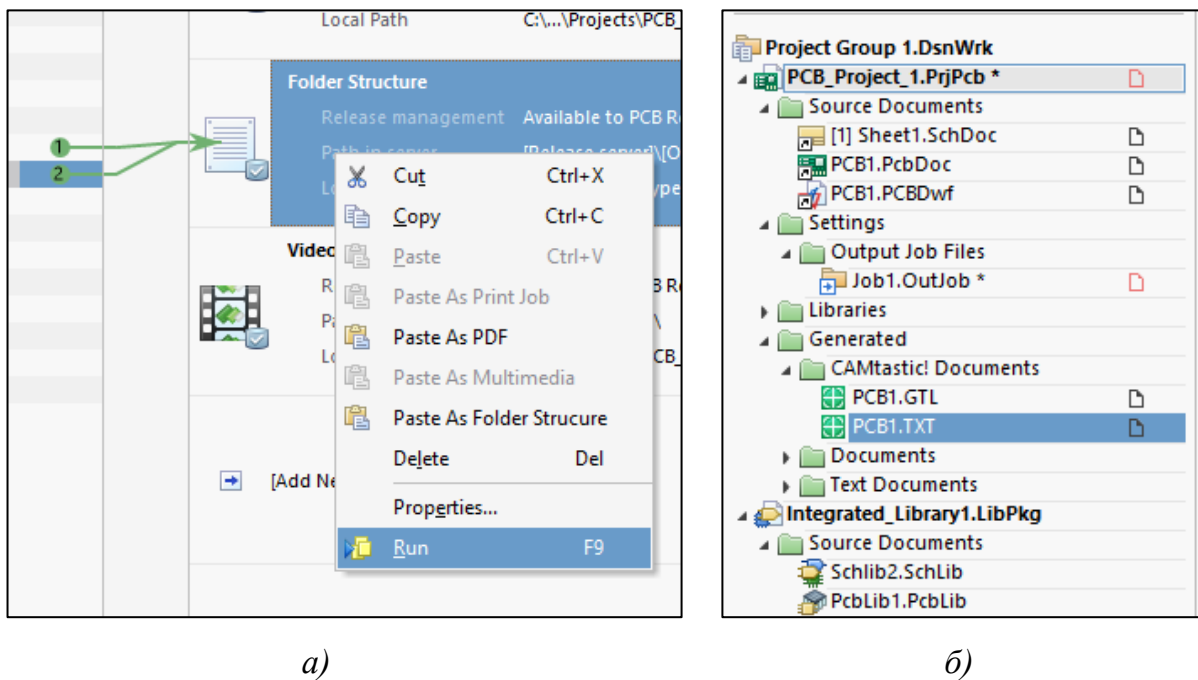


Рис. 3.50. Настройка созданного файла: а – активация команды *Run*;
 б – дерево проекта после формирования файлов

3.5. Оформление конструкторской документации и печать проекта

Для создания конструкторской документации необходимо добавить новый документ *Draftsman* с помощью команды *File/New/Draftsman Document*. В появившемся окне программа сразу предлагает создать чистый документ в проекте, который появляется после нажатия клавиши ОК. Источником всех данных будет файл платы (рис. 3.51).

Draftsman работает следующим образом: он берет всю информацию из редактора *PCB* с платы и на ее основе создает нужные для чертежей виды.

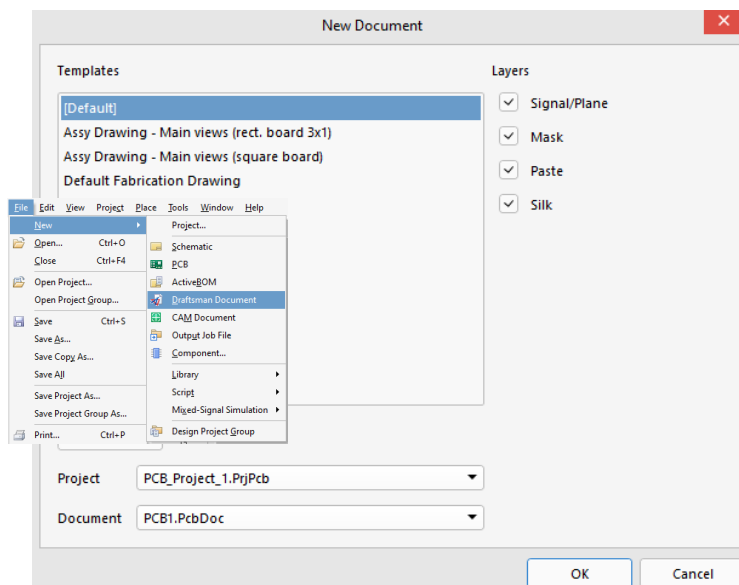


Рис. 3.51. Добавление файла *Draftsman*

Как и во всех редакторах *Altium*, настройка листа происходит в панели *Properties*. На первой вкладке *General* настраивается сетка стилей, линий, единицы измерения и т. д. На второй вкладке *Parameters* – параметры, которые в большинстве случаев используются для заполнения форматки. На третьей вкладке *Page Options* находятся настройки страницы (рис. 3.52).

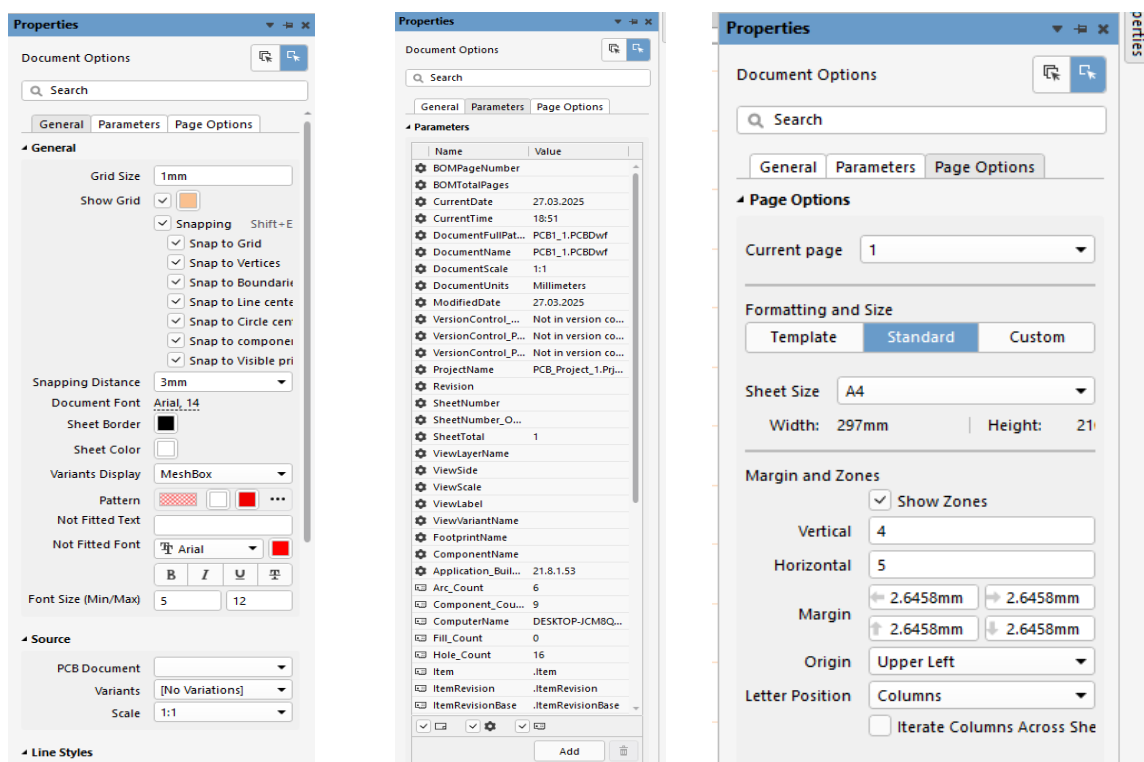


Рис. 3.52. Вкладки свойств файла *Draftsman*

На последней вкладке можно выбирать пользовательские размеры листа, установленные и стандартные шаблоны, где по умолчанию имеются форматки ГОСТ (при установленном *Extension GOST*) (рис. 3.53, 3.54).

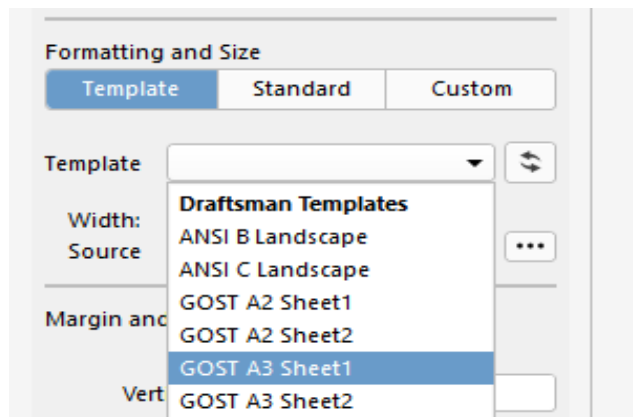


Рис. 3.53. Выбор шаблона форматки ГОСТ

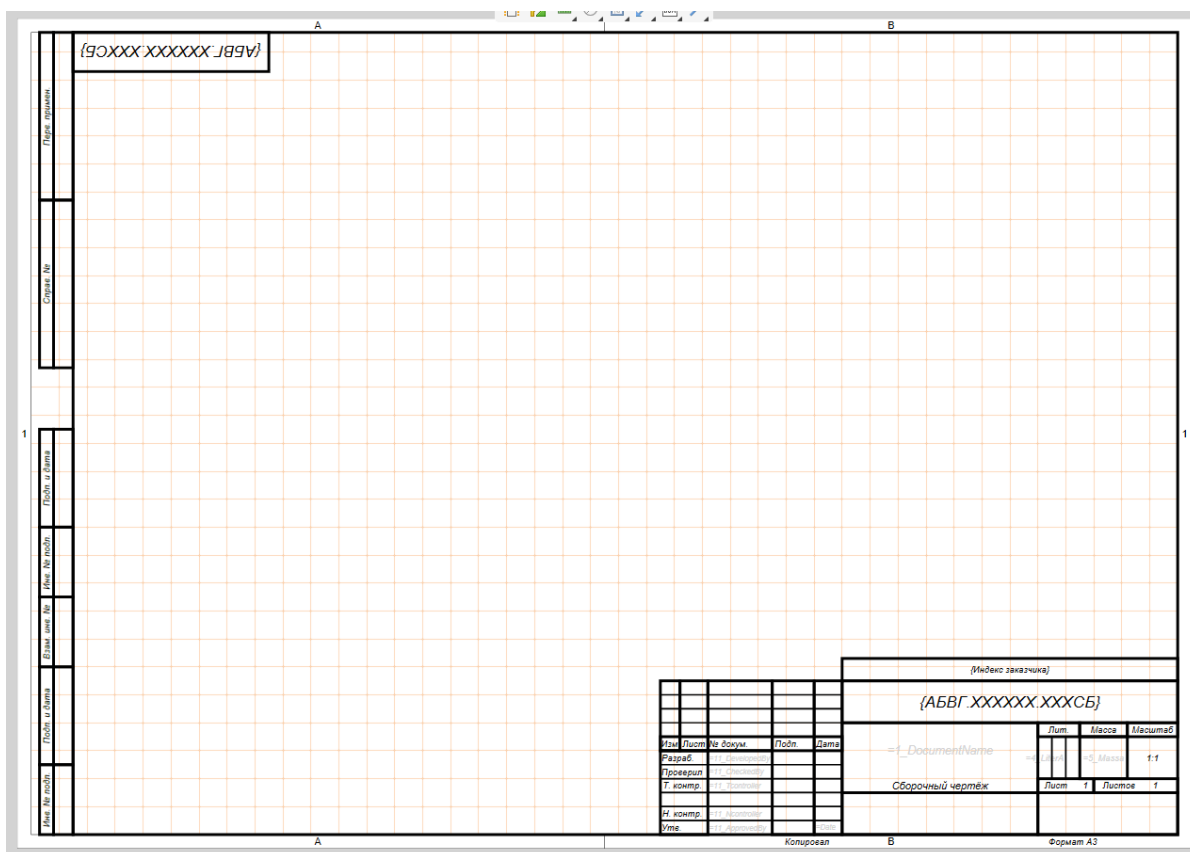



Рис. 3.54. Шаблон форматки ГОСТ А3, лист 1

Штамп форматки заполняется на вкладке *Parameters*. Найдите нужный параметр (в клетках штампа они обозначены бледным шрифтом) и введите его значение (рис. 3.55).

					{Индекс заказчика}				
					ВЛГУ 27.04.04.УСМ- С6				
Изм	Лист	№ докум.	Подп.	Дата	ОДНОВИБРАТОР Сборочный чертёж	Лит.	Масса	Масштаб	
Разраб.		Иванов А.А.				=4_LiterA	=5_Massa	1:1	
Проверил		Степанов А.Б.							
Т. контр.		Сидоров Б.В.				Лист	1	Листов	2
Н. контр.		Петров В.Г.							
Утв.		Куликов В.К.							
Копировал					В	Формат А3			

Рис. 3.55. Заполненный штамп шаблона форматки

Сразу можно добавить второй лист: нажмите ПКМ в рабочей области и выберите пункт *Add Sheet* – он автоматически создается с таким же шаблоном, как и предыдущий, но с номером листа в штампе 2.

Теперь все готово для создания документации. Основной рисунок любого чертежа – это чертёж общего вида, его располагают на листе с помощью кнопки  (рис. 3.56).

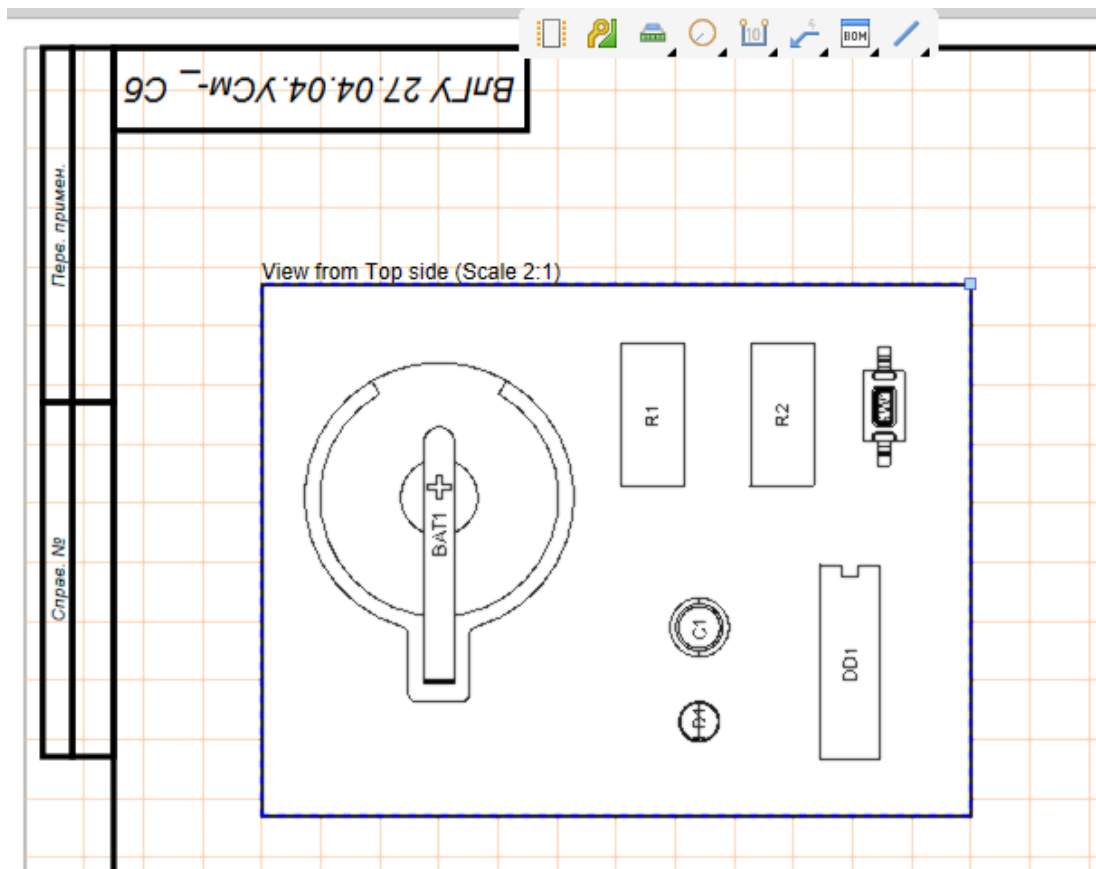


Рис. 3.56. Расположение чертежа

При выделении чертежа в панели *Properties* будут отображаться все его свойства: можно отредактировать, например, масштаб (сделайте его 2:1), выключить или настроить заголовок, стиль линий, используемых на виде, и его сторону (рис. 3.57).

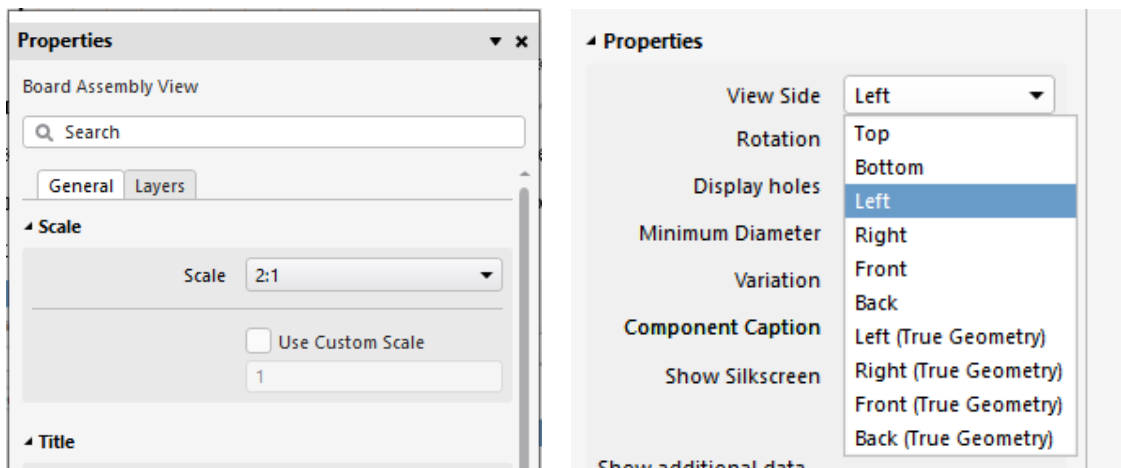


Рис. 3.57. Настройка свойств вида

Путем копирования, чтобы не сбивать настройки, в другие виды создайте еще два вида, в настройках каждого измените сторону вида (это будут виды слева и спереди, рис. 3.58).

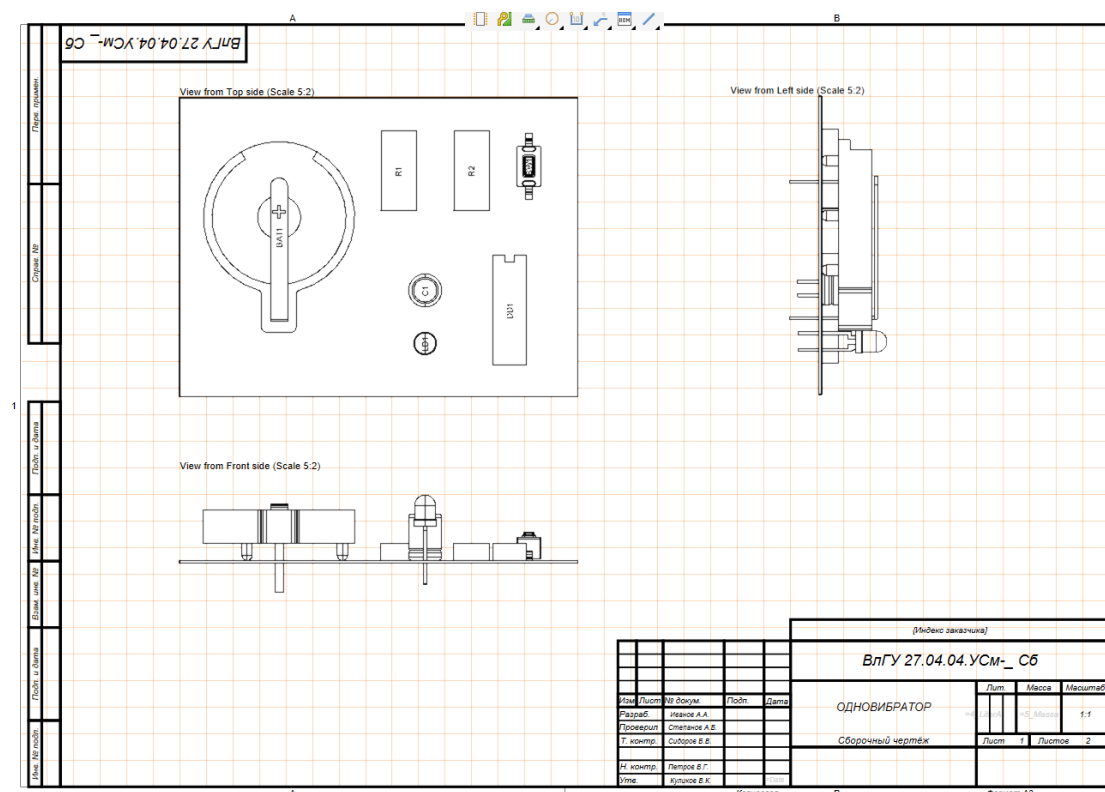



Рис. 3.58. Отображение всех видов чертежа платы

На листе также можно расположить послойное отображение платы (слои *Top*, *Bottom*), используя вторую кнопку из панели  (рис. 3.59). Аналогично в настройках можно изменить все необходимые свойства этого вида (выберите масштаб 5:2).

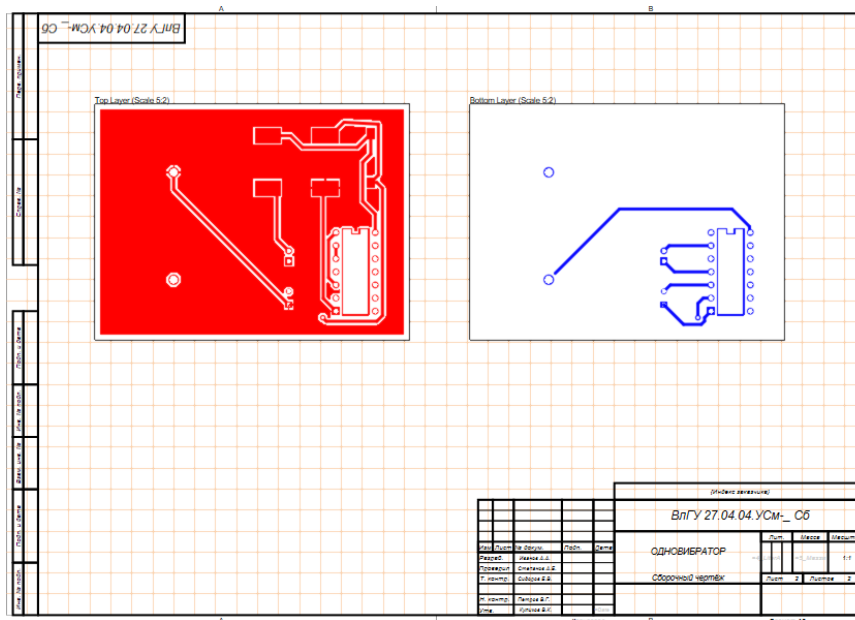


Рис. 3.59. Отображение слоев *Top*, *Bottom* на листе

Существует еще ряд дополнительных возможностей для создания чертежей (находятся в выпадающих меню панели инструментов, рис. 3.60).

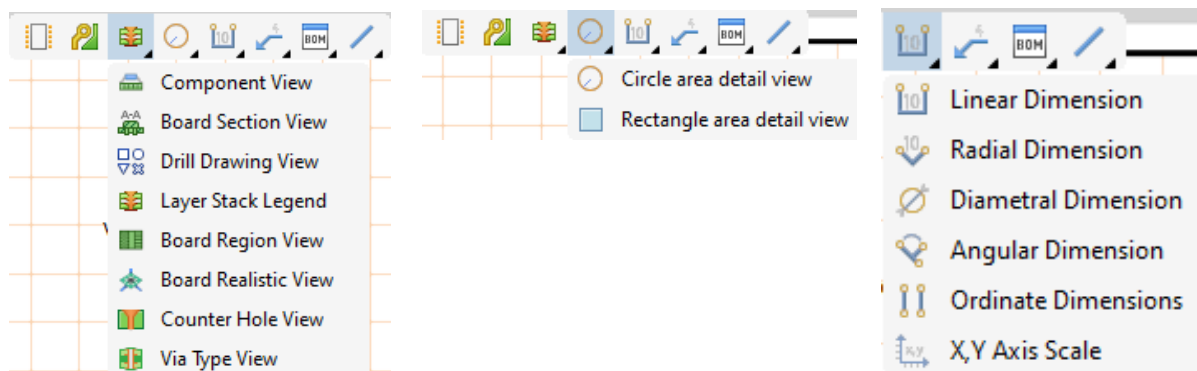


Рис. 3.60. Дополнительные возможности для построения чертежа

Так, помимо основных видов, можно, например, создать:

- 1) вид одного из компонентов *Component View* (рис. 3.61, а);
- 2) чертеж расположения сквозных отверстий *Drill Drawing View* (рис. 3.61, б);

- 3) вид стека платы *Layer Stack Legend* (рис. 3.61, в);
- 4) разрез на сборочном чертеже *Board Section View* (рис. 3.61, г);
- 5) дополнительный вид – круг *Circle area detail view* (рис. 3.61, д) или прямоугольник, чтобы в масштабе показать определенную область вида;
- 6) реалистичное изображение платы *Board Realistic View* (рис. 3.61, е).

Также можно установить необходимые размеры, например габаритные линейные *Linear Dimension*, радиальные, угловые, а также размеры диаметров, ординат и осей и т. д.

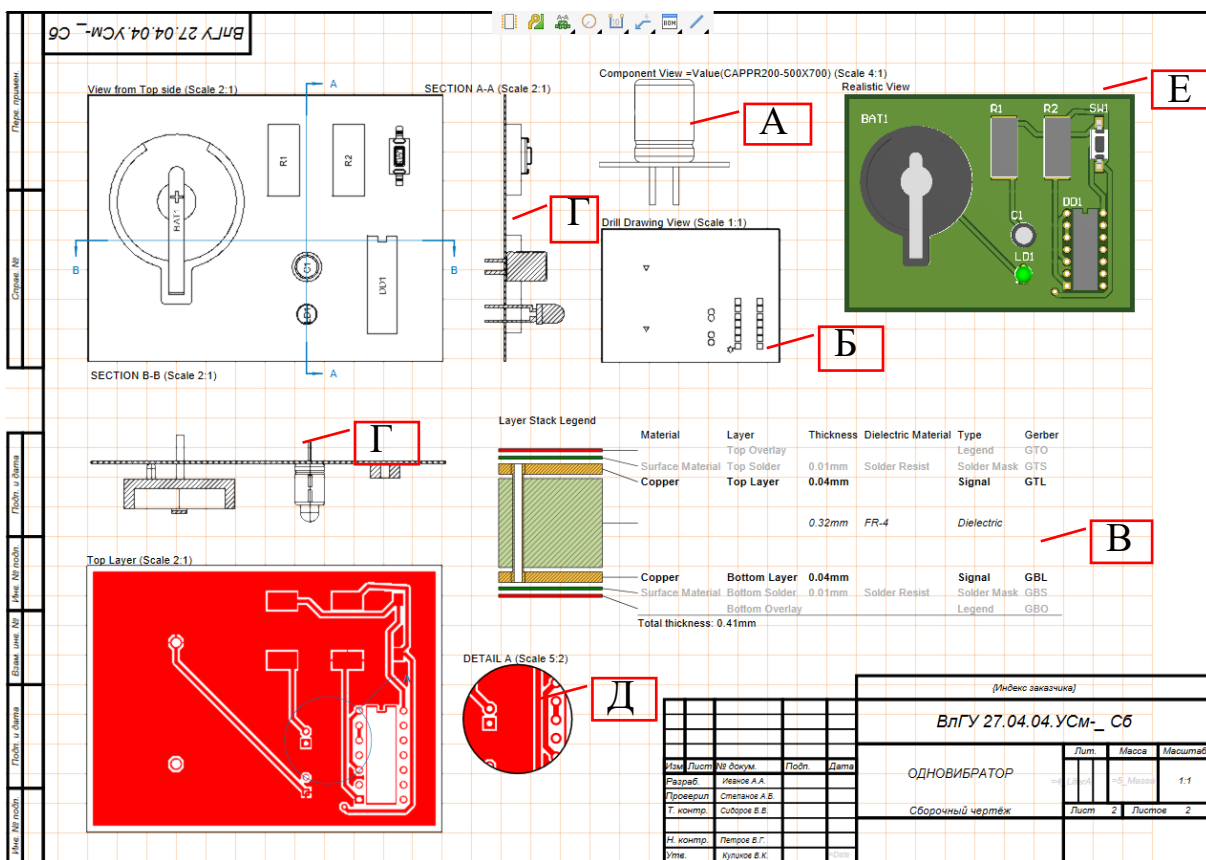


Рис. 3.61. Примеры дополнительных возможностей для построения чертежа

Для получения вида по линии разреза чертежа необходимо ПКМ нажать на соответствующую клавишу панели инструментов и ЛКМ выбрать опцию *Board Section View*. К указателю при этом будет привязана линия разреза, которую следует переместить в выбранное место на плате. Не отпуская ЛКМ, клавишей «пробел» можно изменить линию разреза (по оси *X* или *Y*); перемещая указатель влево (вправо) от

линии разреза, изменяют направление вида. Если отпустить и вновь нажать ЛКМ, появляется пространство, ограниченное прямоугольником, которое перемещают движением указателя на выбранное место расположения вида, после чего вновь щелкают ЛКМ для завершения операции. Литеру вида (*A*, *B* и т. д.) изменяют в свойствах *Properties* (окно *Label*).

Для установки линейных размеров нажмите ПКМ на соответствующую клавишу на панели инструментов и ЛКМ выберите опцию *Linear Dimension*. Возникшим перекрестием последовательно отметьте крайние точки необходимого размера, появившуюся выносную линию с числовым значением размера переместите в место установки (рис. 3.62).

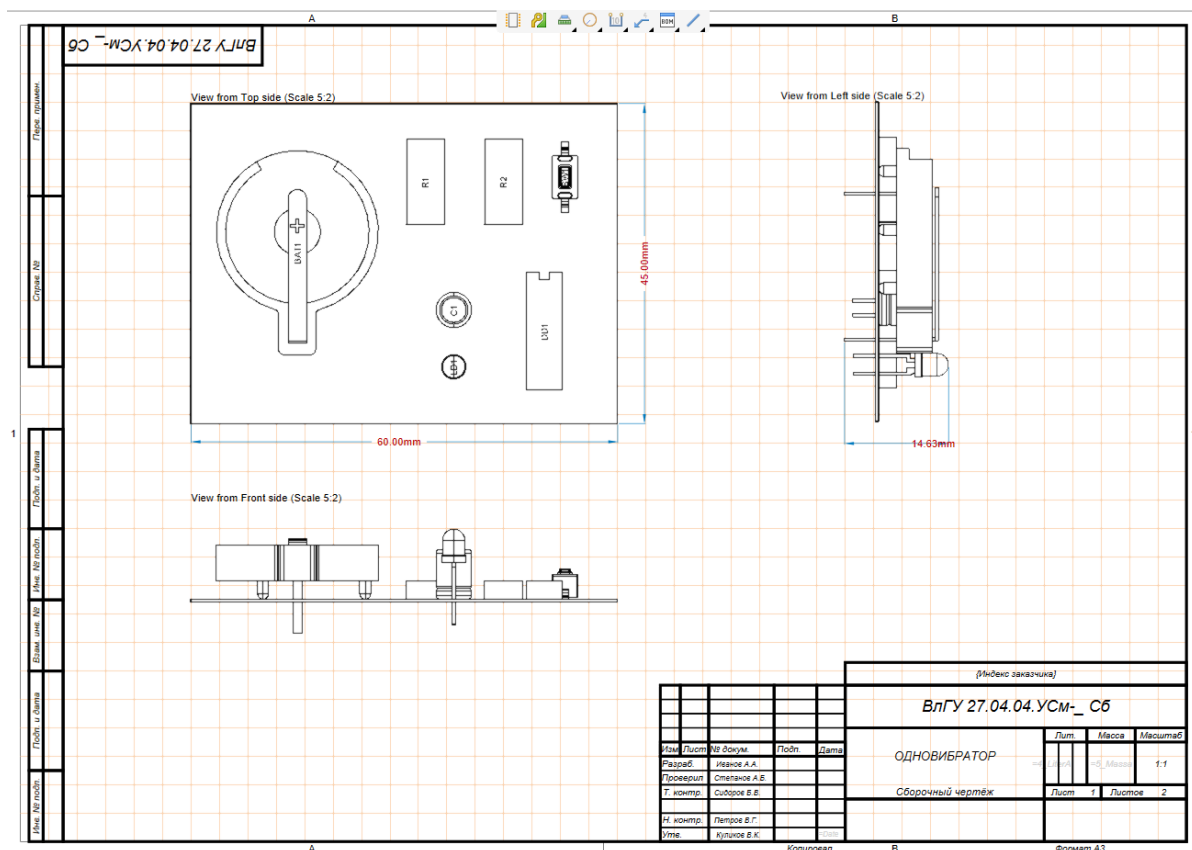




Рис. 3.62. Сборочный чертеж изделия с установленными размерами

В разделе «Инструменты по оформлению чертежа» с помощью заметок (*note* ) создаются технические требования, на которые могут ссылаться выноски (*callout* ) (рис. 3.63).

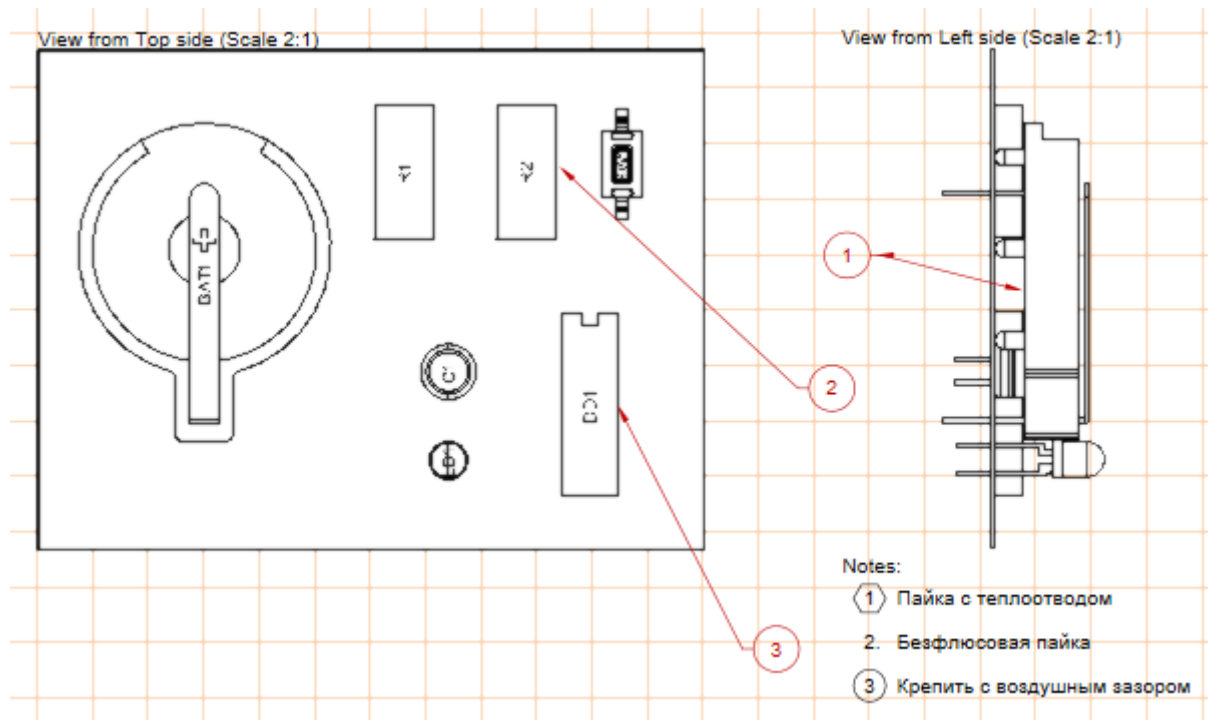



Рис. 3.63. Создание заметок и сносок на них

Панель *Tabl* () позволяет создать таблицы, например перечень элементов (*Bill Of Materials, BOM*) или таблицу с отверстиями (*Drill Table*) (рис. 3.64).

Bill Of Materials

Line #	Designator	Comment	Quantity
1	BAT1	9V	1
2	C1	=Value	1
3	DD1	K155ЛЕ1	1
4	LD1		1
5	R1	100K	1
6	R2	10K	1
7	SW1		1

Drill Table

Symbol	Count	Hole Size	Plated	Hole Tolerance
⊙	1	0.71mm	Есть	
○	4	0.80mm	Есть	
□	14	0.90mm	Есть	
▽	2	1.50mm	Есть	
	21 Total			

Рис. 3.64. Построение таблиц на листе

Абсолютно все размещенные объекты настраиваются в панели *Properties* при их выделении в рабочей области.

Работа в *Draftsman* дает возможность вносить изменения в уже существующие чертежи. Например, на плату вносятся изменения. В файле чертежа достаточно нажать правой кнопкой мыши и выбрать «Импортировать изменения» (рис. 3.65). Все данные заново сканируются и передаются во все уже размещенные виды.

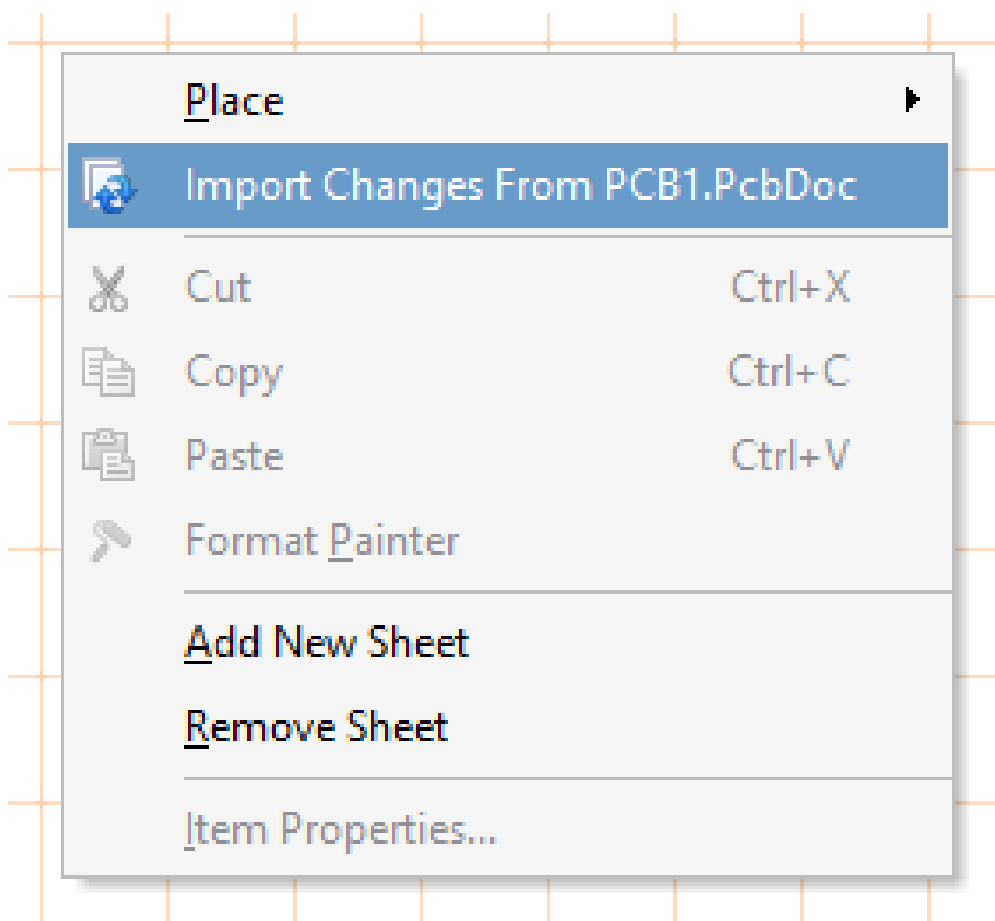


Рис. 3.65. Импорт изменений платы в лист

Рассмотрим, как создается текстовая документация перечня элементов (*Bill of Materials*). Для создания файла *BOM* откройте документ платы или схемы и запустите команду *Reports/Bill of materials*. Открывается окно, в котором слева расположена таблица, содержащая все компоненты проекта, с определенными данными в каждом столбце (рис. 3.66). Какие столбцы будут отображаться, а значит, какие данные будут выгружаться в этот файл, настраивается в свойствах при переключении на вкладку колонки (*Columns*).

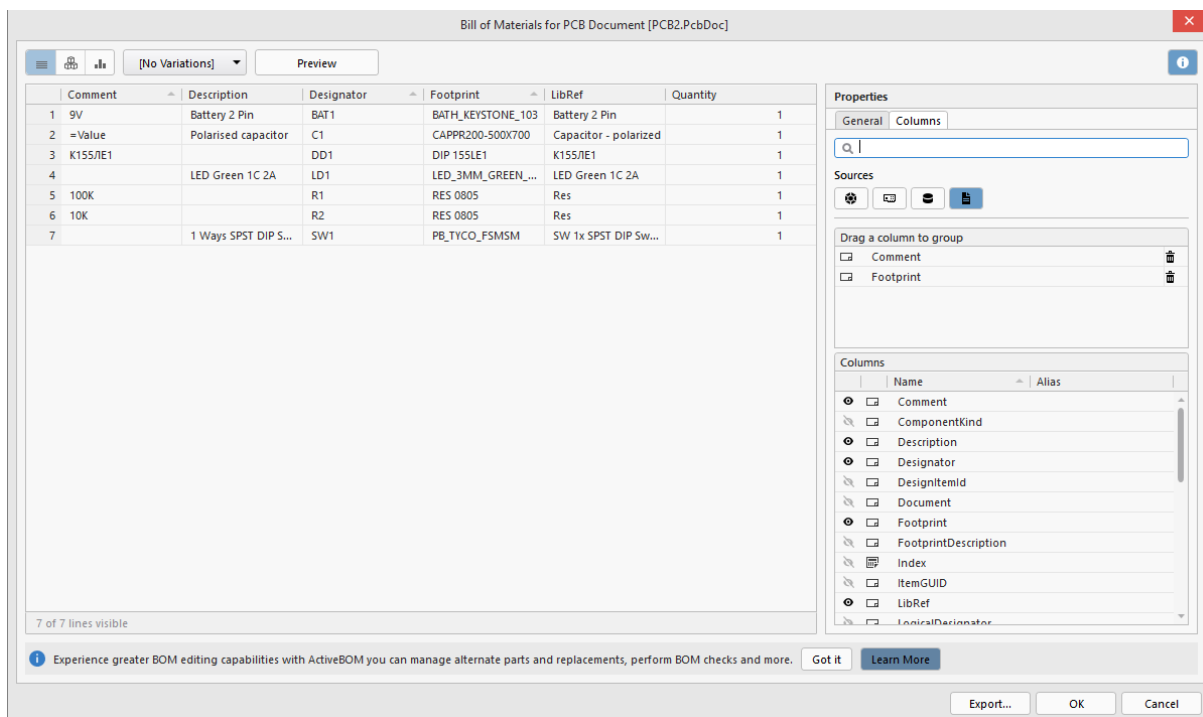


Рис. 3.66. Окно формирования перечня элементов

Информация берется из параметров, которые прописаны в каждом компоненте. Если выбранного параметра в компоненте нет, то он пропускается. На вкладке *General* настраиваются формат, в котором будет создан этот файл, и определенные шаблоны, например лист *Excel* (рис. 3.67).

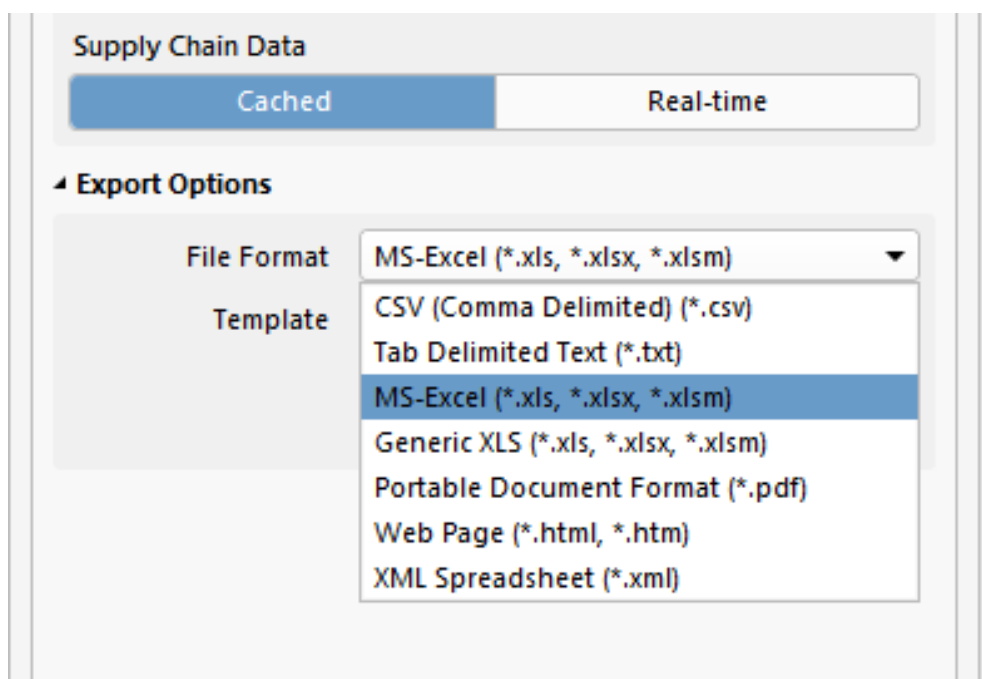
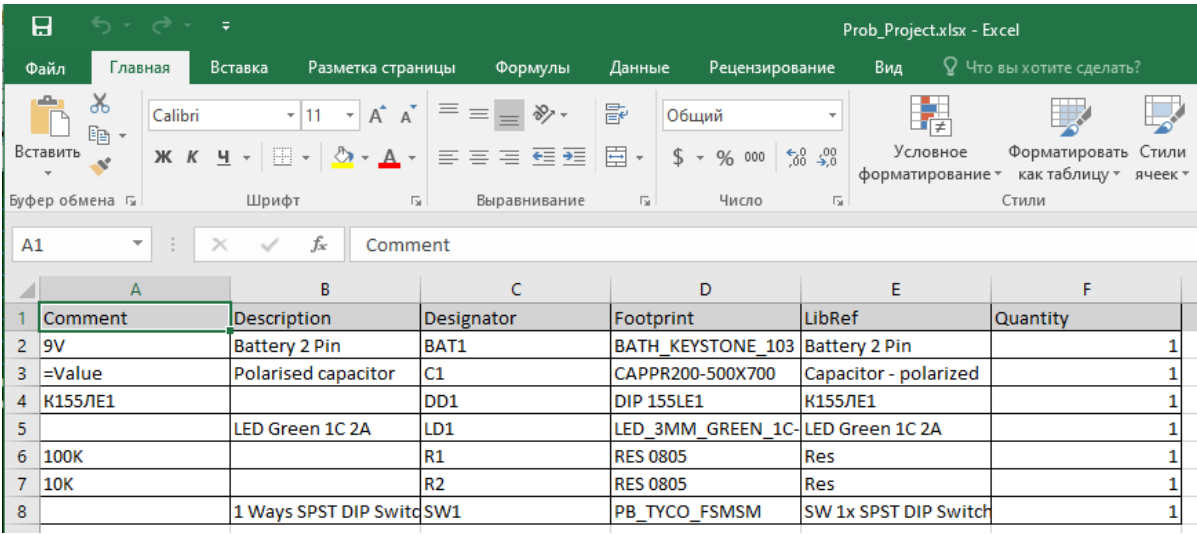


Рис. 3.67. Настройка экспорта списка

Экспортированные таблицы приведены на рис. 3.68.



	A	B	C	D	E	F
1	Comment	Description	Designator	Footprint	LibRef	Quantity
2	9V	Battery 2 Pin	BAT1	BATH_KEystone_103	Battery 2 Pin	1
3	=Value	Polarised capacitor	C1	CAPPR200-500X700	Capacitor - polarized	1
4	K155LE1		DD1	DIP 155LE1	K155LE1	1
5		LED Green 1C 2A	LD1	LED_3MM_GREEN_1C-	LED Green 1C 2A	1
6	100K		R1	RES 0805	Res	1
7	10K		R2	RES 0805	Res	1
8		1 Ways SPST DIP Switc	SW1	PB_TYCO_FSM5M	SW 1x SPST DIP Switch	1

Рис. 3.68. Готовый файл *BOM*

3.6. Порядок выполнения работы

1. Выполните настройку рабочей среды и проекта, создайте заготовку печатной платы.

2. Выполните передачу компонентов с электрической схемы, созданной при выполнении лабораторной работы № 2, на заготовку печатной платы.

3. Выполните компоновку элементов и трассировку дорожек, а также оптимизацию; проверьте трассировку на ошибки, при необходимости исправьте их.

4. Подготовьте пакет конструкторской документации, включающий: схему электрическую принципиальную, перечень элементов схемы, экспортированные таблицы (*BOM*), чертежи общего вида, файлы *Gerber* (*Top Layer*, *Top Overlay*, *Mechanical 1*) и сверловки (*Drill*), 3D-изображения платы (лицевая и задняя стороны).

5. Составьте отчет по работе с подробным описанием выполнения каждого пункта (с иллюстрациями). К отчету приложите файлы выполненного проекта в форматах *Altium*.

ЗАКЛЮЧЕНИЕ

В лабораторном практикуме рассмотрены основные этапы создания электронных схем и их преобразования в печатные платы в САПР *Altium Designer*. Освоенные в ходе выполнения работ инструменты помогут эффективно проектировать схемы, проводить их симуляцию и автоматически размещать компоненты на плате.

Среди ключевых результатов работы с практикумом можно выделить:

1. Приобретение навыков инициирования нового проекта в *Altium Designer*, создание библиотеки символов и посадочных мест, а также интегрированных библиотек. Этот этап обеспечивает понимание структуры проектирования и важности правильного выбора компонентов для схемы.

2. Освоение методов компоновки и трассировки компонентов. Правильная компоновка важна для обеспечения функциональности и надежности устройства, а выполнение трассировки компонентов позволяет добиться необходимого баланса между производительностью, электромагнитной совместимостью и общими инженерными требованиями.

3. Обучение стратегии проектирования топологии с учетом оптимизации размещения дорожек и минимизации длин соединений. Подготовка необходимой конструкторской документации и 3D-моделей – завершающий этап проекта, позволяет не только визуализировать результат, но и подготовить платформу для производства печатной платы.

В лабораторном практикуме отражен полный цикл проектирования печатной платы – от концептуализации до разработки окончательной документации. Освоенные навыки работы в *Altium Designer*, включая проектирование, компоновку и трассировку, а также умение создавать и использовать библиотеки, позволят студентам успешно выполнять работы в области электроники. Приобретенные знания помогут разрабатывать более сложные и функциональные электронные системы в будущем, открывая новые горизонты предстоящей профессиональной деятельности.

СПИСОК ИСПОЛЬЗОВАННОЙ ЛИТЕРАТУРЫ

1. Бондарик В. М., Гуревич О. В. Проектирование печатных плат в пакете Altium Designer : лаб. практикум. Минск : БГУИР, 2017. 76 с.
2. Желобаев А. Л. Методические указания к лабораторным работам по курсу «САПР Altium Designer». М. : МИЭТ, 2019. 128 с.
3. Применение пакета прикладных программ Altium Designer для проектирования печатных плат [Электронный ресурс] : метод. указания / сост. И. В. Лофицкий, М. А. Советкина. Самара : Изд-во Самар. ун-та, 2020. Режим доступа: <https://repo.ssau.ru/jspui/bitstream/123456789/40076/1/Лофицкий%20И.В.%20Применение%20пакета%20прикл.%20прогр.%20Altium%20Designer%202020.pdf> (дата обращения: 15.10.2025).
4. Санжаров А. И. Основы проектирования печатных плат в среде Altium Designer. М. : Изд-во МГТУ им. Баумана, 2018.
5. Altium LLC (2025). Altium Designer Documentation [Электронный ресурс]. Режим доступа: <https://www.altium.com/ru/documentation/> (дата обращения: 15.10.2025).

СПИСОК РЕКОМЕНДУЕМОЙ ЛИТЕРАТУРЫ

1. *Сабунин, А. Е.* Altium Designer. Новые решения в проектировании электронных устройств / А. Е. Сабунин. – М. : СОЛОН-ПРЕСС, 2009. – 432 с.

2. *Чумаров, С. Г.* Создание библиотек компонентов в системе автоматизированного проектирования *Altium Designer* : учеб. пособие / С. Г. Чумаров, Д. О. Бабин. – Чебоксары : Чуваш. гос. ун-т им. И. Н. Ульянова, 2024. – 59 с.

3. *Мактас, М. Я.* Проектирование печатных плат в САПР Altium Designer : сб. лаб. работ : в 2 ч. / М. Я. Мактас, И. М. Бекмухаметов. – Ульяновск : УлГТУ, 2014. – Ч. 1. – 56 с.

4. *Мактас, М. Я.* Проектирование печатных плат в САПР Altium Designer : сб. лаб. работ : в 2 ч. / М. Я. Мактас. – Ульяновск : УлГТУ, 2015. – Ч. 2. – 94 с.

5. *Лопаткин, А. В.* Проектирование печатных плат в системе Altium Designer : учеб. пособие для практ. занятий / А. В. Лопаткин. – 2-е изд., перераб. и доп. – М. : ДМК Пресс, 2017. – 554 с.

6. *Ванин, Д. А.* Разработка баз данных принципиальных электрических схем и макетов печатных плат с использованием программного обеспечения Altium Designer : учеб. пособие / Д. А. Ванин, В. Г. Сидоренко. – М. : РУТ (МИИТ), 2021. – 165 с.

7. *Вальке, А. А.* Системы автоматизированного проектирования Altium Designer и SolidWorks : учеб. пособие / А. А. Вальке, В. Ю. Кобенко, Д. П. Чупин. – Омск : ОмГТУ, 2022. – 110 с.

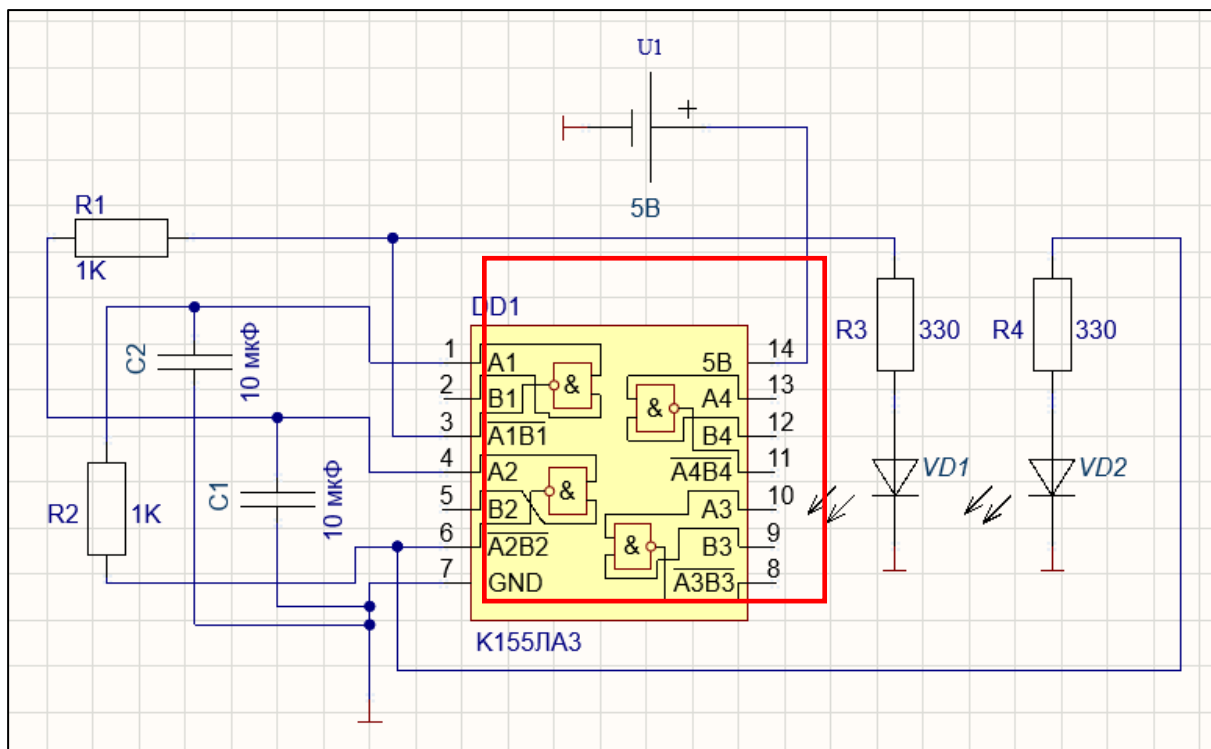
8. *Приходько, Д. В.* Учебно-методическое пособие по работе с библиотеками в Altium Designer : учеб. пособие / Д. В. Приходько, А. А. Айрапетян. – М. : МИЭТ, 2022. – 180 с.

ПРИЛОЖЕНИЯ

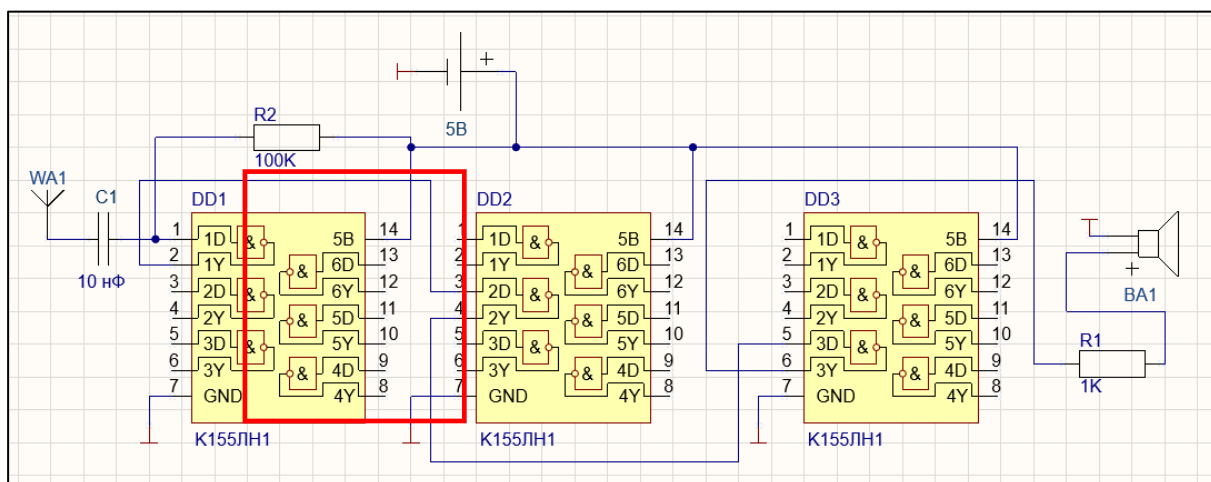
Приложение 1

Варианты электрических схем для выполнения задания

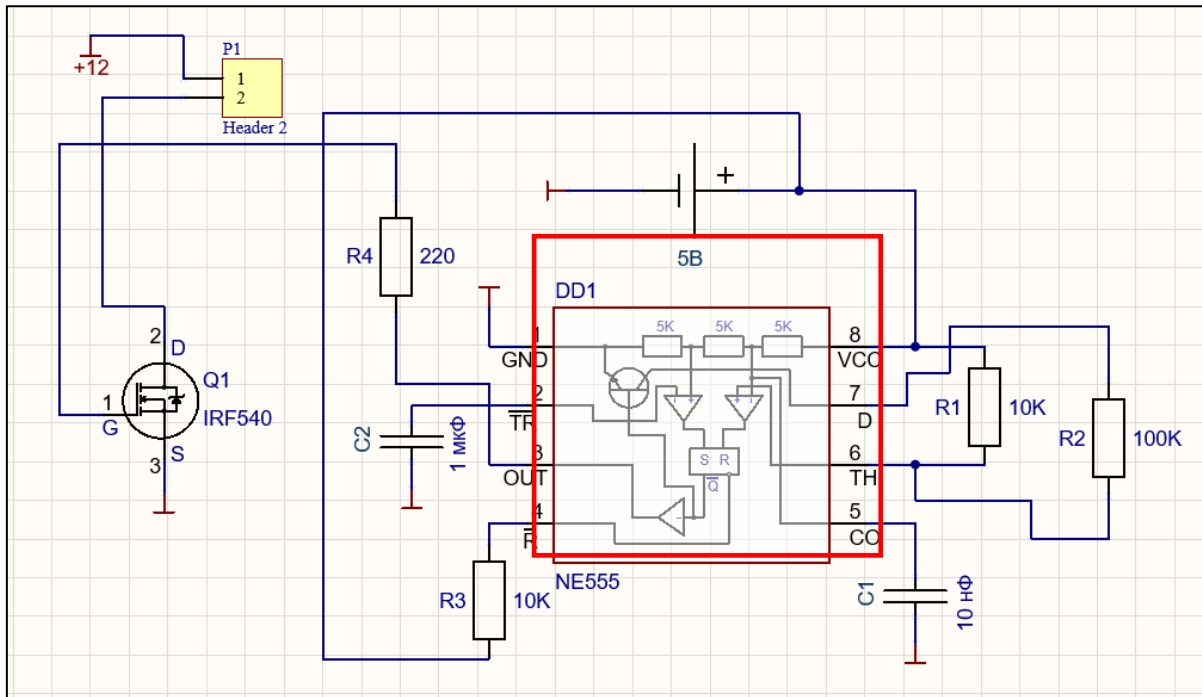
1. Астабильный мультивибратор



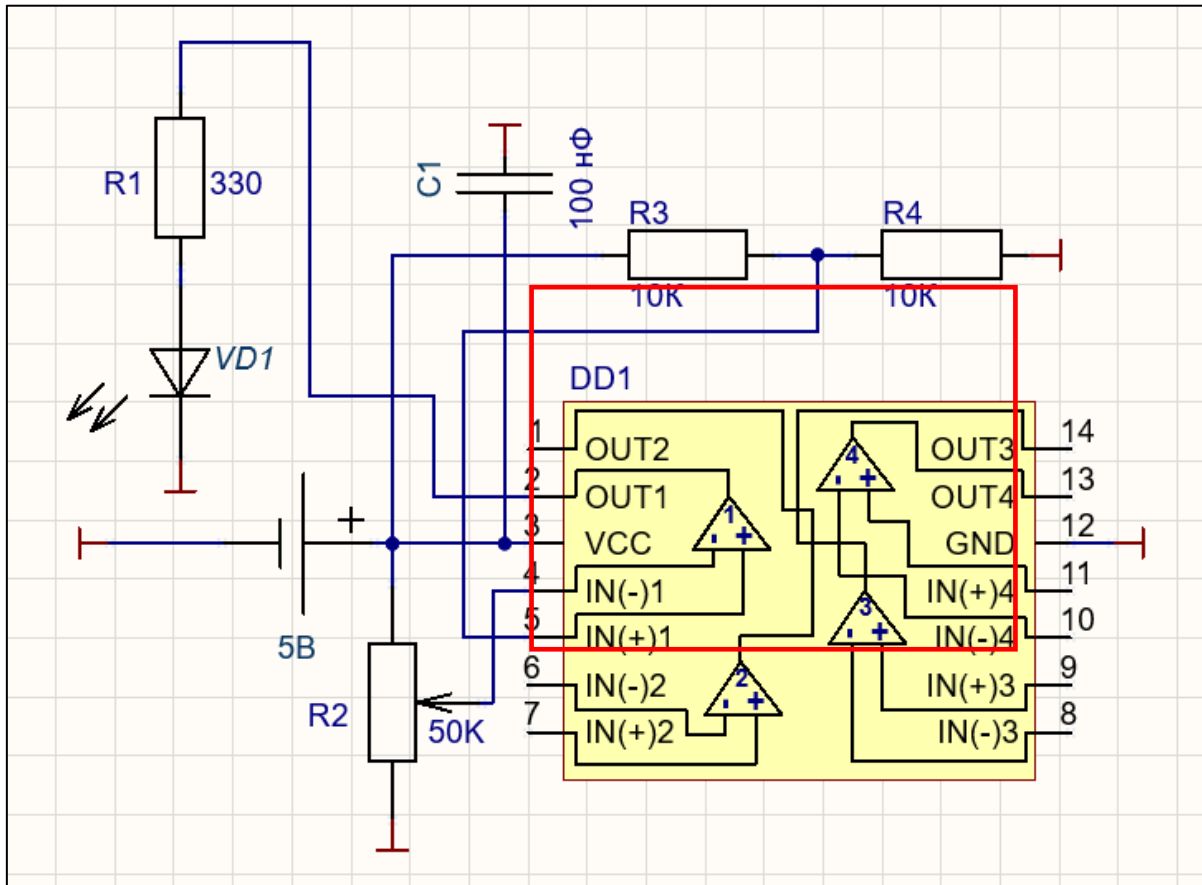
2. Усилитель слабого сигнала



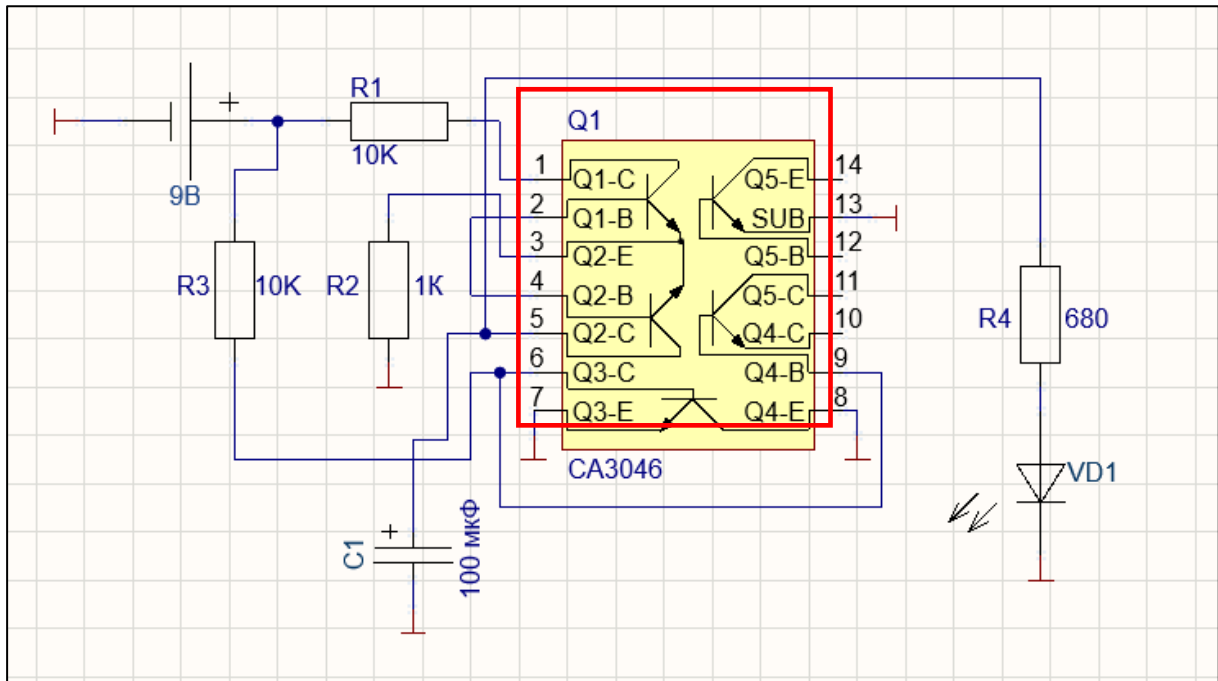
5. Генератор ШИМ



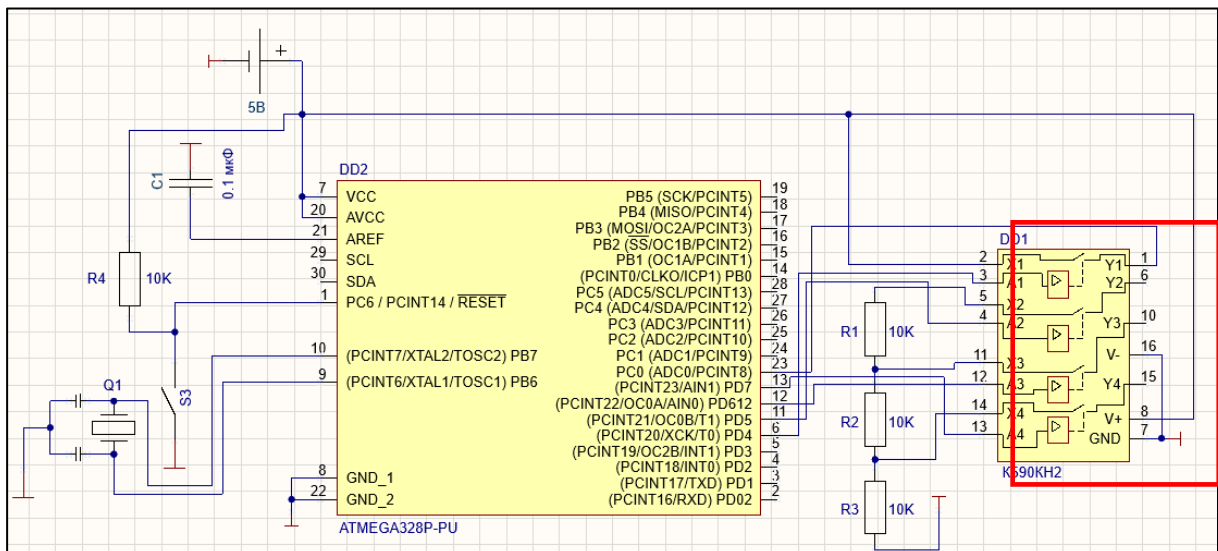
6. Компаратор напряжения



9. Прецизионный источник тока



10. Электронный потенциометр



Варианты перечней элементов заданных схем

1. Астабильный мультивибратор

Поз. Обозн.	Наименование	Кол.	Примечания
	<u>Логический элемент</u>		
DD1	K155/ЛАЗ	1	
	<u>Резисторы</u>		
R1, R2	CF-100, 1 кОм	2	
R3, R4	CF-100, 330 Ом	2	
	<u>Диоды</u>		
VD1, VD2	SMD 0805 желтый	2	
	<u>Конденсаторы</u>		
C1, C2	X7R 10 мкФ	2	
	<u>Источник питания</u>		
U1	Блок питания 5 В	1	
ВлГУ. XX.XX.XX XX. 01 ПЭ			
Изм	Лист	№ докум	Подпись
Разраб			
Провер			
Реценз			
Н. Кантр			
Утверд			
		Астабильный мультивибратор	
	Лит	Лист	Листов
		1	1

3. Генератор частотных делений

Поз. Обозн.	Наименование	Кол.	Примечания
	<u>Счётчик</u>		
DD1	K176IE12	1	
	<u>Резисторы</u>		
R1	CF-100, 1 МОм	1	
R2,R3	CF-100, 10 кОм	2	
R4-R7	CF-100, 330 Ом	4	
	<u>Кварцевый резонатор</u>		
Q1	HC49SMD 4 МГц	1	
	<u>Конденсатор</u>		
C1	X7R 22 пФ	1	
	<u>Источник питания</u>		
U1	Блок питания 5 В	1	
	<u>Логический элемент</u>		
DD2,DD3	SN7404N	2	
	<u>Диоды</u>		
VD1-VD4	SMD0805 Жёлтый	4	
ВлГУ. XX.XX.XX XX. 03 ПЭ			
Изм.	Лист	№ докум	Подпись
Дата			
Разработ.			
Провер.			
Реценз.			
Н. Контр.			
Утверд.			
		Генератор частотных делений	
Лит.	Лист	Листов	
	1	1	

4. Цифровой переключатель

Поз. Обозн.	Наименование	Кол.	Примечания
			*
	<u>RS-триггер</u>		
DD1	K531/ПТ5	1	
	<u>Резисторы</u>		
R1	CF-100, 10 кОм	1	
R2	CF-100, 330 Ом	1	
R3	CF-100, 4.7 кОм	1	
	<u>ИК-приёмник</u>		
IC1	TSOP1736 36 КГц	1	
	<u>Конденсатор</u>		
C1	X7R 100 нФ	1	
	<u>Источник питания</u>		
U1	Блок питания 5 В	1	
	<u>Переключатель</u>		
S1	SMRS-102-1C2	1	
	<u>Диод</u>		
VD1	SMDO805 Жёлтый	1	

					ВлГУ. XX.XX.XX XX. 04 ПЭ			
Изм.	Лист	№ докум	Подпись	Дата				
Разраб					Цифровой переключатель	Лит.	Лист	Листов
Провер							1	1
Реценз								
Н. Контр.								
Утверд.								

5. Генератор ШИМ

Поз. Обозн.	Наименование	Кол.	Примечания
	<u>Цифровой таймер</u>		
DD1	NE555	1	
	<u>Резисторы</u>		
R1, R3	CF-100, 10 кОм	2	
R2, R4	CF-100, 100 кОм, CF-100, 220 Ом	1, 1	
	<u>Транзистор</u>		
Q1	IRF540N	1	
	<u>Конденсаторы</u>		
C1, C2	X7R 10 нФ, X7R 1 мкФ	1, 1	
	<u>Источник питания</u>		
U1	Блок питания 5 В	1	
	<u>Клеммник подключения ДПТ</u>		
P1	KLS2-300-7.5-02P-2S	1	
ВлГУ. XX.XX.XX XX. 05 ПЭ			
Изм.	Лист	№ докум.	Подпись
Дата			
Разработчик			
Проверен			
Рецензент			
Н. Контроль			
Утвержден			
Генератор ШИМ		Лист	Листов
		1	1

СЛОВАРЬ ТЕРМИНОВ И ОБОЗНАЧЕНИЙ

Контактные точки в электрических схемах – это элементы, которые участвуют в коммутации цепей, т. е. в замыкании или размыкании электрических соединений.

ПМ – посадочное место компонента.

УГО – условное графическое обозначение.

AD – программная платформа *Altium Designer*.

ADO (*ActiveX Data Objects*) – это технология от *Microsoft*, которая позволяет приложениям получать доступ к данным из разных источников (баз данных, текстовых файлов и др.) и управлять ими.

API (*Application Programming Interface*) – интерфейс, используемый для взаимодействия программ или сервисов друг с другом.

Bill of Materials – номенклатурный перечень материалов и их количества для производства некоторого узла или конечного изделия.

CAD (*Computer-Aided Design*) – автоматизированная система для проектирования и создания технических чертежей.

ECAD – MCAD – это обмен данными между электротехнической и машиностроительной системами автоматизированного проектирования.

FOOTPRINTS (посадочные места) на печатных платах – это физическое расположение контактных площадок, отверстий или других элементов, которые определяют, где компонент будет размещён на плате и как он будет соединяться с ней.

HDL (*Hardware Description Language*) – специализированный компьютерный язык, используемый для описания структуры и поведения электронных схем, чаще всего цифровых логических схем.

IBIS-модель – внешнее описание электрического устройства (обычно цифровой высокоскоростной микросхемы) как «черного ящика», без учёта его внутренней структуры и особенностей функционирования.

ODBC (*Open Database Connectivity*) – стандартный интерфейс для взаимодействия программ с базами данных.

PCB (Printed Circuit Board) – печатная плата, конструктивный элемент в виде пластины из диэлектрического материала, на поверхности и/или в объёме которой сформированы электропроводящие цепи электронной схемы.

P-CAD – система автоматизированного проектирования электроники, последняя версия которой принадлежит компании *Altium*.

STEP-формат – совокупность стандартов *ISO 10303*, используемая в САПР и позволяющая описать весь жизненный цикл изделия, включая технологию изготовления и контроль качества продукции.

SPICE – симулятор электронных схем общего назначения с открытым исходным кодом.

Учебное электронное издание

ГАЛАС Валерий Петрович

ПРОЕКТИРОВАНИЕ ПЕЧАТНЫХ ПЛАТ
В САПР ALTIUM DESIGNER

Лабораторный практикум

Редактор Е. А. Лебедева
Технический редактор Ш. Ш. Амирсейидов
Компьютерная верстка Л. В. Макаровой, А. Н. Герасина
Корректор О. В. Балашова
Выпускающий редактор А. А. Амирсейидова

Системные требования: Intel от 1,3 ГГц; Windows XP/7/8/10; Adobe Reader;
дисковод CD-ROM.

Тираж 9 экз.

Издательство Владимирского государственного университета
имени Александра Григорьевича и Николая Григорьевича Столетовых.
600000, Владимир, ул. Горького, 87.